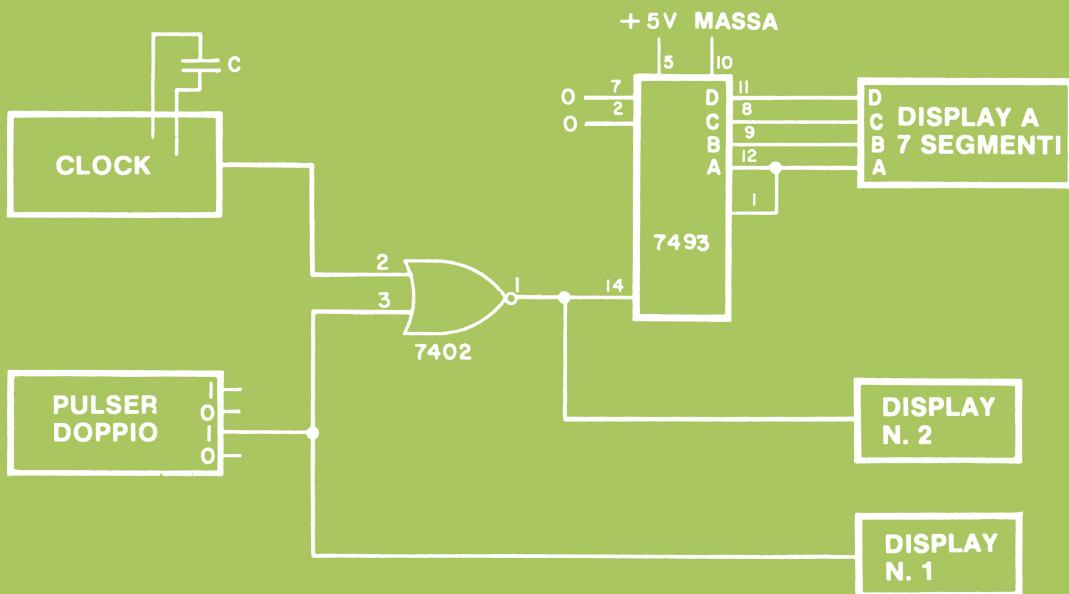
ESPERIMENTI SU CIRCUITI LOGICI E DI MEMORIA UTILIZZANTI CIRCUITI INTEGRATI TTL

EDIZIONE ITALIANA

Peter R. Rony
David G. Larsen

JACKSON ITALIANA EDITRICE

+5V MASSA
C
CLOCK
PULSER DOPPIO
7402
7493
DISPLAY A 7 SEGMENTI
DISPLAY N. 2
DISPLAY N. 1

IL GRUPPO BLACKSBURG

I circuiti integrati a larga scala o "chips" LSI stanno creando una seconda rivoluzione industriale che ben presto ci coinvolgerà tutti. La velocità degli sviluppi in questo settore è enorme e diviene sempre più difficile stare al passo coi progressi che si stanno compiendo.

È sempre stato nostro obiettivo, come *Gruppo Blacksburg*, creare tempestivamente e concretamente materiali didattici ed aiuti tali da permettere a studenti, ingnegneri, tecnici, ecc. di sfruttare le nuove tecnologie per le loro esigenze particolari. Stiamo facendo questo in molti modi, con libri di testo, brevi corsi, articoli mensili di "computer interfacing" e attraverso la creazione di "hardware" didattico.

I membri del nostro gruppo hanno creato la loro sede a Blacksburg, fra le montagne Appalache del sud-ovest Virginia. Mentre era in corso di preparazione attiva la nostra collaborazione di gruppo, i membri si sono occupati di elettronica digitale, minicomputer e microcomputer.

Alcune nostre precedenti esperienze:

— Il progetto e la creazione del computer Mark-8, descritto nella rivista Radio-Electronics del luglio '74, riconosciuto come primo computer per hobbisti. Si basava sul chip 8008. Da allora abbiamo progettato il Micro Designer (MD-1) e il Mini-Micro Designer (MMD-1). Di quest'ultimo computer ha riferito sempre Radio Electronics nell'articolo relativo al Dynamicro.

— La serie didattica *Bugbooks* comprende attualmente più di 15 titoli, che spaziano dall'elettronica di base, ai microcomputers, amplificatori operazionali e filtri attivi. In ogni libro vi sono esperimenti ed esempi. Siamo convinti dell'utilità di esperimenti ed esempi per rafforzare i concetti base. Questi libri sono stati tradotti anche in cinese, giapponese, tedesco e italiano.

— Siamo stati pionieri nell'uso di piccoli computers. La nostra linea di *OUTBOARDS®* rende il progetto e la prova dei circuiti molto più semplice di quanto è stato possibile nel passato. Il nostro hardware didattico viene commercializzato dalla E & L Instruments Inc. - Derby, CT 06418 Usa.

— I nostri programmi di corsi di breve durata sono stati presentati in tutto il mondo. Vengono offerte due serie di programmi, uno attraverso la Tychon Inc. e l'altro attraverso il Virginia Polytechnic Institute and State University Extension Division. Ognuno prevede esperimenti con l'elettronica digitale, e l'hardware e software dei microcomputer.
Sono previsti inoltre Continuing Education Units (CEUs). Vengono presentati corsi a gruppi aperti, società, scuole ecc.
Siamo convinti sostenitori dell'utilità degli esperimenti in questi corsi. Molto tempo perciò viene dedicato alla parte laboratorio.

— I nostri articoli mensili sull'"Interfacciamento dei Microcomputer" appaiono in quattro pubblicazioni specializzate a larga diffusione come pure in quattro periodici d'oltremare, che raggiungono circa 750.000 lettori.
Gli articoli vengono tradotti anche in tedesco e italiano.

Oltre alle attività didattiche, i nostri membri si sono occupati dello studio di software per microcomputer e automazione scientifica di strumentazione.

Mr. David Larsen e il dr. Peter Rony fanno parte della facoltà dei Dipartimenti di Chimica e Ingegneria Chimica del Virginia Polytechnic Institute e State University. Mr. Jonathan Titus e il dr. Christopher Titus fanno parte della Tychon Inc., tutti di Blacksburg, Virginia.

il
BUGBOOK® II

ESPERIMENTI SU CIRCUITI LOGICI E DI MEMORIA
UTILIZZANTI CIRCUITI INTEGRATI TTL

PETER R. RONY
Department of Chemical Engineering

DAVID G. LARSEN
Department of Chemistry

Virginia Polytechnic Institute & State University
Blacksburg, Virginia 24061
e
JONATHAN A. TITUS
Tychon, Inc.
Blacksburg, Virginia 24060

Versione italiana

ALDO CAVALCOLI
VALERIO SCIBILIA
Mipro s.r.l.
Via Carducci, 15
20123 Milano

JACKSON
ITALIANA
EDITRICE
P.le Massari, 22
20125 Milano

INTRODUZIONE ALL'EDIZIONE ITALIANA

La serie dei Bugbook ha rappresentato negli Stati Uniti una pietra miliare nella divulgazione e nell'insegnamento dell'elettronica digitale e delle tecniche di utilizzo dei microprocessori.

I testi sono sorti da esperienze didattiche degli autori, che svolgono attività di ricercatori e docenti presso il Virginia Polytechnic Institute and State University.

Questa esperienza scolastica ad alto livello è una delle caratteristiche più interessanti della serie dei Bugbook, che possono anche essere utilizzati come validi manuali di autoistruzione.

Nella preparazione dell'edizione italiana, abbiamo cercato il più possibile di mantenere lo stile colloquiale degli autori, che del resto dal punto di vista umano sono molto estroversi ed entusiasti della loro attività di ricercatori.

Abbiamo mantenuto molti termini tecnici inglesi sia per il diffuso utilizzo che se ne fa nella corrente terminologia elettronica, sia per familiarizzare il lettore con un certo linguaggio, che sempre più è presente nella letteratura tecnica.

Le apparecchiature descritte nei volumi e utilizzate negli esperimenti hanno avuto origine dall'attività di ricerca degli autori, secondo precise esigenze didattiche; queste apparecchiature sono prodotte dalla E-L Instruments.

Un particolare ringraziamento va a quanti hanno collaborato alla realizzazione della versione italiana dei Bugbook, l'Ing. Ettore Valsecchi, la Sig.na Daniela Fornari, la Sig. ra Rosaria Lucano, il Sig. Marcello Longhini, la Sig.ra Francesca Di Fiore ed il Sig. Giampietro Zanga ideatore della versione italiana dei Bugbook.

Un ringraziamento va anche alle organizzazioni che hanno reso possibile e agevolato il nostro lavoro:

MICROLEM S.a.S. - Via C. Monteverdi, 5 - 20131 Milano - distributore per l'Italia dell'apparecchiatura della E-L Instruments.

MIPRO S.r.l. - Via Carducci, 15 - 20123 Milano - società di consulenza minicomputers-microprocessor.

ELETTRONICA OGGI - Piazzale Massari, 22 - 20125 Milano - rivista mensile di elettronica, microelettronica e automazione professionale.

Milano, Gennaio 1979

Aldo Cavalcoli
Valerio Scibilia

SOMMARIO

CAPITOLO 9. MEMORIE A SEMICONDUTTORE: RAM E ROM

CAPITOLO 10. REGISTRI, CONTATORI, ELEMENTI ARITMETICI E TRIGGER DI SCHMITT

APPENDICE

PREFAZIONE

Ci piacerebbe introdurvi al "meraviglioso mondo dell'elettronica digitale". Questo è il secondo Bugbook che tratta la serie di circuiti integrati TTL 7400. La maggior parte dei chip che studierete in questo Bugbook impiega la *integrazione a scala media* (MSI); ciò significa che i chip funzionano come semplici sistemi logici autosufficienti comprendenti fino a 100 porte logiche. Compresi nella categoria degli MSI ci sono i decoder, i counter, i multiplexer, gli shift register, le memorie, e gli elementi aritmetici della serie 7400. Scoprirete che è molto facile lavorare con questi chip complicati.
Molti dei collegamenti difficoltosi e tediosi sono stati fatti all'interno del chip stesso, lasciando a voi il solo compito di fare pochi collegamenti esterni con gli switch logici, i pulser, gli indicatori a LED, i clock, i visualizzatori a LED a sette segmenti e altri chip a circuiti integrati.

Vorremmo di nuovo convincervi che l'elettronica digitale non è un argomento difficile. Non vi si chiede di utilizzare difficoltose equazioni matematiche o tecniche digitali di progettazione specializzate come l'algebra Booleana, la minimizzazione degli stati o le mappe di Karnaugh. Le porte sono economiche e non è necessario ottimizzare i circuiti. La serie 7400 dei chip a circuiti integrati può essere considerata l'ABC dell'elettronica digitale.
Con i chip della serie 7400 potrete realizzare quasi tutti i circuiti digitali con un pò di tempo, collegamenti, circuiti stampati, zoccoli, e pazienza. Alla fine del Bugbook II, potrete provare il vostro grado di preparazione progettando e provando un circuito digitale di discreta complessità.

Alla fine di questo Bugbook , potrete porvi questa domanda: e ora? Altri numerosi Bugbooks sono ora disponibili, tra i quali il

Bugbook IIA. Interfacce ed Esperimenti di Trasmissione di Dati Scientifici utilizzanti il Ricetrasmettitore Asincrono Universale (UART) e Loops di Corrente di 20 mA.

Bugbook III. Dedicato al microprocessore 8080A

Disponibile sono anche i *Bugbooks V e VI Esperimenti Introduttivi all'Elettronica Digitale, alla Programmazione e all'Interfacciamento del Microcomputer 8080A,* nei quali si cerca di consolidare le nozioni dei Bugbooks I, II e III e contemporaneamente di insegnare i principi dell'interfaccia del microcomputer e dei circuiti integrati TTL. Fra non molto sarà disponibile anche il Bugbook IV, sul chip di interfaccia periferica programmabile 8255.

Col Bugbook IIA, imparerete un semplice tipo di trasmissione dati, chiamato *trasmissione dati seriale asincrona,* che vi metterà in grado di cablare una piastra da breadboarding e di trasmettere i dati a qualche *dispositivo di input/output,* quali una Teletype , un tubo a raggi catodici CRT, o un modem.
Il dispositivo che vi permette di fare tutto questo è l'UART, che è un Trasmettitore/Ricevitore Asincrono Universale, un circuito integrato con 40 pin realizzato grazie alla più recente tecnologia LSI.

Nei Bugbooks V e VI lavorerete con il microprocessor 8080A e il microcomputer basato sull'8080A associato, che include una memoria e buffer di input/output.
Argomenti specifici comprendono la generazione di impulsi di selezione, ingressi di microcomputer, uscite di microcomputer, interrupt, informazioni di status, programmazione, flags, timing loops e argomenti relativi.
Oltre a noi, è autore di questo libro Jonathan A. Titus, presidente della Tychon Inc. e ideatore dell'originale microcomputer hobbistico Mark 8.

Peter R. Rony e David G. Larsen
Virginia Polytechnic Institute & State University
Blacksburg, Virginia 24061

Gennaio, 1979

CAPITOLO 6

DIODI AD EMISSIONE DI LUCE (LED) E DISPLAY A LED

INTRODUZIONE

Nel Capitolo 5 del Bugbook 1 abbiamo cercato di provare il funzionamento di un display a LED a cinque cifre a sette segmenti Hewlett - Packard 5082 - 7415, unito a due contatori decimali 7490, una decodifica BCD - decimale 7442 ed un decoder driver da BCD a sette segmenti 7448. Come il circuito che sarà presentato nella parte sperimentale di questo capitolo, anche nel Capitolo 5 avremmo voluto mostrare l'uso abbinato di sequenziatori e di decoder/driver.

Sfortunatamente. pensiamo che l'esperimento sia stato un pò troppo complicato da collegare partendo dallo schema senza un'adeguata comprensione di alcuni dei principi base dei diodi ad emissione di luce (LED), catodi, anodi, ecc.
In questo capitolo abbiamo deciso di dare una breve presentazione di tre tipi di dispositivi a diodi ad emissione di luce.

- Un semplice diodo ad emissione di luce (LED).
- due tipi di display a LED a sette segmenti, uno con gli *anodi* in comune e l'altro con i *catodi* in comune.
- Un display a LED di cinque cifre a sette segmenti prodotto dalla Hewlett - Packard e presente in ogni vostra calcolatrice tascabile.

La nostra presentazione sui LED non sarà approfondita. Quindi, per eventuali ulteriori informazioni, vi consigliamo due libri sull'argomento,

Forest M. Mims, III, *"Light Emitting Diodes"* Howard W. Sams & Co., Inc., Indianapolis, 1973.

Forest M. Mims, II, *"Led Circuits and Projects"*, Howard W. Sams & Col, Inc., Indianapolis, 1973.

Intanto che consigliamo dei libri, non vogliamo tralasciare il seguente libro, che abbiamo trovato utile al principiante per sviluppare e capire i circuiti realizzati a logica TTL (Transistor - Transistor Logic).

Donald E. Lancaster, *"TTL Cookbook"*, Howard W. Sams & Co., Inc. Indianapolis, 1974.

OBIETTIVI

Al termine di questo capitolo, sarete in grado di:

- Costruire un indicatore luminoso utilizzando un semplice diodo ad emissione di luce, un transistor NPN e due resistori.
- Costruire un display a LED di cinque cifre a sette segmenti.
- Provare il funzionamento di un display a matrice di 7 x 5 punti MAN - 2A.
- Usare un sequenziatore a cinque stadi per controllare cinque digit nel display di cinque cifre a sette segmenti e le cinque colonne nel display a matrice di 7 x 5 punti.

DEFINIZIONI

Anodo (Anode)	L'elettrodo positivo; l'elemento attraverso il quale pasa il flusso principale di elettroni.[1]
Catodo (Cathode)	L'elettrodo negativo; l'elemento attraverso il quale passa il flusso principale di elettroni. Quando un diodo a semiconduttore è polarizzato in modo diretto, il catodo è il terminale del diodo che è negativo rispetto all'altro terminale.[1]
Diodo (Diode)	Un dispositivo elettronico che permette alla corrente di fluire in una direzione, ma non nella direzione opposta.
Diodo ad emissione di luce (Light emitting diode)	Una giunzione pn che emette luce quando viene polarizzata in modo diretto.[1]
Display numerico (Numeric display)	Un display che può mostrare i simboli dallo 0 al 9.
Matrice di punti (Dot matrix)	Una matrice di punti che possono essere illuminati individualmente per generare simboli, lettere e numeri.
Polarizzazione diretta (Forward bias)	Una tensione esterna applicata in modo da permettere la conduzione di una giunzione pn. Il terminale positivo viene collegato alla regione di tipo p ed il terminale negativo alla regione di tipo n.[1]
Polarizzazione inversa (Reverse bias)	Una tensione esterna applicata ad una giunzione di semiconduttore di tipo pn, in modo tale da ridurre drasticamente il flusso di corrente attraverso la giunzione stessa, per cui viene ampliata la regione di svuotamento delle cariche mobili. E' l'opposto della polarizzazione diretta.[1]
Resistenze di limitazione (Current limiting resistor)	Una resistore inserito in un circuito elettrico per limitare il flusso di corrente ad un valore prefissato.[1]
Display a sette segmenti (Seven-segment display)	Un display composto da sette linee o segmenti disposti in modo tale che sia possibile rappresentare i simboli da 0 a 9 mediante l'accensione degli oportuni segmenti.
Transistore (Transistor)	Un dispositivo a semiconduttore di tipo attivo, abitualmente di silicio o germanio, avente tre o più elettrodi. I tre elettrodi principali sono l'emettitore, la base ed il collettore.[1]

COSA E' UN DIODO?

Un *diodo* è un dispositivo elettronico a semiconduttore che permette alla corrente di fluire in una direzione, ma non nella direzione opposta. Il simbolo di un diodo è:

e la freccia indica, nella convenzione tipicamente usata in elettronica, che la corrente può fluire da un potenziale positivo (+) in direzione di un potenziale negativo (-). Quindi se abbiamo la seguente situazione,

+ 5V **Massa**

la corrente può fluire. Noi definiamo che questo diodo particolare è polarizzato direttamente, mentre quello rappresentato sotto è polarizzato inversamente.

Quando si parla di diodi, si utilizzando due termini importanti, *l'anodo* ed il *catodo.* Per un diodo tipico, l'anodo ed il catodo sono i seguenti,

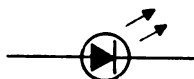
Basandoci su queste definizioni per anodo e catodo, possiamo trarre le seguenti conclusioni importanti:

- *Un diodo blocca il flusso di corrente quando il suo anodo è negativo rispetto al catodo (polarizzato inversamente).*
- *Un diodo permette il flusso di corrente quando il suo anodo è positivo rispetto al catodo (polarizzato direttamente).*

Quindi, nella figura seguente, il diodo è polarizzato direttamente e non conduce corrente,

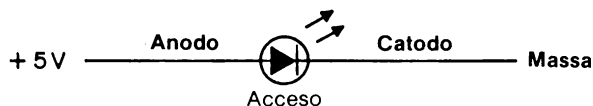
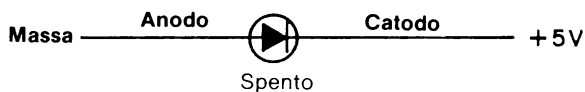
Invece, nella figura seguente, il diodo è polarizzato direttamente e quindi conduce corrente

COSA E' UN DIODO EMETTITORE DI LUCE?

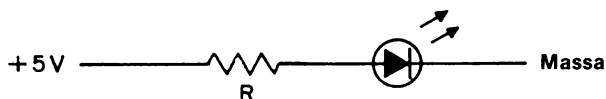
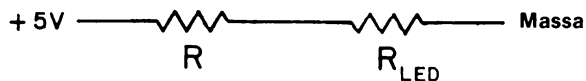
Un *diodo emettitore di luce, o LED, è semplicemente un diodo che emette luce quando viene polarizzato direttamente e può condurre corrente. Il simbolo di un diodo emettitore di luce è.*

I terminali anodo e catodo di un LED sono i medesimi di un diodo normale.

Conseguentemente, si possono raggiungere conclusioni simili per quanto concerne il funzionamento di un diodo ad emissione di luce, cioè.

- *Un diodo emettitore di luce (LED) emetterà luce quando il suo anodo è positivo rispetto al catodo (polarizzato direttamente)*
- *Un diodo emettitore di luce (LED) non emetterà luce quando il suo anodo è negativo rispetto al catodo (polarizzato inversamente)*

Quindi, nella figura seguente, il LED è polarizzato direttamente e conseguentemente emette luce.

Invece, nella figura seguente, il LED è polarizzato inversamene e quindi non emette luce,

COSA E' UN RESISTORE DI LIMITAZIONE DELLA CORRENTE?

Tutti i diodi, inclusi quelli emettitori di corrente, sono dei dispositivi a semiconduttore piuttosto delicati che possono rovinarsi se si applica tra anodo e catodo una differenza di potenziale troppo elevata.
Quando si lavora con un LED, è molto importante utilizzare un *resistore di limitazione della corrente* allo scopo di impedire che la corrente che fluisce attraverso il diodo possa danneggiarlo, ma che, al tempo stesso, sia sufficiente per far emettere al LED abbastanza luce.

Possiamo quindi analizzare il seguente schema per un diodo emettitore di luce connesso ad una tensione di + 5 V ed avente in serie una resistenza di limitazione R

Analizzando questa situazione, dobbiamo ricordarci che il LED stesso possiede una resistenza equivalente a corrente costante; questa resistenza deve essere presa in considerazione quando si calcola la corrente che fluisce lungo il circuito. Quindi possiamo rappresentare schematicamente il precedente circuito col suo equivalente,

Ora, ricordando la legge di Ohm, scriviamo

$$5\ V = I\ (R + R\ LED)$$

dove I è la corrente che fluisce sia nella resistenza R che nel diodo ad emissione di luce, avente resistenza equivalente R LED.
Per un LED tipico composto dal materiale semiconduttore fosfuro di arseniuro di gallio, Ga As P, l'esperienza ha mostrato che I R LED è uguale approssimativamente ad 1,8 V per un vasto campo di valori di I,

$$I\ R\ LED = 1{,}8\ V$$

Quindi, sostituendo questo valore nella equazione precedente, si ottiene

$$3{,}2\ V = I\ R$$

Ora noi siamo nella situazione di decidere quale valore deve avere I e quindi, di conseguenza, calcolare il valore necessario al resistore di limitazione R.
Ancora per esperienza, noi sappiamo che la corrente, in un LED che debba operare in continuazione, deve avere un valore compreso tra 5 mA, dove "mA" rappresenta milliampere, o millesimi di Ampere. Possiamo quindi scegliere un valore di 20 mA, o

$$I = 20\ mA = 0{,}020\ A$$

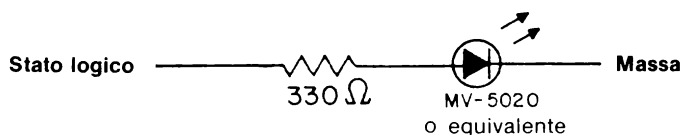
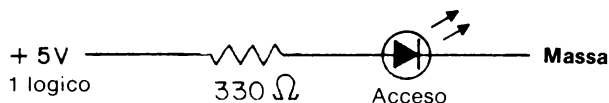
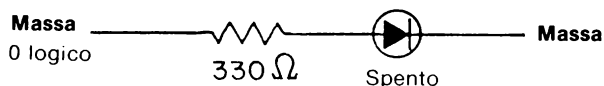
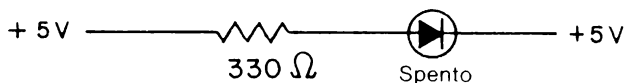
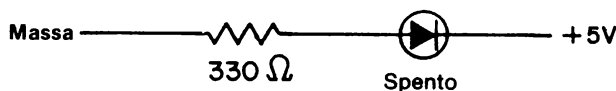
Il risultato finale del resistore di limitazione è quindi

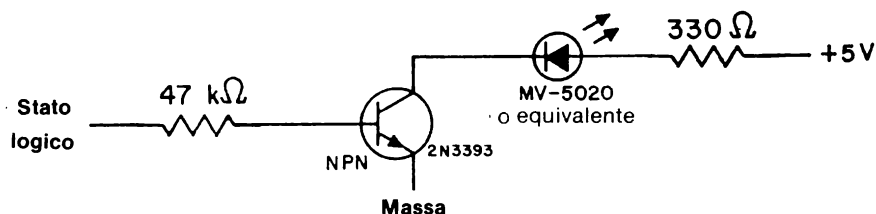
$$R = 3{,}2\ V/0{,}020\ A$$
$$= 160\ \Omega$$

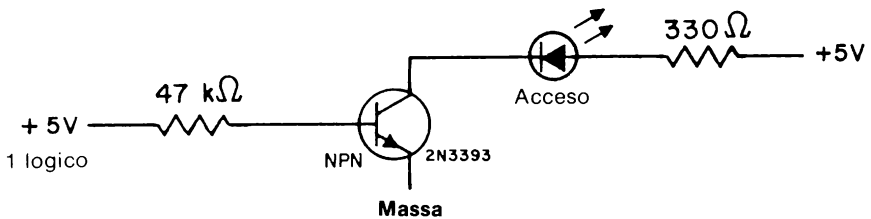
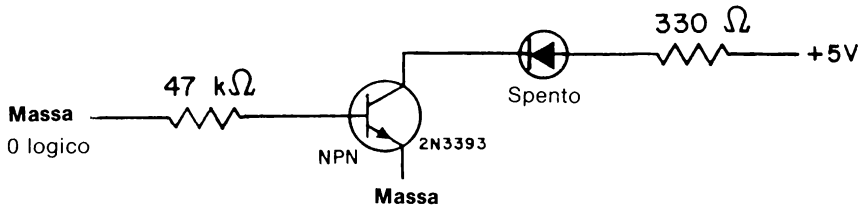
In generale, un resistore di valore compreso tra 100 Ω e 500 Ω è adatto come resistore di limitazione della corrente.
Nel caso in cui esista qualche problema circa la scelta del valore di R, si scelga un altro valore di R e quindi si scenda sinchè la intensità della luce emessa dal LED non sia soddisfacente.
Si cerchi comunque di operare con il massimo valore possibile di R per minimizzare la richiesta di corrente dal vostro alimentatore o dalla vostra pila.
In generale, potrete usare un resistore di 100 Ω o di 330 Ω di valore.
Non superate un flusso di corrente attraverso il diodo LED di 50 mA a meno che ciò non sia previsto nelle specifiche del costruttore.
In molti casi, la corrente deve essere inferiore a 30 mA.

IL DIODO AD EMISSIONE DI LUCE COME INDICATORE A LED

Una delle ragioni per le quali abbiamo deciso di parlare dei LED e dei display a LED è per rendervi abili nel costruirvi i vostri indicatori luminosi ed i display a sette segmenti. Come prima applicazione di un LED, possiamo costruire un indicatore luminoso a LED.

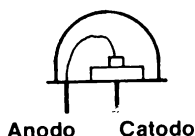
L'indicatore luminoso più semplice possibile consiste in un LED, quale un MV - 5020 od equivalente, un resistore di 330 Ω, ed alcuni fili.
Quando si esegue un collegamento come il seguente,

il circuito è in grado di indicare sia uno "0 logico" che "1 logico".
Per esempio, se si applica in ingresso al circuito un "1 logico" il LED emetterà luce,

mentre uno "0 logico" in ingresso al circuito causerà lo spegnimento del LED

Per completezza, si deve notare che il LED resterà spento anche in altre due possibili condizioni nel caso in cui voi colleghiate scorrettamente il circuito

quindi, se voi potete far sì che il LED si illumini, siete sulla buona strada.

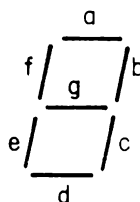
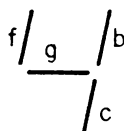
L'unico problema del circuito precedente è che l'indicatore a LED così realizzato richiede molta corrente per funzionare e quindi assorbe troppa corrente dall'eventuale uscita di un circuito integrato a lui collegato.
In molti casi, il precedente circuito è pienamente accettabile come indicatore luminoso, ma in alcune situazioni, è importante ridurre la corrente di ingresso del circuito. Questo può essere realizzato grazie all'espediente di aggiungere un transistor NPN ed una resistenza di limitazione sulla base del transistor. Noi non siamo preparati a discutere ora il funzionamento di un transistor o perchè si usa il simbolo segnato qua sotto o perchè il transistor è chiamato "NPN". Possiamo solamente pensare di realizzare un circuito molto efficace come indicatore luminoso.
Con questa premessa, il circuito è

Possiamo confrontare il comportamento dei due circuiti che abbiamo preso in considerazione come indicatori luminosi. Il primo circuito richiede solamente un LED e un resistore di 330 Ω, ma assorbe, in base alle nostre misure, 9 mA per lo "stato logico 1". Il secondo circuito richiede un LED, un transistor NPN, un resistore di 330 Ω un resistore di 47 K Ω ed assorbe solamente 0,09 mA, o 90 μA (microampere). Nonostante questa bassa corrente di carico per il circuito integrato sotto test, la corrente attraverso il LED sarà di circa 9 mA per lo "stato logico 1" in ingresso al circuito.

Quindi, l'intensità di luce di entrambi i circuiti è la stessa per l'"1 logico" ma il secondo circuito assorbe in ingresso un centesimo della corrente richiesta dal primo. Con questo secondo circuito, il LED emetterà luce quando sarà applicato un "1 logico" all'ingresso,

Con questa premessa, il circuitc è

Di tanto in tanto avrete bisogno di uno o più indicatori luminosi. Il circuito precedentemente indicato potrà servire allo scopo. I diodi emettitori di luce sono generalmente poco costosi. Fra i tipi più comuni citiamo:

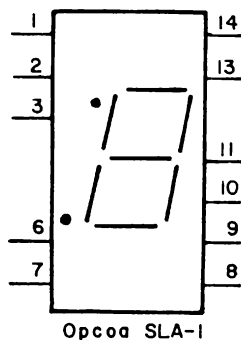
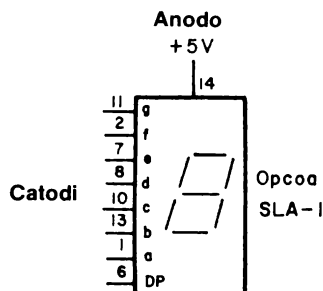
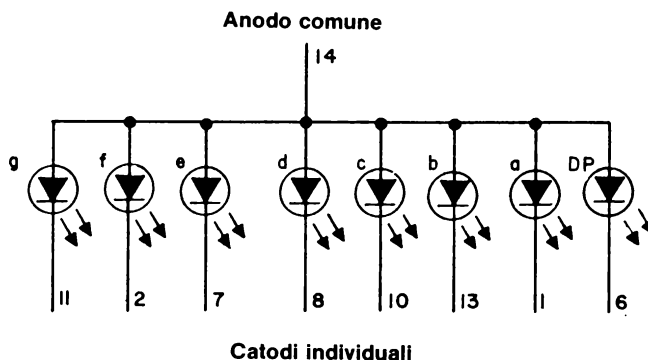
- I LED MV 5020, MV 50.
- MV 55, MV 5020, MV 5022, MV 5023, MV 5026, MV 5054, MV 54, MV 5013, MV 5021, MV 5024, MV 5030, MV5033, MV 5080. Tutti questi LED emettono luce rossa. Tuttavia si possono acquistare LED a due colori, rosso e verde.

DISPLAY A LED A SETTE SEGMENTI

Un tipico LED rosso consiste in una piccola piastrina di semiconduttore montata elettricamente su di una base metallica, mentre un sottile filo metallico è collegato con la superficie superiore della piastrina.

L'insieme viene ricoperto con resina epossidica (epoxy) trasparente in modo tale che la piccola area emittente luce, appaia all'occhio ingrandita.
In altre parole, si usa una lente di epoxy per aumentare l'effetto luminoso approssimativamente di 2,5 volte. La ragione per l'uso della lente di epoxy è legata al fenomeno conosciuto come "rifrazione". Si veda "LED Circuits & Projects" per quanto riuguarda i contenitori dei diodi LED e loro forme.

La domanda che possiamo ora porci è: E' possibile realizzare dei LED a forma di sbarretta od altro che possa essere usato per altri tipi di display?
La risposta è sì e la prima forma che discuteremo è la sbarretta, o segmento, sette dei quali sono disposti in modo tale da produrre ciò che è conosciuto come il display a LED a sette segmenti.

Questo display è già stato mostrato, ma ora verrà descritto più dettagliatamente.
Si noti che, oltre ai sette segmenti a, b, c, d, e, f, g si ha un punto decimale. Nel capitolo 5, abbiamo visto come sia possibile rappresentare tutte le cifre decimali da 0 a 9 semplicemente illuminando alcuni segmenti. Per esempio, il numero quattro può essere ottenuto illuminando i segmenti b, c, f e g,

E' possibile acquistare una grande varietà di tipi di display a buon mercato.
I display sono conosciuti in commercio come MAN -1, MAN-3, MAN-4, MAN-5 (emette luce verde), MAN-8 (emette luce gialla), Opcoa SLA-1 e simili.
Noi preferiamo il display SLA-1, prodotto dalla Opcoa Inc.

Il Display Numerico a LED Opcoa SLA-1 Anodo Comune

La configurazione dei pin del display a sette segmenti rossi Opcoa SLA-1 è mostrata qui di seguito,

e può essere rappresentata schematicamente come segue,

oppure, elettronicamente,

dove noi usiamo il simbolo del diodo emettitore di luce per rappresentare ciascuno dei sette segmenti ed il punto decimale (DP). Possiamo inoltre trarre le seguenti conclusioni dalle figure precedenti:

- I Pin 4, 5 e 12 del DIP a 14 pin (piedini) sono omessi.
- L'anodo di tutti i LED è connesso al pin 14. Questo anodo è da collegare a + 5 V.
- Si hanno in totale otto catodi separati, sette per i segmenti a, b, c, d, e, f, g, ed uno per il punto decimale.
- Dal DIP a 14 pin non si ha alcuna uscita. Tutti i pin sono degli ingressi. L'unica "uscita" del display è la luce emessa dai LED.

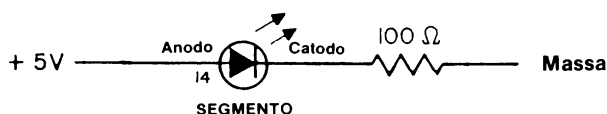
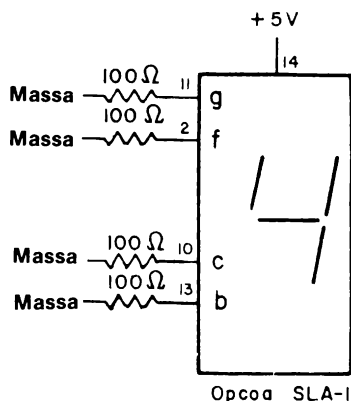
Ora siamo arrivati ad un importante problema: Come si deve collegare il display affinchè esso possa rappresentare correttamente i vari numeri?
Potremo rispondere alla domanda nel prossimo paragrafo.

Uso del Decoder Driver da BCD a Sette Segmenti 7447

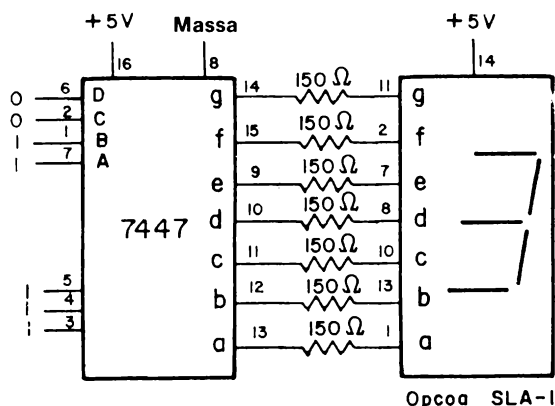
In questo paragrafo noi proveremo come:

- Illuminare un singolo segmento del display a LED a sette segmenti ponendo a massa un catodo attraverso una resistenza di limitazione della corrente scelta opportunamente.
- Illuminare un gruppo di segmenti del display a LED ponendo a massa più catodi mediante resistori di limitazione identici e scelti accuratamente.
- Rappresentare qualsiasi numero compreso tra 0 e 9 usando il decoder/driver da BCD a sette segmenti 7447.

Possiamo innanzitutto illuminare un singolo segmento del display. Ciò può essere realizzato applicando + 5 V all'anodo comune e collegando un resistore di limitazione della corrente tra un qualsiasi catodo del display SLA-1 e massa. *In base alle misure effettuate su questo circuito*, un resistore di 100 Ω permette un flusso di 22 mA attraverso il segmento, mentre un resistore di 150 Ω permette il passaggio di solamente 15 mA.
Il segmento diviene poco luminoso solamente quando si utilizza un resistore di 330 Ω; in questo caso il flusso di corrente attraverso il segmento è limitato ad 8 mA. Il segmento comunque si illumina ed è visibile in tutti e tre i casi.

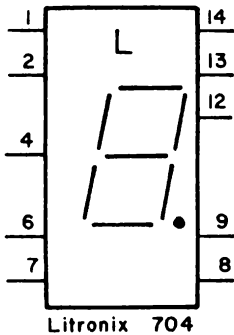
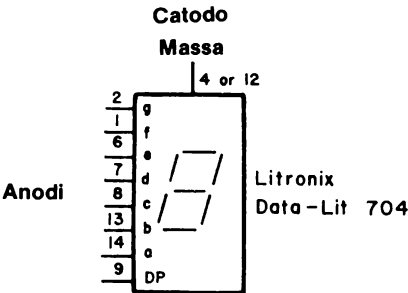
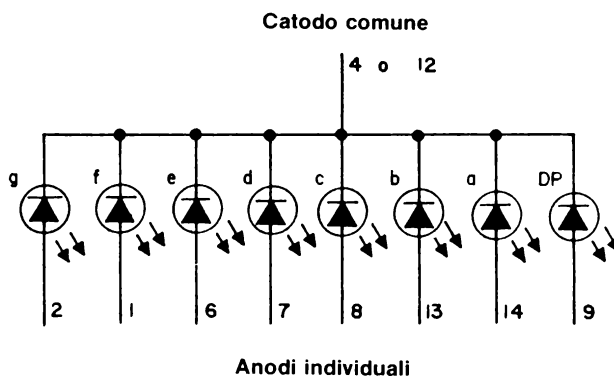
Se voi collegate un resistore di 100 Ω tra massa ed i pin 13, 10, 2 ed 11, sul display apparirà il numero 4.
Un segmento ha tipicamente il seguente schema,

ed il circuito completo per rappresentare il numero 4 è,

Il problema più importante ora diventa il modo con cui porre a massa i catodi del display SLA-1. Per far ciò si ha necessità di una decodifica (decoder), o meglio ancora un decoder/driver in grado di fornire uno "0 logico" a quei segmenti che devono illuminarsi. Tutto ciò può essere realizzato mediante un decoder/driver da BCD a sette segmenti di tipo 7447, la cui tabella della verità è indicata qui per la seconda volta (vedere Capitolo 5)

Numero Decimale	D	C	B	A	a	b	c	d	e	f	g
0	0	0	0	0	0	0	0	0	0	0	1
1	0	0	0	1	1	0	0	1	1	1	1
2	0	0	1	0	0	0	1	0	0	1	0
3	0	0	1	1	0	0	0	0	1	1	0
4	0	1	0	0	1	0	0	1	1	0	0
5	0	1	0	1	0	1	0	0	1	0	0
6	0	1	1	0	0	1	0	0	0	0	0
7	0	1	1	1	0	0	0	1	1	1	1
8	1	0	0	0	0	0	0	0	0	0	0
9	1	0	0	1	0	0	0	0	1	0	0

Per il numero 3, i segmenti da *a* fino a *d* oltre a *g* sono allo "0 logico".
Grazie all'aggiunta dei resistori di limitazione, è chiaro che il decoder/driver 7447 può rappresentare sul display il numero decimale 3, quando ai sui ingressi DCBA è presente il codice 0011_2.
Lo schema del circuito è,

Applicando quindi l'esatto codice BCD (codice binario codificato decimale) agli ingressi DCBA, è possibile rappresentare 1, 2, 3, 4, 5, 6, 7, 8 e 9 sul display Opcoa SLA-1.

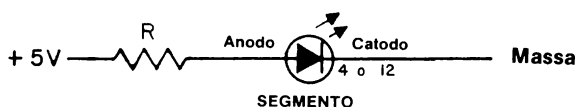
Il funzionamento del decoder/driver e del display saranno chiari analizzando brevemente la tabella della verità data prima.

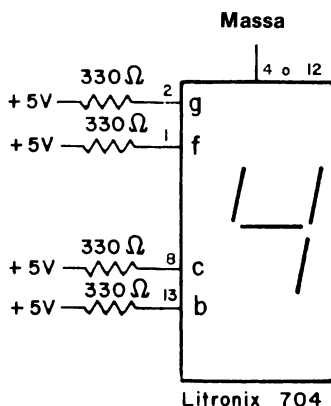
Il Display Numerico a LED Litronix Data-LIT 704 a Catodo Comune

La configurazione dei pin del display a sette segmenti, di colore rosso, Litronix Data - Lit 704 è

che può essere rappresentato schematicamente come,

od elettronicamente come,

dove ancora utilizziamo il simbolo LED per rappresentare ciascuno dei sette segmenti ed il punto decimale (DP). Come già fatto per il display Opcoa SLA-1, possiamo scrivere le seguenti conclusioni:

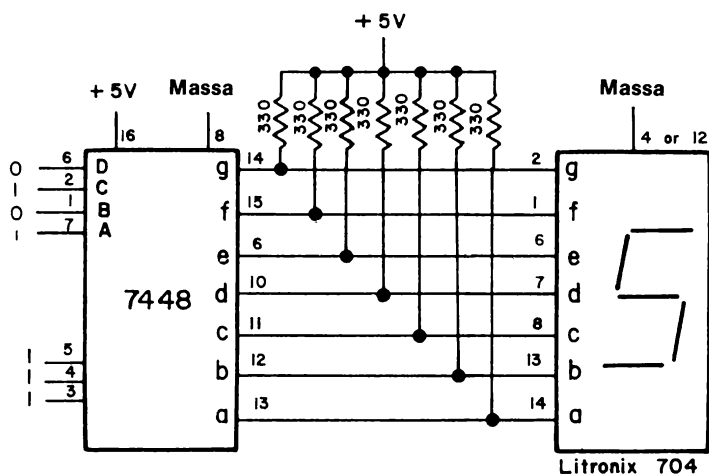
- La configurazione dei pin del Data-Lit 704 è diversa da quella dell'Opcoa SLA-1.
- I pin 3, 5, 10 ed 11 del DIP a 14 pin sono omessi.
- Il catodo di tutti i LED è in comune e è connesso sia al pin 4 che 12. Uno di questi due pin è da collegare a massa.
- Si hanno in totale otto anodi separati, sette per i segmenti a, b, c, d, e, f, g, ed uno per il punto decimale.
- Dal DIP a 14 pin non si ha alcuna uscita. Tutti i pin sono degli ingressi. L'unica "uscita" del display è la luce emessa dai LED.

Uso del Decoder Driver da BCD a Decimale 7448

Se desideriamo illuminare un singolo segmento del display Litronix Data-Lit 704, possiamo utilizzare il seguente circuito,

Colleghiamo a massa il catodo comune e colleghiamo un resistore di 100 Ω per la limitazione della corrente tra + 5 V ed uno qualsiasi degli anodi del display. Un resistore di 100 Ω permette un flusso di corrente attraverso il segmento di 26 mA. Un resistore di 150 Ω di limitazione riduce la corrente a 18 mA, ed un resistore di 330 Ω la riduce addirittura ad 8 mA. Un segmento è brillante quando è collegato ad un resistore di 100 Ω o 150 Ω, ma in questo caso può essere difficile distinguerlo dal segmento vicino buio.
Il display Litronix Data-Lit 704 è molto economico e quindi è adatto ad essere utilizzato come componente di prova.
Nell'uso pratico, è inferiore al display Opcoa SLA-1 come leggibilità.

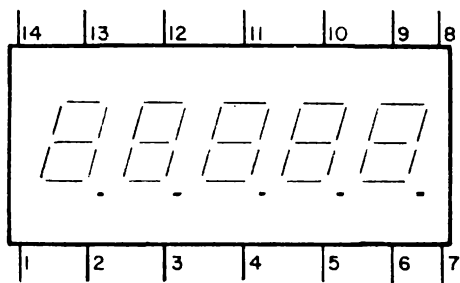
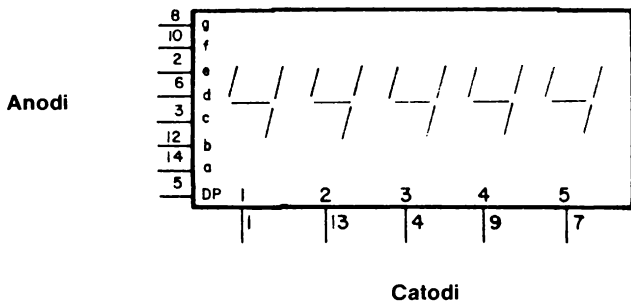
Se colleghiamo dei resistori da 330 Ω tra + 5 V ed i pin 13, 7, 1 e 2 sul display apparirà il numero 4. Il circuito completo per rappresentare la cifra decimale 4 è,

Chiaramente, dobbiamo collegare un singolo anodo a + 5 V attraverso un resistore di limitazione per illuminare un segmento. Perciò è giusto il contrario di quanto necessario per il display Opcoa SLA-1, per il quale si doveva porre a massa il catodo del segmento. Per rappresentare le varie cifre decimali da 0 a 9, abbiamo bisogno in questo caso, di un decoder o di un decoder/driver che possa fornire un "1 logico" ai segmenti che devono illuminarsi.
Il decoder/driver 7448 da BCD a sette segmenti è un circuito integrato che è adatto al nostro scopo. Esso ha la seguente tabella della verità:

Numero Decimale	D	C	B	A	a	b	c	d	e	f	g
0	0	0	0	0	1	1	1	1	1	1	0
1	0	0	0	1	0	1	1	0	0	0	0
2	0	0	1	0	1	1	0	1	1	0	1
3	0	0	1	1	1	1	1	1	0	0	1
4	0	1	0	0	0	1	1	0	0	1	1
5	0	1	0	1	1	0	1	1	0	1	1
6	0	1	1	0	1	0	1	1	1	1	1
7	0	1	1	1	1	1	1	0	0	0	0
8	1	0	0	0	1	1	1	1	1	1	1
9	1	0	0	1	1	1	1	1	0	1	1

Nel caso della cifra decimale 5, i segmenti *a, c, d, f* e *g* sono tutti all'"1 logico" nel chip 7448, mentre nel chip 7447 essi erano tutti allo "0 logico". L'ultima fase di questo paragrafo mostra come dobbiamo collegare l'integrato 7448 al display Litronix Data-Lit 704. Lo schema elettrico è il seguente,

Notate che i resistori di limitazione non sono stati collegati tra i due chip a 14 pin; essi sono stati piuttosto utilizzati come resistori di "pull-up" o di richiamo al + 5 V. In questo modo l'intensità luminosa dei vari segmenti viene aumentata.

Mediante questo circuito, è possibile rappresentare i numeri 0, 1, 2, 3, 4, 5, 6, 7, 8 e 9 fornendo il codice appropriato agli ingressi DCBA del chip 7448. Potrete utilizzare la tabella della verità per controllare il funzionamento del display a LED a sette segmenti.

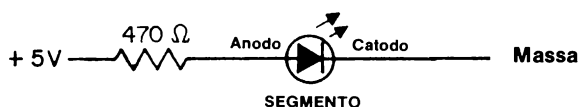
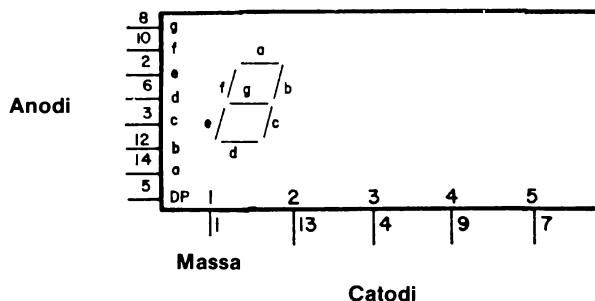
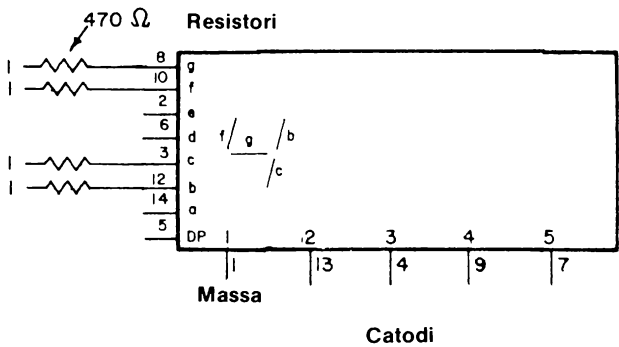
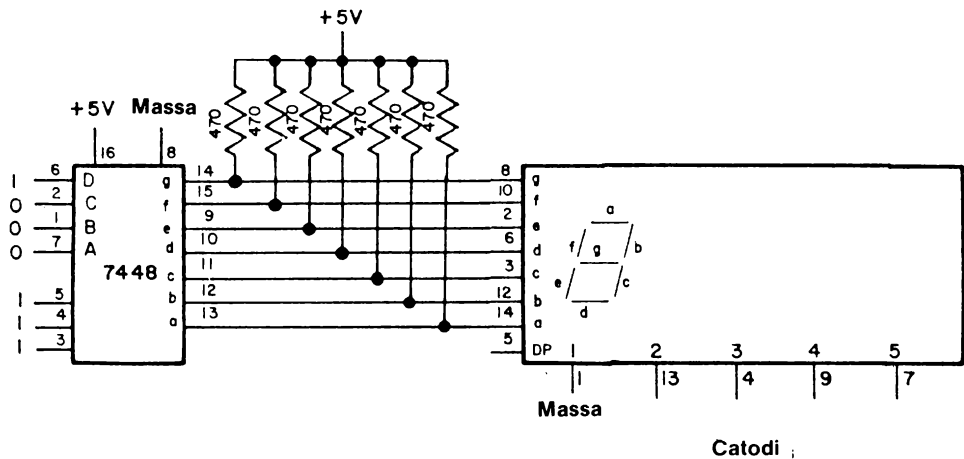
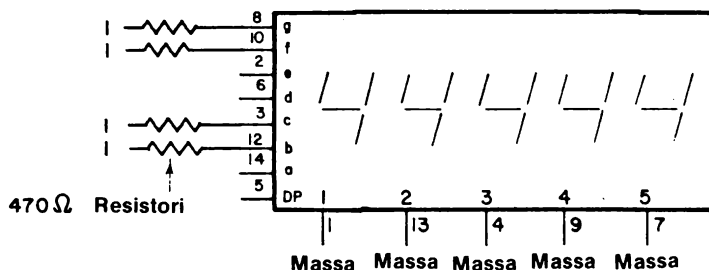
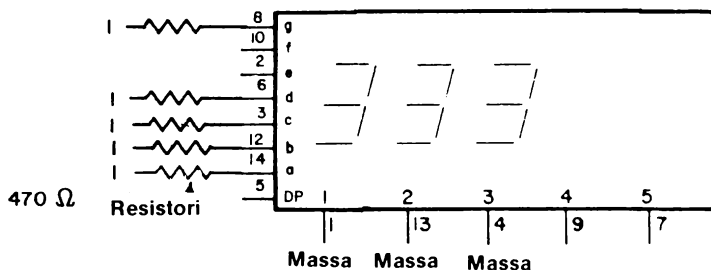
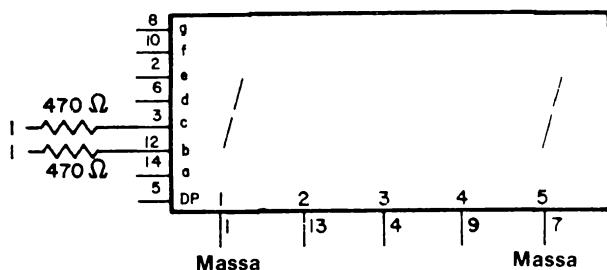
L'INDICATORE NUMERICO A CINQUE CIFRE SETTE SEGMENTI HEWLETT - PACKARD

Finora abbiamo discusso le caratteristiche di display a LED a singola cifra (digit). Noi possiamo costruire un display a LED a cinque digit semplicemente ponendo uno a fianco all'altro cinque display da una cifra ed eseguendo gli opportuni collegamenti.
In alternativa, possiamo utilizzare un display multi-digit quale, per esempio, il display numerico a 7 segmenti e 5 cifre della Hewlett - Packard, che è un DIP a 14 pin contenente un insieme di cinque cifre.

La rappresentazione schematica del display a 5 cifre è la seguente.

Si noti che vi sono otto anodi, incluso il punto decimale, e cinque catodi, per un totale di 35 differenti segmenti e cinque differenti punti decimali.

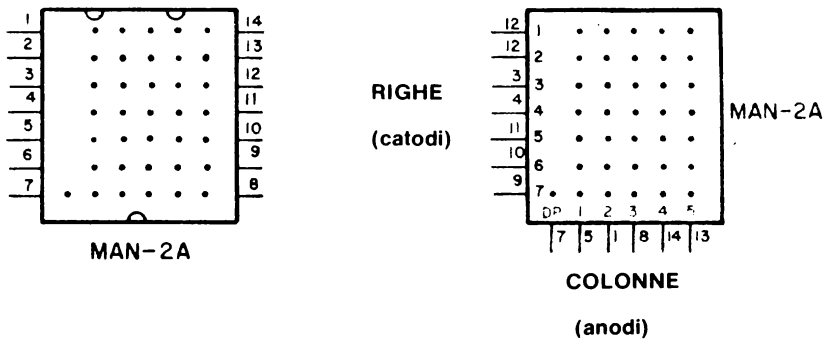
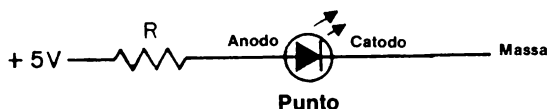
Possiamo selezionare uno dei 40 diodi emettitori di luce scegliendo uno degli otto anodi ed uno dei cinque catodi. In effetti, si ha una matrice di 8 x 5 per comandare il display a 7 segmenti e 5 cifre.

Come per i display precedenti, possiamo illuminare un singolo segmento collegando il catodo a massa e l'anodo, attraverso un resistore di limitazione R, alla tensione di + 5 V. Le specifiche per questo display a 5 digit, che è chiamato dalla Hewlett-Packard 5082 - 7415, indicano che la corrente media massima per segmento deve essere di 5 mA. Utilizzando i seguenti resistori di limitazione, abbiamo misurato le seguenti correnti del LED:

Resistore di limitazione (Ω)	*Corrente misurata (mA)*
100	28
330	10
470	7
1000	2.3

Con una corrente di 28 mA, il segmento è esteriormente brillante, e si ha l'impressione che possa bruciare da un istante all'altro.
D'altra parte, correnti di 7 od 8 mA sono accettabili per un funzionamento continuo di qualsiasi segmento. Raccomandiamo quindi l'uso di un resistore di limitazione di valore non inferiore a 470 Ω.

Vediamo ora lo schema che indica i pin necessari per illuminare il primo digit del display a 5 cifre. Questo schema

assomiglia molto a quanto visto per il display ad una sola cifra Litronix Data-Lit 704 a catodo comune. Se vogliamo rappresentare il numero 4 col display Hewlett - Packard, dobbiamo collegare dei resistori da 470 Ω tra i pin *b, c, f, g* e + 5 V, come mostrato di seguito.

Come passo successivo, possiamo collegare gli ingressi *a, b, c, d, e, f, g* del display a 5 cifre alle uscite *a, b, c, d, e, f, g* del decoder/driver 7448 da BCD a sette segmenti.

come abbiamo visto per il display, Litronix Data-Lit 704. Notate come anche in questo caso i resistori da 470 Ω vengono usati come "pull up" collegati a + 5 V. *Ultimo problema che ci resta è quello di decidere come* comandare i cinque digit del display. Se colleghiamo tutti e cinque i catodi a massa, rappresenteremo lo stesso numero su tutte e cinque le cifre, come mostrato,

Quindi, noi dobbiamo scandire i digit uno alla volta, *ed aspettare per un tempo sufficiente tra un comando di digit e l'altro mentre i segnali sugli ingressi a, b, c, d, e, f, g, cambiano.* Nei due schemi seguenti è mostrato cosa accade quando viene comandato più di un digit con il medesimo codice di ingresso.

Il problema consiste quindi nel costruire un sequenziatore che scandisca i cinque digit in qualsiasi modo si desideri. In generale, è normale scandire il display sia partendo dalla cifra meno significativa, cioè da destra, che dalla cifra più significativa, cioè da sinistra. Ad ogni istante, si comanda un digit (cioè si pone a massa il relativo catodo), mentre simultaneamente si riceve l'informazione relativa agli otto anodi, in modo da poter rappresentare il numero decimale corretto.
Potremo provare tutto cioè come esperimento utilizzando un contatore decimale 7490, una decodifica da BCD a decimale 7442, un invertitore 7404 oltre al display 5082 - 7415 Hewlett - Packard ed al decoder/driver 7448.

IL DISPLAY ALFA- NUMERICO MAN 2A 0,32" MONSANTO

Come ultimo nostro display, descriveremo il display alfanumerico Monsanto MAN - 2A 0.32", costituito da una matrice composta da 7 righe e 5 colonne, oltre al punto decimale Esso è montato su di un supporto dual - in-Line a 14 pin avente una lente trasparente di epoxy, come indicato di seguito,

Secondo le specifiche del costruttore, la massima corrente attraverso un singolo LED e di 20 mA. Utilizzando il circuito sperimentale indicato,

abbiamo determinato la corrente per vari valori della resistenza di limitazione R:

R (ohm)	*Corrente misurata (mA)*
330	10
470	7
1000	2,3

Il resistore di 330 Ω permette una luminosità più che sufficiente per ogni diodo della matrice.

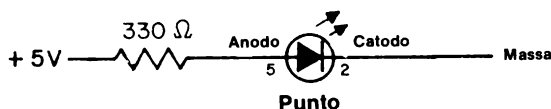
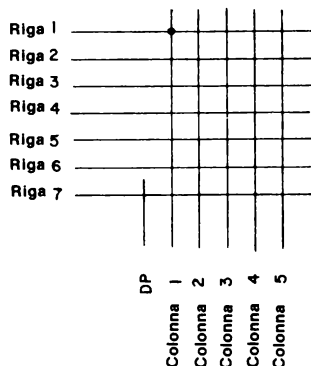
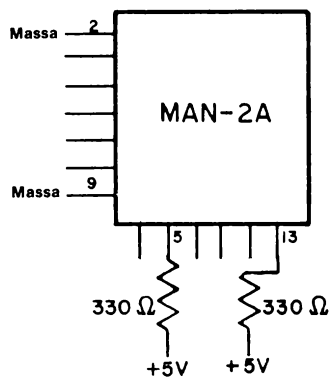
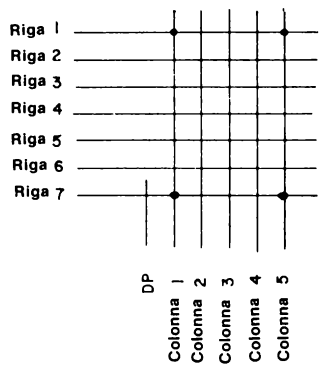
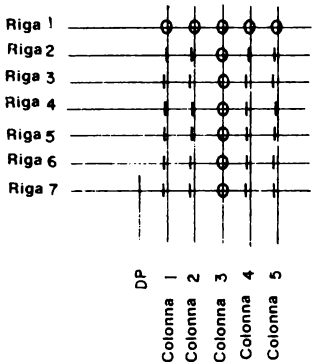
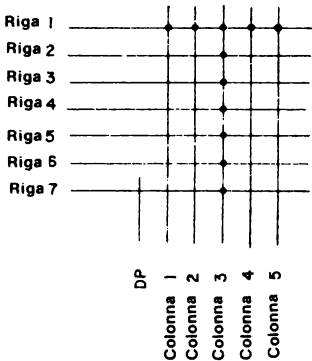
Il display MAN - 2A è conosciuto come una *matrice di 7 x 5 punti*, definizione che trae origine dall'esistenza appunto di sette righe e cinque colonne.
Lo schema del display è mostrato qui di seguito; riga 1, colonna 1 corrisponde al LED posto nell'angolo in alto a sinistra, mentre riga 7, colonna 5 corrisponde al LED posto nell'angolo a destra. Se vogliamo illuminare il punto a sinistra in alto nella matrice di 35 punti, dobbiamo semplicemente utilizzare il circuito seguente:

ottenendo questo risultato,

D'altra parte, se vogliamo illuminare i quattro angoli della matrice, dobbiamo realizzare i seguenti collegamenti,

ottenendo

La caratteristica della matrice di 7 x 5 punti è che può essere utilizzata per rappresentare tutti i 64 caratteri half - ASCII descritti nel Capitolo 5 dal Bugbook I.
Oltre alle lettere dell'alfabeto, da A a Z, si possono rappresentare i simboli as [,], !, ", #, $, %, &, ', (,), *, +, , , -, . , /, :, ;, =, ?, etc.
L'esempio pratico è descritto nella seguente tabella.

Tabella 6-1. **Lettere, numeri e simboli che possono essere rappresentati mediante un display a matrice di 7 x 5 punti. Questo è il codice half - ASCII descritto nel Capitolo 5. La combinazione di comandi opportuni da fornire al display è generata dal Generatore di Caratteri per matrice di punti 3257 della Fairchild Semiconductor.**

L'illuminazione di un display alfanumerico MAN-2A richiede dei circuiti integrati abbastanza sofisticati; la trattazione di questi componenti oltrepassa lo scopo di questo manuale. Tuttavia, è utile riassumere brevemente i principi in base ai quali si può generare un simbolo alfanumerico sul display.
Consideriamo la lettera "T", e supponiamo di volerla rappresentare con la matrice di 7 x 5 punti. Se assumiamo che i punti corrispondenti alla lettera sono definiti da uno "0 logico" e lo sfondo da un "1 logico", otterremo la seguente matrice di stati logici,

la quale naturalmente conduce alla lettera "T" mostrata qui di seguito come una serie di punti,

Il problema ora è cosa fare praticamente per rappresentare sul display la lettera "T". infatti i diodi non possono essere accesi in modo continuo, ma devono essere *rinfrescati* o "riaccesi" in modo periodico circa un centinaio di volte al secondo in modo tale da dare

l'impressione di essere accesi in modo continuo. Il metodo è il seguente:

- Per la colonna 1, applicare la "parola" digitale 0111111 alle righe dalla 0 alla 7 rispettivamente.
- Per la colonna 2, applicare la "parola" digitale 0111111 alle righe dalla 0 alla 7 rispettivamente.
- Per la colonna 3, applicare la "parola" digitale 0000000 alle righe dalla 0 alla 7 rispettivamente.
- Per la colonna 4, applicare la "parola" digitale 0111111 alle righe dalla 0 alla 7 rispettivamente.
- Per la colonna 5, applicare la "parola" digitale 0111111 alle righe dalla 0 alla 7 rispettivamente.

● Ripetere il ciclo dalla colonna 1 alla 5. Continuare l'operazione alla velocità di cento volte al secondo per ciascuna colonna, o di cinquecento volte al secondo per il gruppo di cinque colonne.

Si utilizza un sequenziatore a cinque passi, da 0, 1, 2, 3, 4 per ciclare le cinque colonne. Avremo un esempio di questo procedimento in un esperimento di questo capitolo.

INTRODUZIONE AGLI ESPERIMENTI

In questo capitolo costruirete dei circuiti che utilizzano una varietà di display a diodi ad emissione di luce (LED), inclusi l'Opcoa SLA - 1, Litronix Data-Lit 704, Hewlett - Packard 5082 - 7415, Monsanto MAN -2A, oltre il semplice diodo emettitore di luce.
Potrete quindi sperimentare come funzionano un indicatore luminoso ed un display a sette segmenti a LED. Questo capitolo richiede di sapere scegliere dei resistori; vi è quindi una sezione che vi potrà aiutare al riguardo.

E' facile bruciare un diodo emettitore di luce, quindi siate prudenti durante i vostri esperimenti. L'unica causa di rottura di un LED a *il passaggio di troppa corrente nel diodo.*
Non collegate mai un segmento di un display direttamente a + 5 V ed a massa. usate sempre un resistore di limitazione per minimizzare l'altrimenti eccessiva corrente attraverso il diodo od il segmento. Se siete in dubbio circa il resistore da utilizzare, partite con un resistore da 1000 Ω e poi diminuitelo progressivamente. Non dovreste mai utlizzare un resistore inferiore a 100 Ω.

Gli esperimenti in questo capitolo possono essere riassunti indicando il tipo di display a LED applicato. Quindi,

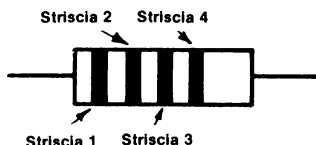
Esperimento N°	*Tipo di Display LED*
1	Semplice diodo emettitore di luce (LED)
2	Costruzione di un indicatore luminoso a LED
3	Singolo segmento di un display Opcoa SLA - 1
4	Display SLA - 1
5	Display SLA - 1
6	Singolo segmento di un display Litronix Data-Lit 704
7	Display Data-Lit 704
8	Display Data-Lit 704
9	Singolo segmento di un display a 5 digit Hewlett - Packard
10	Display Hewlett - Packard a 5 digit
11	Display Hewlett - Packard a 5 digit
12	Singolo segmento di un display MAN-2A Monsanto
13	Display Monsanto MAN-2A
14	Display Monsanto MAN -2A

Ci auguriamo apprendiate questi esperimenti. Se l'elettronica analogica vi è familiare, procuratevi un milliamperometro nella scala da 0 a 30 mA e misurate la corrente che fluisce attraverso i segmenti ed i punti.

Buona fortuna!

COME SCEGLIERE I RESISTORI

L'argomento dei resistori di valore fisso sarebbe, a rigor di logica, adatto in una trattazione sull'elettronica analogica. Tuttavia, pensiamo sia utile che voi conosciate come si legge il valore di un resistore dalle differenti strisce colorate poste su di esso.

Un tipico resistore, da 1/8 di W, 1/4 di W o 2 W, ha una serie di quattro strisce colorate ad una delle sue estremità,

queste righe indicano sia il valore del resistore, sia la sua "tolleranza. Quindi noi abbiamo:

- La riga 1 è la prima cifra di un numero.
  Il colore corrisponde alle seguenti cifre:

Nero	0
Marrone	1
Rosso	2
Arancio	3
Giallo	4
Verde	5
Blu	6
Viola	7
Grigio	8
Bianco	9

- La riga 2 è la seconda cifra di un numero.
  Il codice dei colori è il medesimo di quello della prima cifra.

- La riga 3 è la potenza di dieci, per la quale il numero a due cifre suddetto deve essere moltiplicato per ottenere il valore del resistore.
  Il colore corrisponde alle seguenti potenze di dieci,

Nero	1
Marrone	10
Rosso	100

Arancio	1000
Giallo	10.000
Verde	100.000
Blu	1.000.000
Oro	0,1
Argento	0,01

- la riga 4 è la tolleranza del resistore, cioè quale è la massima differenza tra il valore del resistore e quanto su di esso indicato.
  Il colore corrisponde ad una delle seguenti tolleranze:

Oro	± 5%
Argento	± 10%
Nessuna riga	± 20%

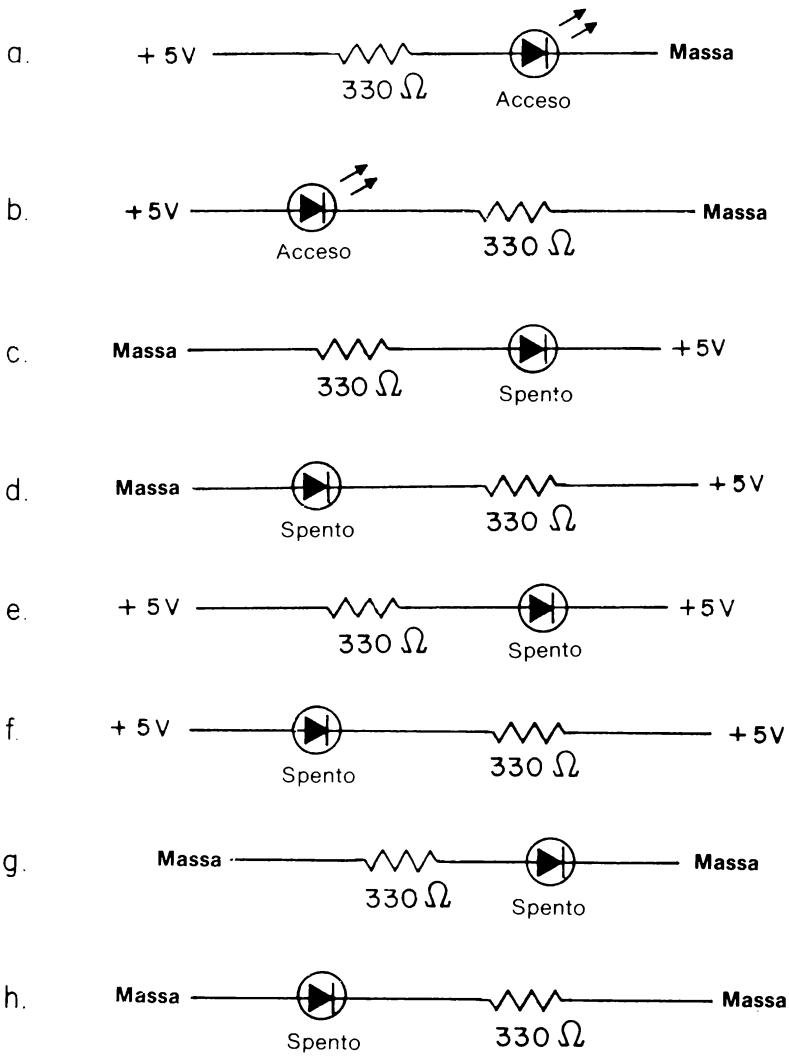
E' utile fornire alcuni esempi di resistori che voi utilizzerete in questo e nei successivi capitoli. I seguenti resistori hanno una tolleranza di ± 10%

- 100 Ω: marrone-nero-marrone-argento = 10 x 10 con ± 10% di tolleranza
- 220 Ω: rosso-rosso-marrone-argento = 22 x 10 con ± 10% di tolleranza
- 330 Ω: arancio-arancio-marrone-argento = 33 x 10 con ± 10% di tolleranza
- 470 Ω: giallo-viola-marrone-argento = 47 x 10 con ± 10% di tolleranza
- 1000 Ω: marrone-nero-rosso-argento = 10 x 100 con ± 10% di tolleranza
- 4700 Ω: giallo-viola-rosso-argento = 47 x 100 con ± 10% di tolleranza
- 10.000 Ω: marrone-nero-arancio-argento = 10 x 1000 con ± 10% di tolleranza
- 47.000 Ω: giallo-viola-arancio-argento = 47 x 1000 con ± 10% di tolleranza
- 100 kΩ: marrone-nero-giallo-argento = 10 x 10.000 con ± 10% di tolleranza
- 1 MΩ: marrone-nero-verde-argento = 10 x 100.000 con ± di tolleranza
- 10 MΩ: marrone-nero-blu-argento = 10 x 1.000.000 con ± 10% di tolleranza

ESPERIMENTO N. 1

Scopo

Questo esperimento prova il funzionamento di un semplice diodo emettitore di luce rossa, quale l'MV - 5020 od uno equivalente.

Schemi dei circuiti

Passo 1

Lo scopo di questo esperimento è quello di illuminare il LED senza bruciarlo. Potrete proeggere il LED dall'eccessiva dissipazione semplicemente assicurandovi che nel circuito sia presente un resistore da 330 Ω, connesso in serie al LED.

Collegare un resistore da 330 Ω al + 5 V, con l'altro terminale del resistore collegato ad uno dei 128 set di cinque terminali interconnessi. Collegare un filo tra un set di contatti adiacente e massa. Infine, inserire il LED in modo tale che uno dei suoi due terminali sia collegato al resistore di 330 Ω, mentre l'altro sia collegato a massa. Applicate tensione alla piastra (breadboard) quindi scrivete nel seguente spazio se il LED si accende o meno.

Se la risposta è si, il vostro circuito è collegato secondo lo schema (a).
Se la risposta è no, il vostro circuito è collegato secondo lo schema (d).
In quest'ultimo caso, invertite semplicemente i collegamenti del LED. Ora dovrà accendersi. Se non lo farà ancora, o il vostro LED non funziona, oppure c'è qualcosa nella alimentazione.

Passo 2
Collegare il LED come dallo schema (b). Esso deve illuminarsi con la stessa intensità dello schema (a).

Passo 3

Collegare il LED come dallo schema (c), (d), (e), (f), (g), ed (h). In tutti questi casi, il LED non dovrà illuminarsi.

Passo 4

Disegnate nel seguente spazio il LED da voi usato ed indicate quali collegamenti avete effettuato sull'anodo e sul catodo stesso. Controllate sul Manuale per Insegnanti se la vostra risposta è esatta.

Domande

1. Definite, con vostre parole, cosa significa "diodo emettitore di luce". Nella vostra definizione, precisate se deve essere l'anodo od il catodo al potenziale più positivo affinchè il LED si illumini.

ESPERIMENTO N. 2

Scopo

Questo esperimento prova l'uso di un transistore NPN come driver per ridurre la corrente di carico da un circuito integrato.

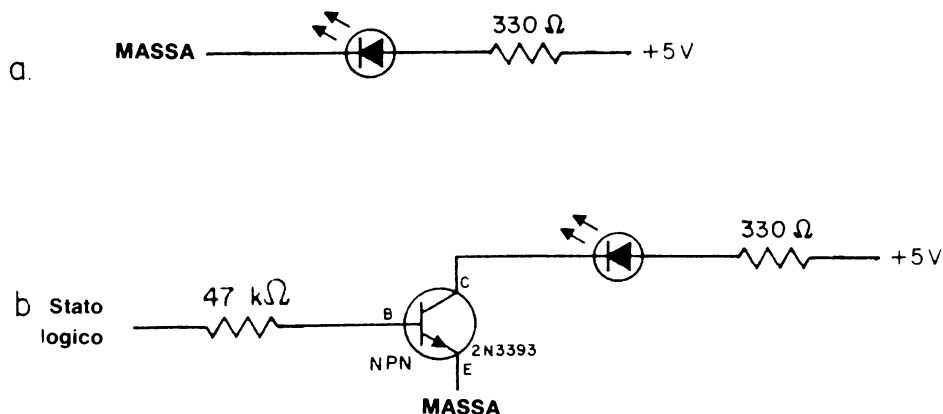
Schemi dei circuiti

a.

MASSA

330 Ω

+5V

b

Passo 1

Collegate un filo sulla *base* (B), *collettore* (C) ed *emettitore* (E) del transistore NPN da voi usato. Collegate quindi il circuito mostrato nella figura (a) e quindi fornite tensione. Il LED dovrà illuminarsi.

Passo 2

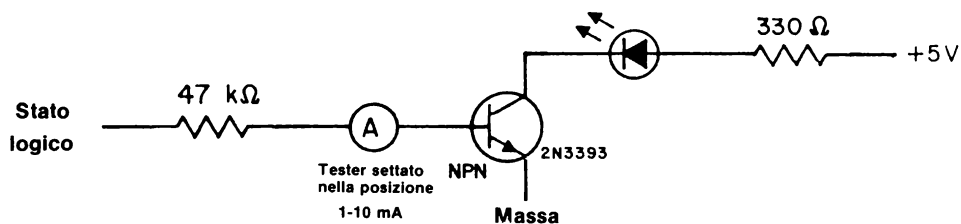
Staccate la tensione dal circuito ed ora aggiungete il transistore ad un resistore da 47 kΩ al circuito del Passo 1.
I transistori sono generalmente dei dispositivi elettronici molto sensibili che possono guastarsi facilmente, quindi siate prudenti. Una discussione sui transistori è al di fuori dello scopo di questo manuale.

Passo 3

All'ingresso della base del transistore, applicate lo stato logico 1. Il LED dovrà illuminarsi.

Subito dopo applicate uno 0 logico al resistore da 47 kΩ il cui altro terminale è collegato alla base del transistore. Il LED dovrà spegnersi.

Passo 4

Se avete un “tester” potrete misurare la corrente che fluisce nella base del transistore nel caso dello “stato logico 1”. Il circuito è semplicemente,

La corrente misurata dovrà essere molto vicina ad un valore compreso tra 50 e 200 microampere, o comunque drasticamente inferiore a 9 milliampere.

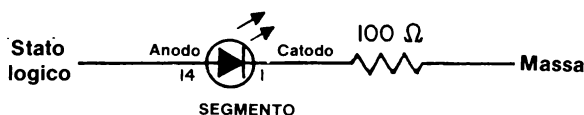
Domande

1. Potete dire come mai il transistore NPN riduce la corrente richiesta ad un eventuale circuito integrato per illuminare il LED? Suggerimento: il transistore agisce come un amplificatore di corrente. Spiegate la funzione del resistore da 47 kΩ.

Esperimento N. 3

Scopo

Questo esperimento mostra come illuminare un singolo segmento in un display numerico a sette segmenti a LED rossi. In questo esperimento potrete usare il display SLA - 1 costruito dalla Opcoa.

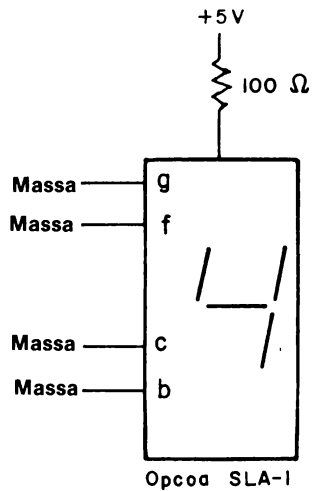
Schema del circuito

Passo 1

Questo è un esperimento relativamente facile. Infilate con delicatezza il display a sette segmenti nella piastra SK - 10. Trovate l'anodo comune e, con l'alimentazione staccata, collegatelo al + 5 V. Collegate un resistore di valore da 100 a 300 Ω tra massa ed il segmento *a* del display.
Applicate tensione al circuito ed osservate se il segmento si illumina.

Passo 2

Collegate ora il resistore al + 5 V. Il segmento non dovrà iluminarsi più. Nel seguente spazio spiegate perchè.

Passo 3

Ogni catodo dei segmenti necessita del suo resistore da 100 Ω collegato tra il pin di ingresso del segmento e massa. Nel seguente spazio, spiegate perchè non è esatto collegare semplicemente ogni catodo a massa senza un resistore. Se volete fare qualche cosa di simile, il circuito che dovreste realizzare è il seguente:

questo circuito non è corretto! spiegate il perchè qui di seguito.

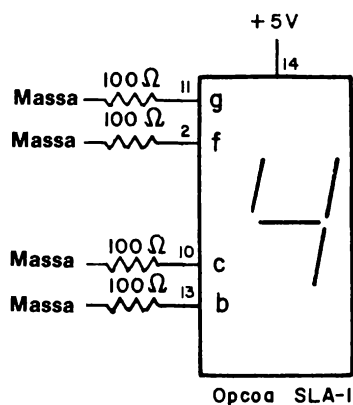
Domande

1. Quanti resistori da 100 Ω vi servono per illuminare il punto 4? Ed il numero 1? Ed il numero 9? Ed il numero 8?

ESPERIMENTO N. 4

Scopo

Questo esperimento consente di illuminare il numero 4 utilizzando quattro resistori da 100 Ω un display a LED a sette segmenti ad anodo comune Opcoa SLA - 1.

Schema del circuito

Passo 1

Questo esperimento è un'estensione dell'Esperimento N. 3. Collegate il circuito mostrato prima. Fornite tensione al breadboard ed osservate se il numero 4 si illumina.

Domande

1. Voi avete sette resistori da 100 Ω e volete illuminare il numero 6.
Quali pin del display Opcoa SLA - 1 dovete collegare a massa mediante un resistore?
Quanti resistori saranno necessari?

2. Ripetete la domanda 1 per il numero 7.

3. Ripetete la domanda 1 per il numero 3.

4 Ripetete la domanda 1 per il numero 2.

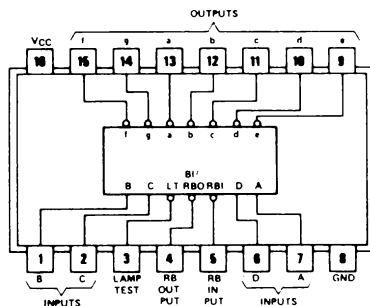
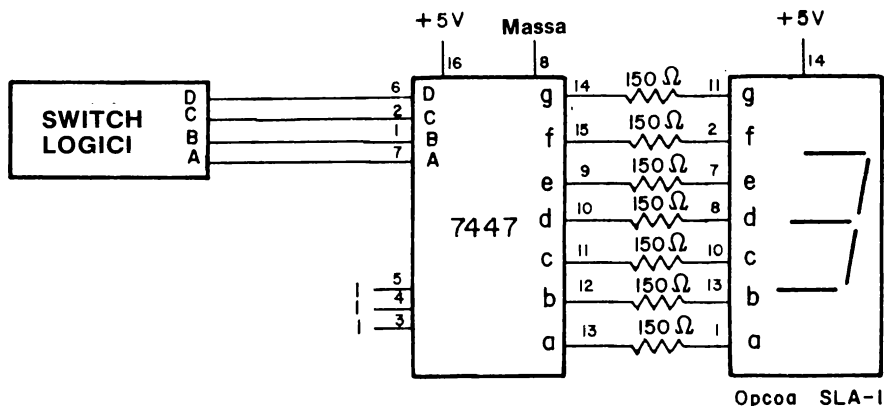
5. Ripetete la domanda 1 per il punto decimale.

6. Ripetete la domanda 1 per il numero 8.

ESPERIMENTO N. 5

Scopo

In questo esperimento si prova il funzionamento del decoder/driver da BCD a sette segmenti 7447 insieme al display a sette segmenti a LED Opcoa SLA - 1.

Configurazione dei pin del circuito integrato

Schema del circuito

Passo 1

Con l'alimentazione non collegata, realizzate il circuito dato. Fate attenzione affinchè nessuno dei sette resistori si tocchi. Se due resistori fanno contatto tra loro, due segmenti potranno accendersi o spegnersi assieme. Quando avrete collegato e avrete provato correttamente questo circuito, potrete comprendere appieno il funzionamento del display a sette segmenti.

Passo 2

Con il set di quattro switch logici tutti allo zero logico (DCBA 0000), date tensione alla piastra SK-10. Dovrete vedere sul display il numero 0.

Con i quattro switch logici tutti all'uno logico (DCBA - 1111), dite se è visibile o meno un numero sul display.

Passo 3

Completate la "tabella della verità" del display. Scrivete il numero decimale od il simbolo che vedrete sulla colonna di destra.

D	C	B	A	Numero o simbolo
0	0	0	0	0
0	0	0	1	1
0	0	1	0	
0	0	1	1	
0	1	0	0	
0	1	0	1	
0	1	1	0	
0	1	1	1	
1	0	0	0	
1	0	0	1	
1	0	1	0	
1	0	1	1	
1	1	0	0	
1	1	0	1	
1	1	1	0	
1	1	1	1	blank

Passo 4

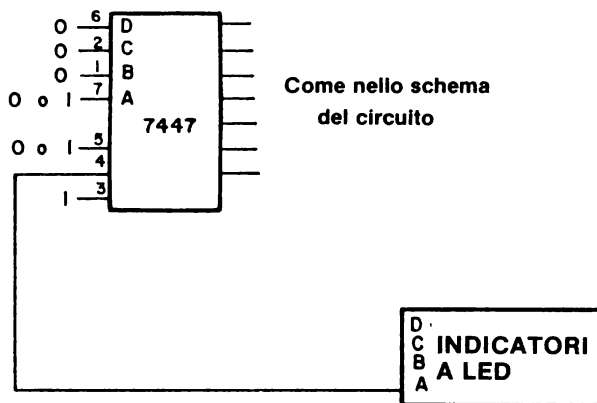
Ponete DCBA = 0111 ed osservate il numero 7 sul display. Ora ponete a massa il pin 3 del chip 7447. Esso è l'input di LAMP TEST e illumina tutti i sette segmenti. Quale numero appare sul display quando questo pin è posto a massa? la risposta deve essere 8.

Passo 5

Ponete DCBA = 0111 e rimettete il pin 3 allo stato logico 1. Ora ponete a massa il pin 4 del chip 7447. Questo è l'ingresso di blanking. Esso cioè spegne tutti e sette i segmenti, forzando le linee in ingresso ai segmenti all'"1 logico". Il display quindi ora dovrà spegnersi.

Passo 6

Ponete DCBA = 0000 come mostrato nello schema che segue. Tutti gli altri collegamenti sono eguali allo schema originale di questo esperimento, eccettuati quelli dei pin 4 e 5 dell'integrato 7447.

Collegare il pin 4 ad un indicatore a LED. Applicare tensione al breadboard ed osservate se l'indicatore a LED si illumina quando si applica un "1 logico" al pin 5 dell'integrato 7447. L'indicatore a LED deve illuminarsi.

Passo 7

Con DCBA = 0000, ponete a massa il pin 5 del 7447. L'indicatore a LED ora deve spegnersi. Con il pin 5 ancora a massa, ponete DCBA a qualsiasi valore diverso da 0000. In tutti i casi, vedrete che l'indicatore a LED si accenderà.

Vi domanderete ora: qual'è la funzione del pin 4 del 7447? Esso è allo "0 logico" solamente quando DCBA = 0000 ed il pin 5 è a massa.
La risposta è che il pin 4 è l'USCITA di Ripple Blanking per altri chip 7447 per eliminare gli zeri non necessari. Quando un segmento od un gruppo di segmenti si illuminano, essi richiedono corrente, e quindi tendono a scaricare un'eventuale batteria. Se abbiamo un numero come 00067, 90000 da rappresentare, si potrebbero tranquillamente eliminare tutti gli zeri di destra e di sinistra ottenendo semplicemente 67,9. in questo modo si può risparmiare molto consumo di corrente. Molti buoni calcolatori tascabili od altri dispositivi elettronici con display a LED a sette segmenti possiedono questa caratteristica.

Tuttavia, si può ottenere questo risultato in molti modi. Per ripetere questo esperimento, il pin 4 sarà allo "0 logico" solo quando DCBA = 0000 ed il pin 5 è allo "0 logico". Inoltre, il pin 3 deve essere collegato all'"1 logico".

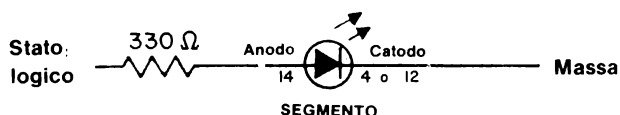
Domande

1. Quale è lo stato logico dei pin di ingresso 3, 4 e 5 quando non sono collegati? Date la risposta spiegando perchè non vedete sempre il display nè completamente acceso nè completamente spento.

ESPERIMENTO N.6

Scopo

Questo esperimento consente di illuminare un singolo segmento del display a LED a sette segmenti a catodo comune Litronix Data-Lit 704.

Schema del circuito

Passo 1

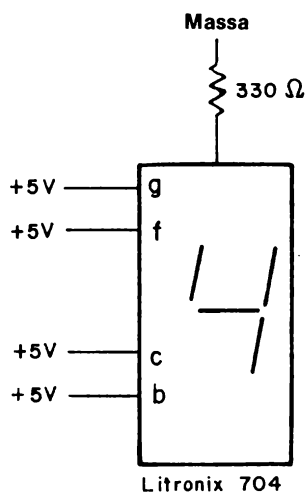
inserite delicatamente il display a sette segmenti Litronix sulla piastra SK - 10. Collegate il catodo comune, cioè il pin 4 o il pin 12, a massa. Collegate un resistore da 330 Ω tra il pin 14, cioè il segmento *a* e · 5 V. Applicate tensione e vedrete illuminarsi il segmento.

Passo 2

Collegate ora il resistore a massa. Il segmento non dovrà illuminarsi. Nello spazio seguente, disegnate un circuito che mostri perchè il segmento non si illumina.

Passo 3

Ogni anodo richiede il proprio resistore di 330 Ω collegato tra il pin di ingresso e + 5 V. Nel seguente spazio, spiegate perchè non è corretto collegare semplicemente un solo resistore da 330 Ω posto tra il pin 4 e massa, con gli ingressi degli anodi dei segmenti collegati direttamente al · 5 V.

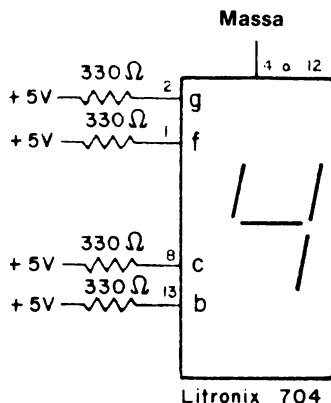
Ad illustrare questo punto vi mostriamo il seguente circuito. E' sbagliato!

Domande

1. Confrontate le caratteristiche del display ad anodo comune Opcoa SLA - 1 con quelle del display a catodo comune Litronix Data-Lit 704.
In che cosa differiscono questi due tipi di display a LED a sette segmenti?

ESPERIMENTO N. 7

Scopo

Questo esperimento consente di rappresentare il numero 4 utilizzando quattro resistori da 330 e un display a LED a sette segmenti a catodo comune Litronix Data Lit 704

Schema del circuito

Passo 1

Questo esperimento è la continuazione dell'Esperimento N° 6. Collegate il circuito mostrato prima ed applicate tensione al breadboard. Dovrà apparire il numero 4

Domande

1. Avete sette resistori da 330 Ω e desiderate rappresentare il numero 6. Quali ingressi del display Litronix Data-Lit 704 dovrete collegare al + 5 V tramite i resistori? Quanti resistori sono richiesti?

2. Ripetere la domanda 1 per il numero 7.

3. Ripetere la domanda 1 per il numero 3.

4. Ripetere la domanda 1 per il numero 2.

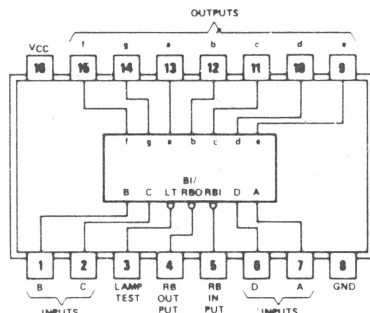
5. Ripetere la domanda 1 per il punto decimale.

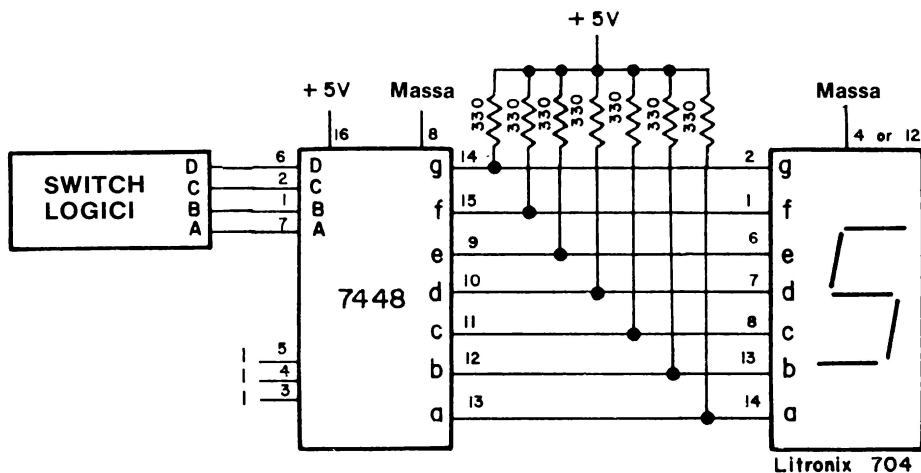
6. Ripetere la domanda 1 per il numero 8

ESPERIMENTO N. 8

Scopo

Questo esperimento prova l'uso del decoder/driver da BCD a sette segmenti 7448 con il display a LED Litronix Data-Lit 704.

Configurazione dei pin del circuito integrato

7448

Schema del circuito

Passo 1

Collegare il suddetto circuito con l'alimentazione scollegata dal breadboard.

Come per l'Esperimento N° 5, state attenti che nessuno dei sette resistori sia in contatto elettrico con gli altri. Eventualmente, potrete usare dei tubetti di plastica isolante per coprire i terminali dei resistori.

Passo 2

Ponete i quattro switch logici DCBA a 0000 e fornite tensione al circuito. Dovete vedere il numero 0 sul display. Con DCBA = 1111, il display si spegnerà.

Passo 3

Completate la "tabella della verità" del display. Scrivete il numero od il simbolo che vedrete sul display nella colonna di destra.

D	C	B	A	*Numero o simbolo*
0	0	0	0	0
0	0	0	1	
0	0	1	0	
0	0	1	1	
0	1	0	0	
0	1	0	1	
0	1	1	0	
0	1	1	1	
1	0	0	0	
1	0	0	1	
1	0	1	0	
1	0	1	1	
1	1	0	0	
1	1	0	1	
1	1	1	0	
1	1	1	1	blank

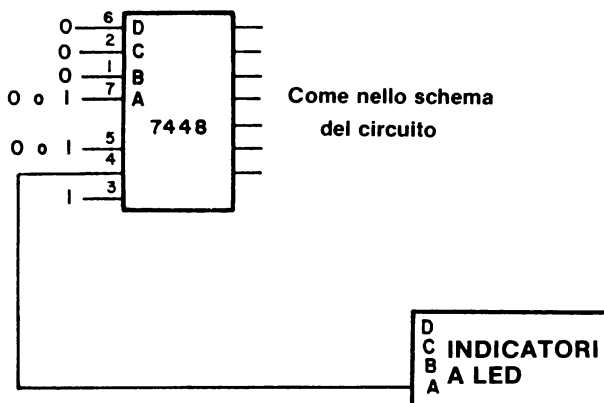
Passo 4

Ponete DCBA = 0111 ed osservate il display che dovrà rappresentare il numero 7. Come già visto nell'Esperimento N°5 con il chip 7447, ponete a massa il pin 3 del decoder/driver 7448. Esso è l'ingresso di Lamp Test e quindi dovrà illuminare tutti i segmenti quando verrà posto a massa. In questo caso si dovrà vedere il numero 8.

Passo 5

Con DCBA = 0111, collegare il pin 3 all'"1 logico" ed il pin 4 a massa. Il pin 4 è il Blanking Input, il quale, quando è posto allo "0 logico", spegne tutti e sette i segmenti ponendo l'ingresso di ogni segmento allo "0 logico". Il display quindi si dovrà spegnere.

Passo 6

Come mostrato nel seguente schema,

collegare il pin 3 all'"1 logico", il pin 4 all'indicatore ed il pin 5 all'"1 logico". Inoltre, porre DCBA = 0000. L'indicatore a LED si dovrà accendere.

Porre DCBA a qualsiasi altro valore ed osservare come l'indicatore a LED resterà acceso.

Passo 7

Con DCBA = 0000, porre a massa il pin 5 dell'integrato 7448. L'indicatore a LED si dovrà ora spegnere. Con il pin 5 posto a massa, porre DCBA a qualsiasi valore diverso da 0000, e l'indicatore a LED si dovrà accendere ancora.

Il pin 4 si pone allo "0 logico" solamente quando DCBA = 0000, il pin 3 è all'1 logico" ed il pin 5 allo "0 logico".
Come già spiegato nell'Esperimento N° 5, questa operatività, in cui il pin 4 è l'ingresso di Ripple Blanking agli altri 7448, serve a spegnere quei display che dovrebbero rappresentare 0 e quindi a risparmiare corrente.

Domande

1. Potete disegnare uno schema per tre o quattro chip 7448 o 7447 che dimostri l'utilizzo dell'ingresso di Ripple Blanking per evitare la rappresentazione degli zeri più significativi (di sinistra) o meno significativi (di destra)? Potete omettere i collegamenti al display a sette segmenti, gli ingressi ABCD e i collegamenti di alimentazione. Mostrate cioè solamente come si devono collegare i pin 3, 4 e 5 tra un integrato e l'altro.

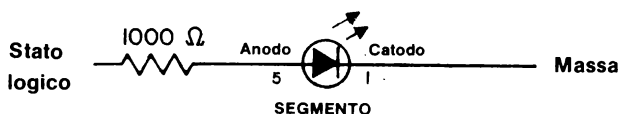
2. Quale è lo stato logico degli ingressi 3, 4 e 5 di un chip 7448 quando non sono collegati verso sinistra?

3. Come colleghereste cinque chip 7448 in modo che si possa testare in ciascuno dei cinque display a sette segmenti a LED se un segmento è rotto? Disegnate lo schema qui di seguito.

ESPERIMENTO N.9

Scopo

Questo esperimento consente di illuminare un singolo elemento del display a LED cinque digit sette segmenti Hewlett - Packard 5082 - 7415.

Schema del circuito

Passo 1

Inserite delicatamente il display a cinque digit sette segmenti sul breadboard (piastra per montaggi sperimentali). Collegate il pin 1 a massa ed il pin 5, attraverso un resistore di 1000 Ω, al + 5 V. Applicate la tensione al breadboard e vedrete accendersi il punto decimale.

Passo 2

Ora collegate il resistore da 1000 Ω a massa. Il punto decimale si spegnerà.

Passo 3

Con il resistore da 1000 Ω collegato ad un capo al + 5 V, toccate con l'altro terminale del resistore i seguenti pin: 5, 14, 12, 3, 6, 2, 10 e 8. Mentre fate tutto ciò, vedrete illuminarsi successivamente il punto decimale ed i sette segmenti del primo digit del display a cinque digit.

Domande

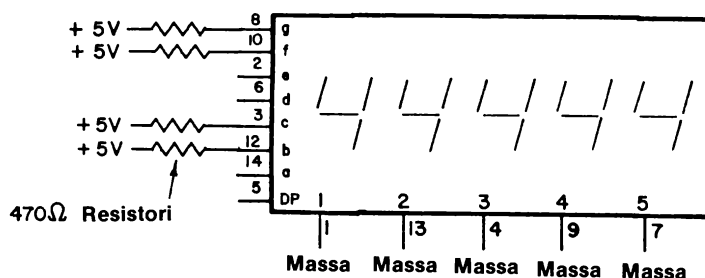
1. Quale pin deve essere connesso a massa per illuminare il terzo digit da sinistra del display?

2. Quale pin deve essere connesso a massa per illuminare il quarto digit da sinistra del display?

ESPERIMENTO N.10

Scopo

Questo esperimento consente di rappresentare il numero 4 su tutti e cinque i digit del display a LED a cinque cifre sette segmenti Hewlett-Packard 5082 - 7415.

Schema del circuito

Passo 1

Collegate il circuito come mostrato in figura e date tensione al breadboard. Dovrete vedere debolmente una serie di cinque numeri 4 sul display.

Passo 2

Eliminate il collegamento tra il pin 1 e massa. Il numero 4 del primo digit di sinistra sparirà ed i restanti numeri appariranno leggermente più luminosi.

Passo 3

Eliminate ora anche il collegamento tra il pin 13 e massa. Ora solamente tra numeri 4 appariranno sul display, ed essi saranno ancora un poco più luminosi di quanto osservato nel passo 2.

Passo 4

Eliminate i collegamenti tra massa ed i pin 1, 13, 4 e 9. Ora rimarrà illuminata una sola cifra. Quale cifra (o digit) sarà illuminata? E' più brillante rispetto quanto osservato nei passi 2 e 3?

Passo 5

Quale pin dovrete porre a massa per far illuminare un 4 nella cifra di mezzo del display? Scrivete qui la vostra ipotesi.

Quale pin dovete collegare a massa per far illuminare un 4 nel secondo digit da sinistra del display? Scrivetelo.

Domande

1. Perchè i digit diventano via via più luminosi al diminuire del numero di cifre "4" presenti?

2. Potete immaginare qualche buon uso per un display a cinque cifre che rappresenti lo stesso numero su tutti i digit? Se pensate di sì, descrivetelo. Se la vostra risposta è no, passate alla prossima domanda.

3. Come potete rappresentare sul display a cinque cifre il numero 59037? Che tipo di connessioni sono necessarie per ottenere tale risultato? Questa è una domanda difficile. Rispondete se avete tempo.

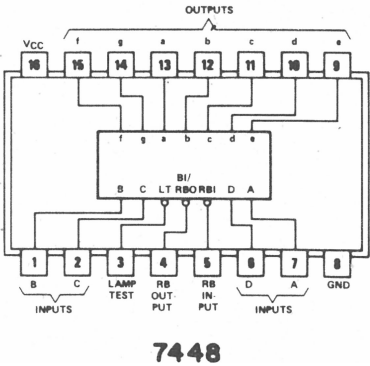
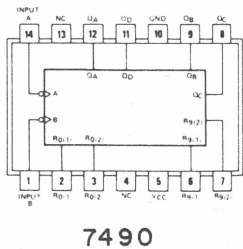
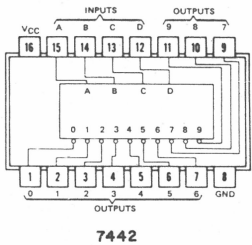
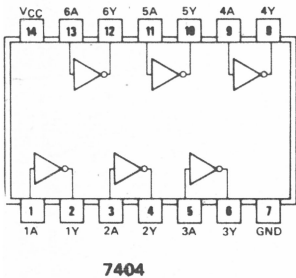
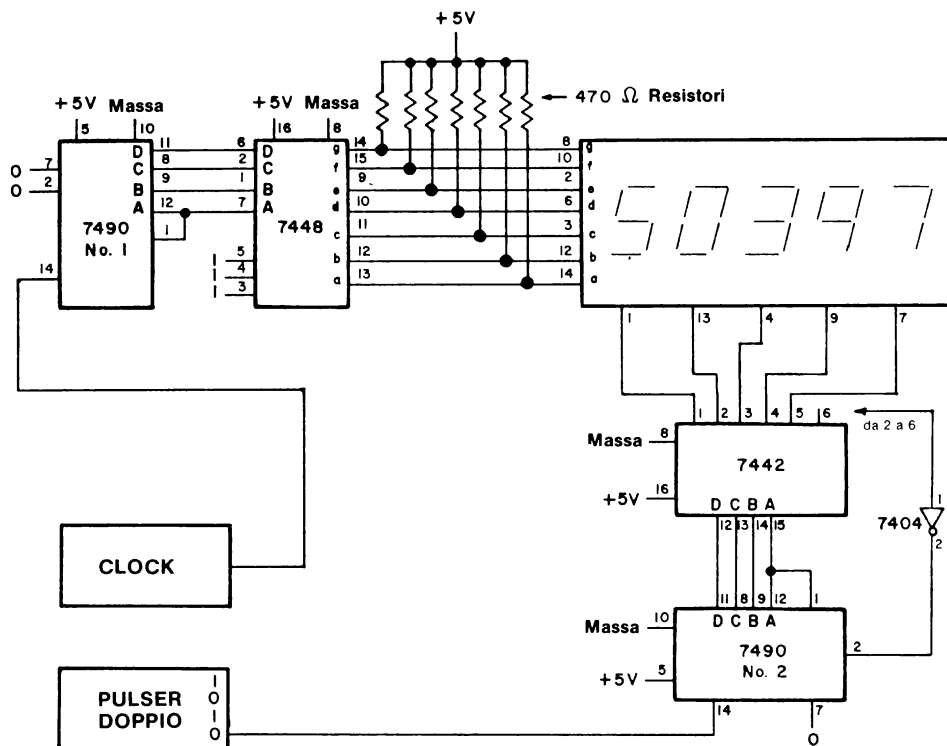
4 Quali problemi avete nel rappresentare il numero 59037 sul display a cinque cifre Hewlett-Packard che non avreste con cinque decoder/driver 7447 ed altrettanti display a sette segmenti? In altre parole, perchè è più difficile lavorare con il display Hewlett-Packard che con cinque decoder/driver 7447 e cinque display SLA-1?

5. Quali vantaggi offre il display a cinque digit Hewlett-Packard rispetto al display Opcoa SLA-1 o Litronix Data-Lit 704?

ESPERIMENTO N. 11

Scopo

Questo esperimento mostra come scandire un display a LED a cinque cifre sette segmenti Hewlett-Packard utilizzando una decodifica da BCD a decimale 7442 ed un contatore decimale 7490. In totale, sono necessari quattro circuiti integrati ed un display. Raccomandiamo questo esperimento a studenti preparati o coraggiosi.

Configurazioni dei pin dei circuiti integrati

Schema del circuito

Passo 1

Senza applicare l'alimentazione al breadboard, collegate il precedente circuito. Esso potrà essere posto completamente su di un singolo breadboard SK-10.
Dovrete inoltre porre il generatore di impulsi ed il clock uno all'estremità opposta rispetto all'altro del breadboard, se state utilizzando gli Outboard. Noi abbiamo trovato comodo porre il display a cinque cifre al centro della piastra, un chip 7448 alla sua destra, seguito dal contatore 7490, il chip 7442 alla sinistra, quindi il contatore 7490 e per ultimo il chip di sei inverter 7404. L'OUTBOARD di clock e L'OUTBOARD generatore d'impulsi verranno posti all'estrema destra del breadboard. Con questa sistemazione, serviranno solamente dei fili corti per realizzare tutte le interconnessioni necessarie.

Passo 2

Uno dei collegamenti più importanti del circuito è la connessione tra il pin 1 dell'inverter 7404 ed il pin 2 o 3 o 4 o 5 o 6 del chip 7442. Durante l'esperimento, potrete cambiare il suddetto collegamento come verrà detto. Questo è l'unico collegamento che si dovrà modificare nel circuito.

Passo 3

Collegate il pin 3 del chip 7442 al pin 1 dell'integrato 7404. Applicate tensione al breadboard. Nel seguente spazio, descrivete cosa vedete. (NOTA *Non dimenticate di collegare i pin 14 e 7 del chip 7404 al* + 5 V ed a massa, rispettivamente).

Passo 4

Premete e rilasciate il generatore d'impulsi. Dovrete vedere un cambiamento sul display a cinque cifre. Se la vostra risposta è sì, descrivete il cambiamento.

Passo 5

Togliete l'alimentazione dalla piastra. ora collegate il pin 3, invece del pin 2, del chip 7442 al pin 1 del chip 7404. Alimentate la piastra, premete ripetutamente il pulsante del generatore di impulsi e spiegate nello spazio seguente che cosa succede.

Passo 6

Togliete l'alimentazione. Ora collegate il pin 4, invece del pin 3, del chip 7442 al pin 1 del chip 7404. Applicate tensione al breadboard, premete e rilasciate ripetutamente il pulsante del generatore d'impulsi, quindi osservate la differenza sul display a cinque cifre. Scrivete cosa osservate nello spazio seguente.

Passo 7

Togliete l'alimentazione breadboard. Ora collegate il pin 5, invece del pin 2, 3 o 4 del chip 7442 al pin 1 del chip 7404. Applicate tensione breadboard, premete ripetutamente il pulsante del generatore d'impulsi e notate che cosa succede. Scrivete le vostre osservazioni nel seguente spazio.

Passo 8

Finalmente, collegate il pin 5 del chip 7442 al pin 1 del chip 7404. Applicate tensione al breadboard (piastra), SK-10 premete ripetutamente il pulsante del generatore d'impulsi ed osservate l'ultimo cambiamento dell'esperimento. Scrivete cosa vedete nel seguente spazio.

Domande

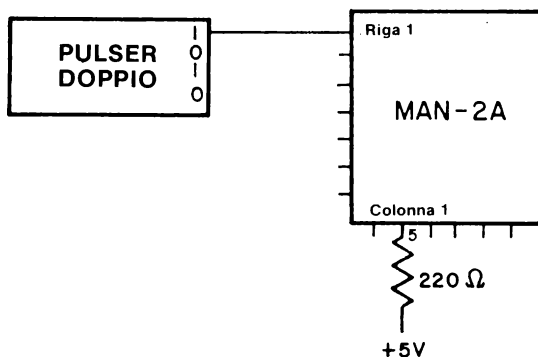
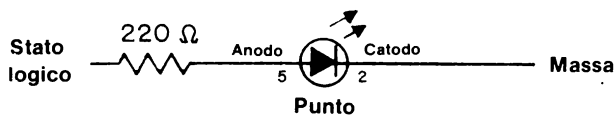
1. Il circuito in questo esperimento contiene un contatore decimale, un sequenziatore ed un display a cinque cifre. Quali chip svolgono la funzione di sequenziatore? Quale chip opera da contatore? Quale chip è il decoder/driver del display?

2. Con vostre parole, qui di seguito o su di un foglio a parte, spiegate il funzionamento del circuito di questo esperimento.

ESPERIMENTO N. 12

Scopo

Questo esperimento consente di illuminare un singolo punto del display alfanumerico a matrice di 7 x 5 punti LED MAN-2A.

Schema del circuito

Passo 1

Con l'alimentazione sconnessa del breadboard, collegate il suddetto circuito. Saranno necessari un solo filo ed un solo resistore da 220 Ω.

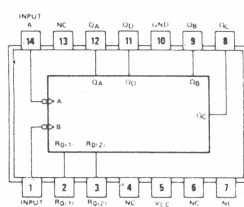
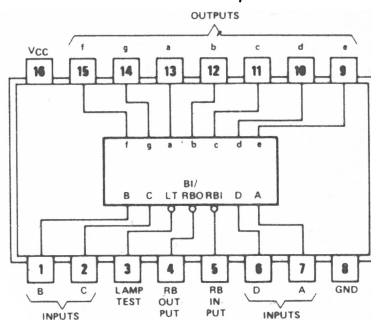
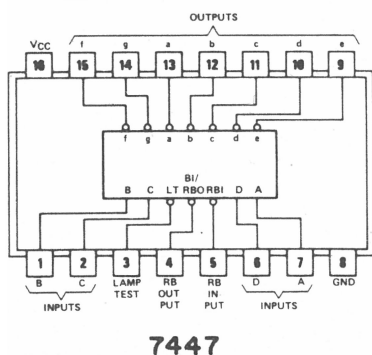
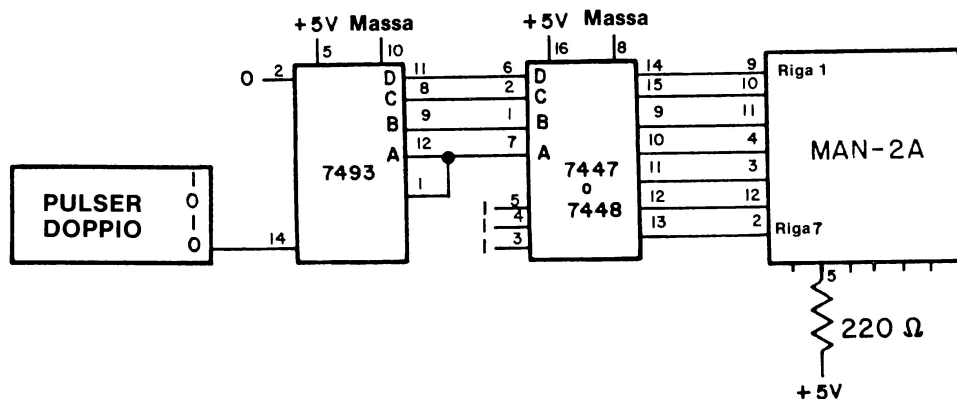
Passo 2

Applicate tensione al breadboard e premete ripetutamente il pulsante del generatore di impulsi. Il punto dovrà illuminarsi quando premete il pulsante e dovrà spegnersi quando lo rilasciate. ora potete passare a sostituire il resistore da 220 Ω con uno da 1000 Ω e vedete se il punto è ancora visibile.

ESPERIMENTO N. 13

Scopo

Questo esperimento consiste nell'impiego del display alfanumerico MAN-2A per determinare la tabella della verità del decoder/driver 7448. *Conservate questo circuito per gli esperimenti successivi!*

Configurazioni dei pin dei circuiti integrati

Schema del circuito

Passo 1

Lo schema elettrico dato precedentemente utilizza indifferentemente i circuiti integrati decoder/driver 7447 o 7448. Non è necessario alcun cambiamento nei collegamenti; semplicemente potete sostituire un chip all'altro.

Passo 2

Dobbiamo decidere quale relazione intercorre tra una uscita del chip 7447 e 7448 e l'illuminarsi o meno del punto su di una delle sette righe del display alfanumerico. Ogni riga corrisponde ad un catodo, quindi ciò significa che la corrente fluirà attraverso il diodo ad emissione di luce solamente quando il catodo è allo "0 logico". Il resistore da 220 Ω collegato alla colonna 1 è il resistore di limitazione della corrente nel LED. Quindi, concludendo:

- Una uscita allo "0 logico" del 7447 o 7448 farà illuminare un punto del display.
- Una uscita all'"1 logico" del chip 7447 o 7448 avrà come effetto lo spegnimento di un punto del display.

Passo 3

Ponete sul breadboard un decoder/driver 7447 e collegatelo come indicato.

Passo 4

Applicate l'alimentazione al breadboard. Quanti punti luminosi vedete accesi sulla prima colonna del display MAN-2A?

Il numero dei punti illuminati che vedete, dipende dal valore a cui si pone il contatore 7493 all'accensione ed esso è casuale.

Passo 5

Premete il pulsante del generatore di impulsi. Quanti punti sono ora illuminati?

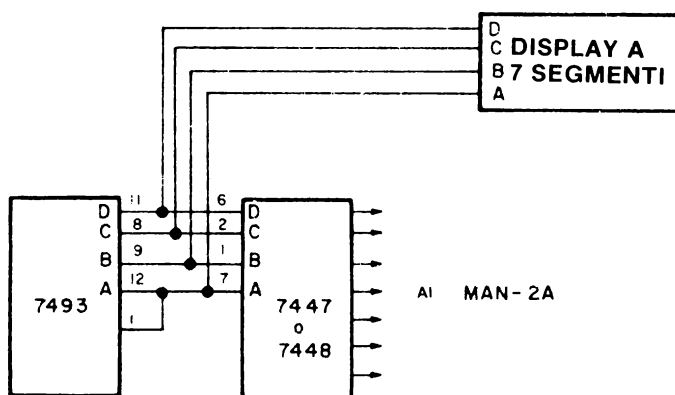
Passo 6

Premete ancora una volta il pulsante del generatore di impulsi. Quanti punti sono illuminati, ed in quale riga?

Passo 7

Continuate a premere e rilasciate il pulsante del generatore di impulsi. Potete notare come il numero e la posizione dei punti illuminati cambiano costantemente. Non è chiaro, inoltre, il codice di questi punti illuminati. Sarà tutto più chiaro nel prossimo esperimento.

Passo 8

Per mostrare meglio cosa avviene nel circuito, vi consigliamo di aggiungere un display a LED a sette segmenti connesso alle uscite ABCD del contatore binario 7493. Qui sotto è rappresentato uno schema elettrico parziale che mostra come dovete realizzare queste connessioni aggiuntive. Tutto ciò che dovete fare è aggiungere il display a LED al circuito. Non dovete realizzare alcuna modifica alle connessioni precedenti.

Fornite tensione al breadboard ed osservate il primo valore sul display a sette segmenti. Inoltre, sul display alfanumerico MAN-2A dovranno apparire alcuni punti luminosi. Fate avanzare il contatore binario 7493 di alcuni conteggi finchè sul display non apparirà 0. Quanti punti sono ora illuminati sul display alfanumerico?

Dovreste vedere sei punti illuminati

Passo 9

Ora potete creare una tabella della verità che riassuma le vostre osservazioni. Nella seguente tabella della verità, *un punto illuminato sul display alfanumerico corrisponde allo stato "logico 0" di una uscita del chip 7447 o 7448, mentre un punto non illuminato corrisponderà ad un "1 logico" di una uscita del chip 7447 e 7448.* Questo è un punto molto importante che dovrete tenere ben presente quando costruirete la tabella della verità dei chip 7447 e 7448. Si è infatti molto tentati di considerare un punto illuminato come un "1 logico". Ciò però è sbagliato. Come primo passo, compilate la tabella della verità del chip 7447.

Numero Decimale o Simbolo	*Numero delle Righe*						
	1	*2*	*3*	*4*	*5*	*6*	*7*
0	0	0	0	0	0	0	1
1							
2							
3							
4							
5							
6							
7							
8	0	0	0	0	0	0	0
9							
⊏							
⊐							
⊔							
⊏̄							
⊢							
blank	1	1	1	1	1	1	1

Vi abbiamo fornito un pò d'aiuto nello scrivere la tabella della verità. Controllate i risultati dati per 0 ed 8, quindi completate la tabella della verità.

Passo 10

Sostituite, con l'alimentazione staccata, il chip 7447 con il chip 7448 e compilate la seguente tabella della verità.

Numero Decimale o Simbolo	*Numero delle Righe*						
	1	*2*	*3*	*4*	*5*	*6*	*7*
0							
1							
2							
3							
4							
5							
6							
7							
8							

Quando compilate le due precedenti tabelle della verità, tenete presenti i seguenti punti:

- Il numero decimale od il simbolo è quello che osservate sul display a sette segmenti a LED.
- Un punto illuminato del display alfanumerico corrisponde ad uno "0 logico" da scrivere nella tabella.
- Un punto spento del display alfanumerico corrisponde ad un "1 logico" da scrivere nella tabella.
- La riga 1 corrisponde al segmento a, la riga 2 corrisponde al segmento b, la riga 3 al segmento c, la riga 4 al segmento d, la riga 5 al segmento e, la riga 6 al segmento f e la riga 7 al segmento g del chip decoder/driver 7447 o 7448.

Passo 11

Confrontate ora le tabelle della verità che avete ottenuto sperimentalmente con quelle fornite in questo capitolo per i chip 7447 e 7448. Esse devono essere identiche! Se avete realizzato correttamente questo esperimento, avete dimostrato come si può usare il display alfanumerico MAN-2A per visualizzare le uscite di un circuito integrato decoder/driver da BCD a sette segmenti.

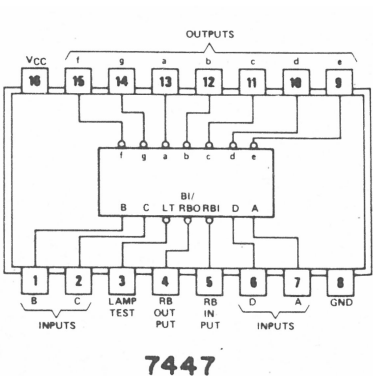
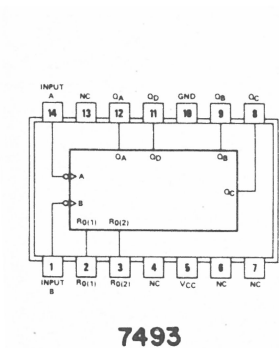
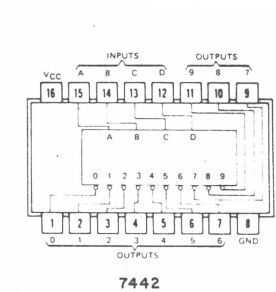
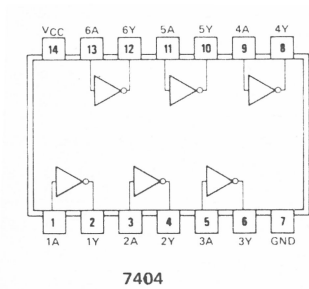
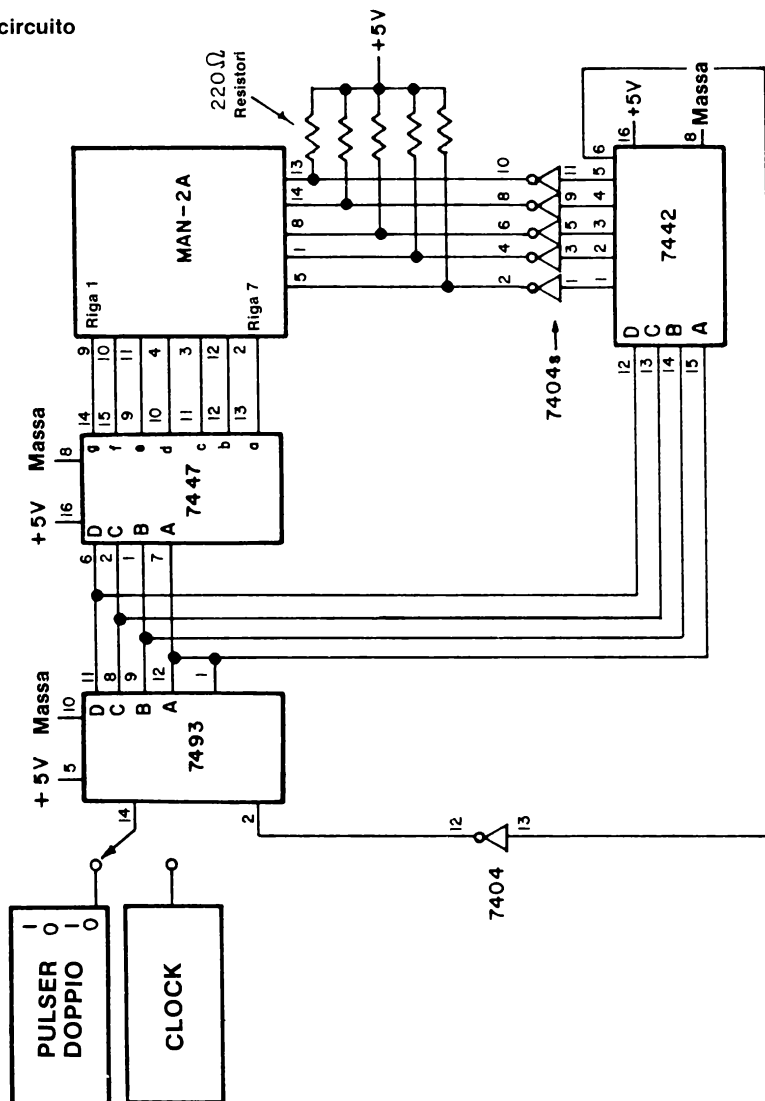
Domande

1. L'intensità luminosa del punto della colonna 1 cambia col numero complessivo di punti illuminati? In altre parole, se si ha un solo punto illuminato, esso è molto più luminoso rispetto a quanto si hanno sette punti illuminati? Se la vostra risposta è positiva in entrambi i casi, potete spiegare che cosa succede? Fatelo.

ESPERIMENTO N. 14

Scopo

Questo esperimento consente di provare come *rinfrescare* un display a matrice di 7 x 5 punti in modo tale da riprodurre un'immagine stabile.
Utilizzerete un sequenziatore a cinque stadi per scandire periodicamente le cinque colonne del display.

Configurazioni dei pin dei circuiti integrati

Schema del circuito

Passo 1

Studiate attentamente il circuito e notate come sia molto simile a quello del precedente esperimento. Vi abbiamo aggiunto una decodifica 7442, alcuni invertitori 7404, alcuni resistori di limitazione della corrente ed un oscillatore (Clock). Il gruppo 7493/7442 opera come un sequenziatore a cinque stadi.

Passo 2

Collegate il circuito come indicato. Quando avete terminato, applicate tensione alla piastra, premete e rilasciate ripetutamente il pulsante del generatore di impulsi, che agisce come ingresso di conteggio del contatore binario 7493. Potete osservare come il display alfanumerico MAN 2A passi ad illuminare una colonna dopo l'altra. Inoltre, ogni colonna di punti è differente dall'altra. Le colonne presentano il codice logico per sette segmenti dei numeri 0, 1. 2, 3 e 4. Il numero 0 corrisponde alla colonna 1, il numero 1 alla colonna 2, il numero 2 alla colonna 3, il numero 3 alla colonna 4 ed il numero 4 alla colonna 5.

Passo 3

Ora collegate un clock operante ad una frequenza superiore ai 1000 cicli/secondo al pin di ingresso 14 del 7493. Cosa vedete? L'immagine presenta delle variazioni di luminosità? Scrivete qui di seguito.

Passo 4

Se avete eseguito questo esperimento correttamente, avrete visto sul display alfanumerico una configurazione di punti luminosi stabile. Questi punti non corrispondono ad alcuna lettera, simbolo o numero particolare, ma semplicemente possono suggerirvi come sia possibile rappresentare una lettera od un numero sul display a matrice di 7 x 5 punti. Nel nostro esperimento, l'intensità luminosa dei punti risulta essere uniforme in tutto il display. Potete provare a sostituire il decoder/driver 7447 con il chip 7448. Se lo fate (staccate la tensione quando fate la sostituzione), potrete osservare una configurazione di punti luminosi complementare rispetto a quella generata col 7447, cioè se un punto era illuminato utilizzando il chip 7447, esso dovrà risultare spento utilizzando il chip 7448 e viceversa. In questa particolare configurazione del circuito sia il 7447 che il 7448 operano come *memorie read - only memories (memorie a sola lettura)*. Discuteremo l'argomento delle memorie nel Capitolo 9.

Domande

1. Potete dedurre cosa sia una *memoria a sola lettura (ROM)* dall'uso, in questo esperimento, dei chip 7447 e 7448. Provate a spiegarlo.

2. Perchè la configurazione dei punti illuminati per il 7447 ed il 7448 sono l'una il complemento dell'altra?

3. Perchè è necessario un clock in ingresso ad alta frequenza per realizzare un display "permanente", fisso?

4. Cosa si intende per un circuito di "refresch". Nell'esperimento voi aggiornate rapidamente gli stati logici all'ingresso del display MAN 2A. Quanto detto dovrebbe aiutarvi a rispondere alla domanda.

COSA AVETE REALIZZATO CON QUESTO CAPITOLO?

Uno sguardo agli obiettivi

Avevamo fissato nell'introduzione a questo Capitolo che alla sua fine sareste stati in grado di:

- Costruire un indicatore a LED usando un semplice diodo emettitore di luce, un transistor NPN e due resistori

  Avete realizzato ciò nell'Esperimento N. 2

- Costruire un display a LED a sette segmenti utilizzando sia un display numerico a catodo comune che ad anodo comune.

  Avete costruito un display a LED a sette segmenti ad anodo comune nell'Esperimento N. 5 ed un display a LED a sette segmenti a catodo comune nell'Esperimento N. 8. Nei due esperimenti sono stati inoltre utilizzati rispettivamente i decoder/driver 7447 e 7448. Avrete inoltre probabilmente osservato che il display ad anodo comune Opcoa SLA - 1 è più efficiente a leggersi.

- Realizzare un display a LED a cinque cifre sette segmenti.

  L'avete costruito negli esperimenti n° 10 e n° 11.

- Provare il funzionamento di un display a matrice di 7 x 5 punti MAN-2A.

  L'avete fatto nel corso degli Esperimento N. 13 e 14.

- Utilizzare un sequenziatore a cinque stadi per scandire i cinque digit in un display a cinque cifre a sette segmenti e le cinque colonne in un display a matrice di 7 x 5 punti.

  Questo è stato forse il più interessante, ma anche il più difficile esperimento di questo capitolo. Avete scandito il display a LED a cinque cifre sette segmenti nell'Esperimento N. 11 ed il display a matrice di 7 x 5 punti nell'Esperimento N. 14.

CAPITOLO 7

BUS: STADI DI USCITA TRI - STATE E A COLLETTORE APERTO

INTRODUZIONE

Nel Capitolo 5, abbiamo parlato dei linguaggi, o convenzioni, utilizzati in elettronica digitale, *codici digitali;* ed abbiamo detto che i dispositivi elettronici digitali comunicano tra loro usando un certo numero di tali linguaggi, tra i quali il codice binario, binario codificato decimale (BCD) od ASCII, sono normalmente tra i più importanti. Un sempre maggior numero di dispositivi elettronici viene trasformato da analogico in digitale e quindi il problema della comunicazione digitale tra questi dispositivi sta diventando sempre più importante nella progettazione elettronica. In questo Capitolo discuteremo circa una delle soluzioni più brillanti del problema della comunicazione tra più dispositivi: il *bus.* L'uso di linee di bus è comune in calcolatori, minicomputer e microprocessori e sta diventando sempre più importante nella progettazione di certi tipi di strumenti elettronici digitali.

OBIETTIVI

Al termine di questo Capitolo sarete in grado di:

- Costruire un multiplexer utilizzando due circuiti integrati 74126 contenenti ciascuno otto porte three - state.
- Decidere un valore accettabile per un resistore di "pull-up" collegato all'uscita di un inverter 7405 con uscita open collector.
- Costruire un circuito in "wired-OR".
- Superare una prova durante la quale vi sarà chiesto di definire i seguenti termini:

Logica positiva
Logica negativa
Bus positivo
Bus negativo
Circuito in wired - OR
Uscita three - state
Uscita a collettore aperto
Bus

DEFINIZIONI

Bus
La via (insieme di linee di collegamento) mediante la quale le informazioni digitali vengono trasferite da una tra molte possibili sorgenti, ad uno qualsiasi tra molti ricevitori. Un solo trasferimento di informazioni alla volta può aver luogo, tutte le altre possibili sorgenti di dati che sono collegate al bus devono essere disabilitate.

Bus negativo (Negative bus)
Un bus il quale, quando non vengono trasmesse informazioni, ha tutte le sue linee di collegamento a + 5 V. Quando invece si ha la trasmissione di una informazione, ciascuna linea può essere a +5 V oppure a 0 V (massa), dove 0 volt corrisponde ai "dati" cioè all'"1 logico".

Bus positivo (Positive bus)
Un bus il quale, quando non vengono trasmesse informazioni, ha tutte le sue linee di collegamento al potenziale di 0 V (massa). Quando invece si ha la trasmissione di una informazione, ciascuna linea può essere a massa oppure a + 5 V, dove + 5 V corrisponde ai "dati", cioè all'"1 logico".

Collegamento mediante bus (To bus)
Collegare vari dispositivi digitali in modo tale che ciascuno di essi *riceva o trasmetta segnali digitali da 0 ad un insieme comune di* collegamenti, chiamato bus, lungo il quale passano tutte le informazioni tra i vari dispositivi.

Circuito in wired-OR (Wired-OR circuit)
Un circuito formato da due o più dispositivi aventi uscite di tipo open collector (a collettore aperto), collegate assieme. L'uscita di questo circuito è allo stato logico 0 se l'uscita del dispositivo A, *o* il dispositivo B, *o* il dispositivo C, *o* ... è allo stato logico 0.

Dispositivo Tri-state ® o three-state (Tri-state ® device three-state device)
Un dispositivo digitale a semiconduttori nel quale sono possibili tre stati di uscita diversi: (1) lo stato logico "0", (2) lo stato logico "1", (3) uno stato in cui l'uscita del circuito integrato è, a tutti gli effetti, sconnessa dal resto del sistema e non lo influenza in alcun modo.

Logica negativa (Negative logic)
La logica secondo la quale il livello di tensione positivo rappresenta lo 0 logico, mentre il livello di tensione negativo (meno positivo) rappresenta l'1 logico.[1]

Logica positiva (Positive logic)
La logica secondo la quale il livello di tensione positivo rappresenta l'1 logico, mentre il livello di tensione negativo (meno positivo) rappresenta lo 0 logico.[1]

Uscita open collector (Open collector output)
Una uscita di un circuito integrato nella quale il resistore di pull-up finale nel transistore di uscita manca e deve essere aggiunta esternamente dall'utilizzatore affinchè il circuito sia completo.

COSA E' UN BUS?

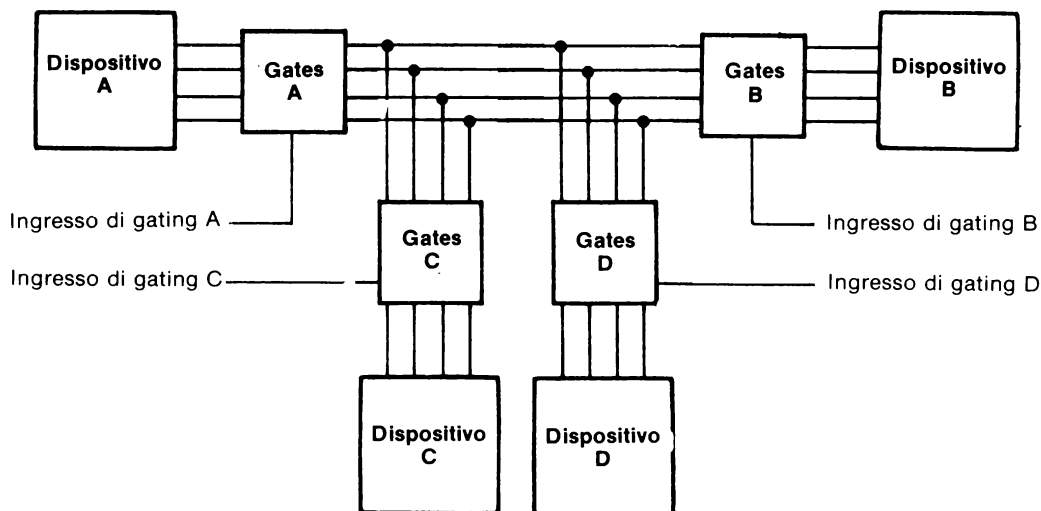
Possiamo definire il termine, *bus* e l'operazione, *collegare mediante bus,* come segue:

Bus — La via (insieme di linee di collegamento) mediante la quale le informazioni digitali vengono trasferite da una tra molte possibili sorgenti ad uno qualsiasi tra molti ricevitori. Un solo trasferimento di informazioni alla volta può avere luogo, tutte le altre possibili sorgenti di dati che sono collegate al bus devono essere disabilitate.

Collegare mediante bus (To bus) — Collegare vari dispositivi digitali in modo tale che ciascuno di essi riceva o trasmetta segnali digitali ad un insieme comune di collegamenti, chiamato bus, lungo il quale passano tutte le informazioni tra i vari dispositivi.

Sostanzialmente lo scopo di un bus è quello di minimizzare il numero di interconnessioni e di circuiti integrati necessari al trasferimento di informazioni tra vari dispositivi di tipo digitale. I bus sono comuni nei calcolatori, nei quali si ha continuamente necessità di trasferire informazioni tra una "Unità Centrale di Processo"(CPU) o "elemento aritmetico" e memorie ad accesso causale (RAM), memorie a sola lettura (ROM), memorie a sola lettura programmabili (PROM) ed un certo numero di dispositivi di ingresso/uscita (I/O) quali telescriventi, stampanti, display a raggi catodici (CRT), lettori di schede, cassette magnetiche, unità a nastro magnetico, ecc.

ESEMPIO DI UN SEMPLICE BUS

Qui di seguito è disegnato un semplice sistema a bus nel quale vi sono due dispositivi di ingresso [A e C] che presentano informazioni sul bus.

e due dispositivi di uscita [B e D] che accettano informazioni dal bus. I punti più importanti da ricordare circa il funzionamento di questo sistema a bus sono,

- Se i gate (porte) A e C sono disabilitati, sul bus non sono presenti informazioni.
- Se i gate B e D sono disabilitati, non viene letta alcuna informazione dal bus.
- I gate A e C non possono essere abilitati contemporaneamente. O l'uno o l'altro di questi gate deve essere disabilitato.
- I gate B e D possono essere abilitati contemporaneamente. Non esistono limiti per quanto riguarda il numero di dispositivi che possono ricevere contemporaneamente informazioni dal bus, posto che i driver del bus siano in grado di comandare tutti i dispositivi collegati.
- Sono possibili sei differenti modi di trasferimento delle informazioni.

A a B
A a D
C a B
C a D
A a B e D
C a B e D

I sistemi bus che possiedono due o tre dispositivi di ingresso e fino a dieci o quindici sistemi di uscita sono molto comuni in elettronica digitale. Anche strumenti digitali che utilizzano bus sono in deciso aumento, particolarmente se bus di Input/Output. Soprattutto nei laboratori, è divenuto comune avere molti strumenti digitali connessi costantemente ad un bus e che trasmettono informazioni ad un dispositivo di uscita comune posto nello stesso laboratorio.

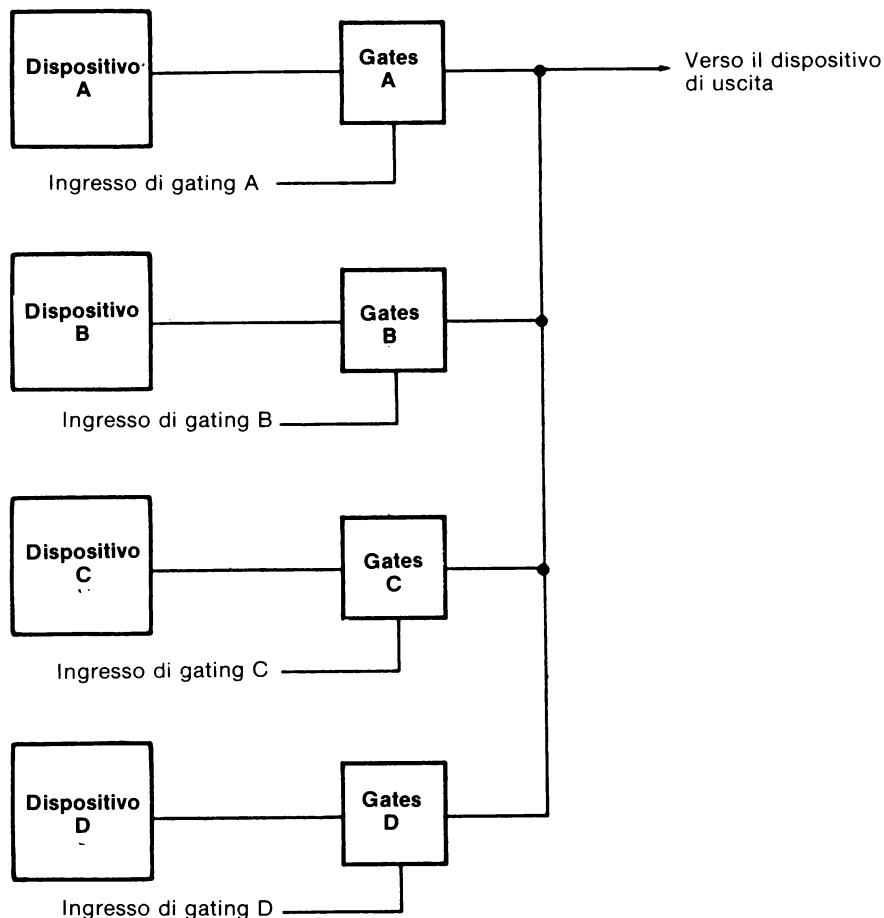
E' facile notare che è possibile collegare un certo numero di dispositivi di uscita ad uno stesso bus. Non è altrettanto ovvio, tuttavia, come tutti i vari dispositivi di input possano essere collegati ad un singolo bus. Per troppo tempo in questo libro di esercizi di laboratorio non abbiamo visto come collegare assieme delle uscite di varie porte o circuiti integrati.

Il problema è mostrato più avanti, dove quattro dispositivi, A, B, C e D sono collegati alla medesima linea di un bus attraverso le uscite dei gate, A, B, C e D. Con dei normali chip TTL, ciò è impossibile da realizzare! Tuttavia, alcuni circuiti integrati TTL possiedono delle uscite particolari che permettono il collegamento di più uscite assieme. Le uscite di questi circuiti integrati hanno dei nomi particolari e sono conosciuti come

- *Uscite three - state (Uscite a tre stati)*

o come

- *Uscite open collector (Uscite a collettore aperto)*

Entrambi i tipi di uscita permettono il collegamento tra loro delle uscite di un certo numero di gate dello stesso tipo, facilitando così il collegamento a bus di vari dispositivi di ingresso. Cominceremo a studiare le uscite three - state perchè sono diventate le più conosciute e stanno gradualmente sostituendo i dispositivi con uscita open collector.

LOGICA TRI STATE®

In una porta logica, o gate, Tri-State® [il termine, Tri-State®, è un marchio della National Semiconductor; il nome generale è TSL, logica three-state, TTL three-state ed uscita three-state] sono possibili tre stati in uscita:

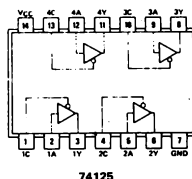
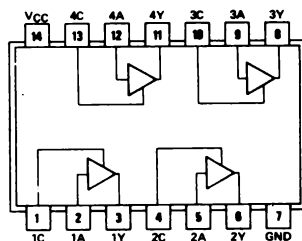
- Uno stato logico "0".
- Uno stato logico "1".
- Uno stato in cui l'uscita è, a tutti gli effetti, sconnessa dal resto del circuito e non ha alcuna influenza su di esso.

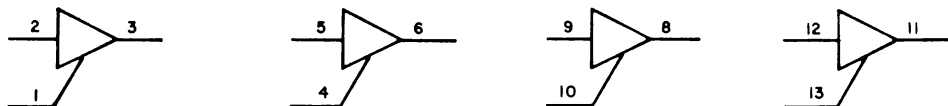
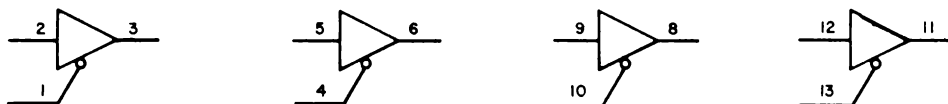
Il terzo stato, quindi, è quello che rende i dispositivi con logica tri-state* unici.

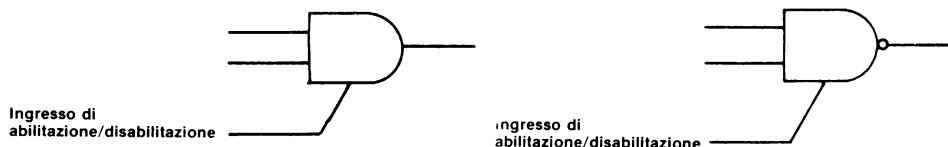
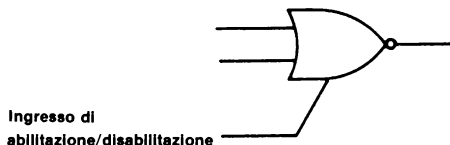
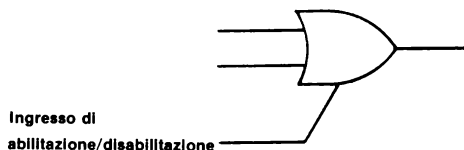
Tutti i dispositivi a logica three-state possiedono un ingresso addizionale detto ingresso di gate *enable/disable,* che permette al dispositivo di operare normalmente, oppure di sconnettere l'uscita del dispositivo dal resto del circuito. Quando il dipositivo è abilitato, la sua uscita può esse allo "0 logico" od all'"1 logico", ma, ovviamente, non ad entrambi. Quando il dispositivo è disabilitato, la sua uscita (od uscite) è scollegata, a tutti gli effetti, dal resto del circuito.

L'ingresso di gate, o di enable/disable accetta sia uno "0 logico" che un "1 logico" e può sia abilitare che disabilitare il dispositivo. Alcuni componenti three - state sono abilitati da uno "0 logico", mentre altri sono abilitati da un "1 logico".

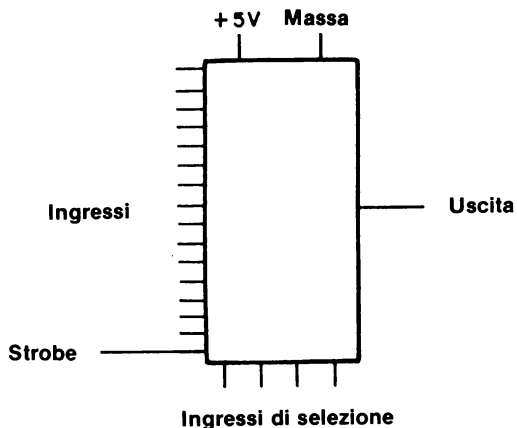
Probabilmente il più importante dispositivo logico three-state è il gate buffer con uscita three-state,

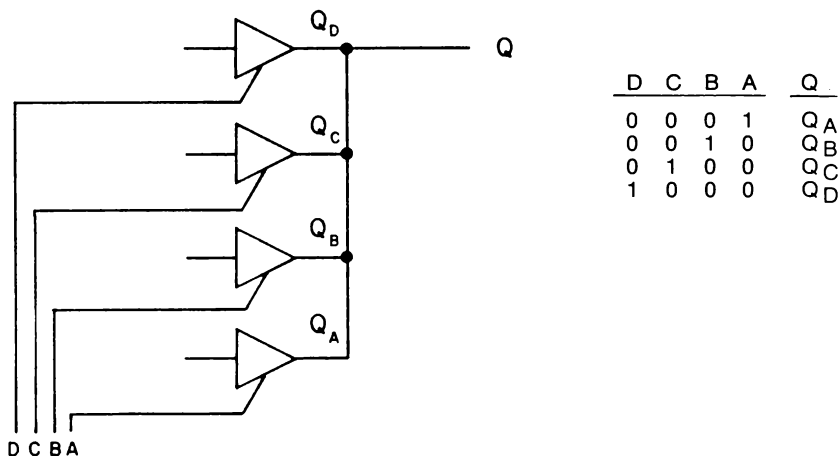
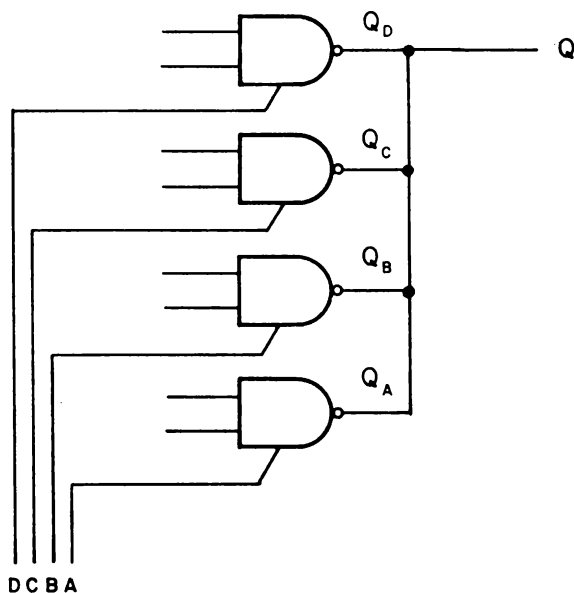
Due circuiti integrati che contengono alcuni di questi buffer sono il 74125 ed il 74126, le cui configurazioni dei pin sono le seguenti,

74125

74126

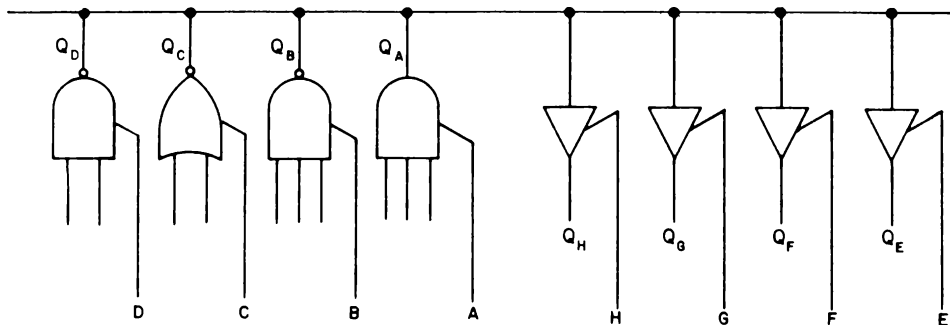
Il buffer quadruplo con uscita three-state 74126 contiene quattro buffer, come mostrato, di seguito

Il buffer quadruplo con uscita three-state 74125 contiene anch'esso quattro buffer come indicato di seguito,

Il piccolo cerchio segnato nei gate 74125 indica che l'uscita è disabilitata quando l'ingresso di gate è all'"1 logico". Nel gate 74126 l'uscita è disabilitata quando l'ingresso di gate è allo "0 logico".

E' possibile realizzare AND, NAND, OR, NOR three-state, oltre ad altri dispositivi. I seguenti sono alcuni esempi.

I dispositivi logici three-state sono diventati molto popolari perchè offrono una maggiore immunità ai disturbi ed una maggiore velocità rispetto ai corrispondenti dispositivi con uscita open collector.
Utilizzando dispositivi Tri-State®, si possono collegare assieme sino a 128 uscite, operando a temperatura ambiente.

ESEMPI DI CIRCUITI CON LOGICA TRI-STATE

Quando colleghiamo le uscite di vari dispositivi three-state, fondamentalmente creiamo un selettore o multiplexer di dati nel quale gli ingressi di gate o di enable/disable svolgono la funzione di selezione di un ingresso in un multiplexer TTL classico,

Per esempio, possiamo usare quattro buffer tri-state® per realizzare un multiplexer da 4 ad 1 linea. La differenza tra questo multiplexer ed il circuito integrato 74153 è che gli ingressi DCBA possono avere solamente un singolo stato logico 1 tra loro, cioè essi possono essere solamente 1000, 0100, 0010 o 0001. Non è possibile selezionare due o più buffer allo stesso tempo. La tabella della verità che si ricava da un tale circuito è la seguente

D	C	B	A	Q
0	0	0	1	Q_A
0	0	1	0	Q_B
0	1	0	0	Q_C
1	0	0	0	Q_D

In modo simile, si può selezionare uno su quattro differenti NAND a due ingressi con uscita Tri-State®. Anche in questo caso, si può selezionare un solo NAND a due ingressi alla volta.

Gli altri tre gate NAND sono disabilitati, o sconnessi, dall'uscita Q.

Come esempio finale, vediamo qui sotto un sistema bus a singola linea ed otto dispositivi,

nel quale vari tipi di gate comandano quattro buffer Tri-State*. Mentre si può abilitare un solo gate di ingresso alla volta, tutti e quattro i buffer di uscita possono essere abilitati contemporaneamente. Si può quindi notare che è facile collegare ad un bus dei *dispositivi di uscita;* non sono necessari gate di tipo particolare e si possono collegare dieci e più dispositivi di uscita allo stesso bus senza alcuna precauzione particolare ed utilizzando TTL di tipo standard.

Non è invece lo stesso caso per i *dispositivi di ingresso.* Non si può collegare ad un bus l'uscita di un TTL normale, cioè si deve utilizzare un dispositivo con uscita Tri-State* od un open collector. Conseguentemente questo capitolo tratterà sostanzialmente solo il problema di come collegare assieme più uscite. Nella figura precedente, uscite Tri-State* sono necessarie per i gate A, B, C, e D ma non per i buffer E, F, G ed H.

ALCUNI CIRCUITI INTEGRATI TRI-STATE®

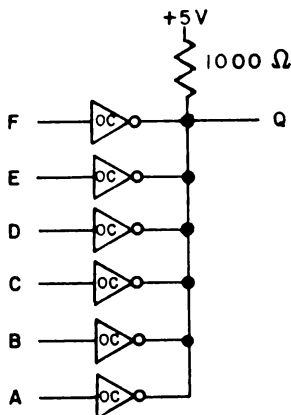
Oltre a molti chip della serie 7400 che possiedono uscite Tri-State®, tra i quali i buffer 74125 e 74126 molti altri dispositivi Tri-State® sono disponibili presso la National Semiconductor, che fu la prima, nel 1970, ad introdurre le porte Tri-State®.
Come descritto nel loro catalogo "Digital Integrated Circuits" la seguente è una lista di alcuni tra i dispositivi Tri-State® disponibili:

- DM74200 TRI-STATE 256 random access memory
- DM8093 TRI-STATE quad buffer
- DM8094 TRI-STATE quad buffer
- DM8095 TRI-STATE hex buffer
- DM8097 TRI-STATE hex buffer
- DM8098 TRI-STATE hex inverter
- DM8123 TRI-STATE quad 2-input multiplexer
- DM8214 TRI-STATE dual 4:1 multiplexer
- DM8219 TRI-STATE 16-line to 1-line multiplexer
- DM8230 TRI-STATE demultiplexer
- DM8542 TRI-STATE quad I/O register
- DM8544 TRI-STATE quad switch debouncer
- DM8551 TRI-STATE quad D flip-flop
- DM8552 TRI-STATE decade counter/latch
- DM8553 TRI-STATE 8-bit latch
- DM8554 TRI-STATE binary counter/latch
- DM8555 TRI-STATE programmable decade counter
- DM8556 TRI-STATE programmable binary counter
- DM8574 TRI-STATE 1024-bit field-programmable read only memory
- DM8596 TRI-STATE 4096-bit bipolar read only memory
- DM8597 TRI-STATE 1024-bit read only memory
- DM8598 TRI-STATE 256 read only memory
- DM8599 TRI-STATE 64-bit random access read/write memory
- DM8696 TRI-STATE 4096-bit bipolar read only memory
- DM8831 TRI-STATE line driver
- DM8832 TRI-STATE line driver
- DM8833 quad TRI-STATE transceiver
- DM8834 quad TRI-STATE transceiver
- DM8835 quad TRI-STATE transceiver
- DM8875A TRI-STATE 4-bit multiplier
- DM8875B TRI-STATE 4-bit multiplier

Molti altri dispositivi Tri-State® sono presenti sul mercato, e molti costruttori sono "secondi fornitori" dei suddetti dispositivi. La logica Tri-State® risulta essere importantissima per realizzare collegamenti a bus.
[Per "secondo fornitore" si intende che le specifiche elettriche di un circuito integrato, prodotto da un costruttore sono copiate da un altro, con il formale consenso del primo, creando così due possibilità di acquisto dello stesso chip. Gli acquirenti sono così garantiti che esso sarà sempre disponibile].

USCITE OPEN COLLECTOR

Un modo più utilizzato in passato, più lento, meno costoso e sensibile a disturbi per collegare uscite di dispositivi logici ad un bus è l'utilizzo di *uscite open collector.* In un dispositivo open collector, il resistore di "pull up" (richiamo al+ 5 V) del transistore finale dello stadio di uscita, manca e deve essere aggiunto esternamente dall'utilizzatore per completare il circuito.
Quindi, poichè il resistore di pull-up manca a tutti i dispositivi con uscita open collector, è possibile connetterli tutti assieme ed utilizzare un solo resistore di pull-up.

Per esempio, si possono utilizzare i sei inverter con uscita collector presenti in un chip da sei inverter 7405 per realizzare il seguente circuito,

Le uscite dei sei inverter del chip 7405 sono richiamate al + 5 V utilizzando un solo resistore da 1000 Ω. L'uscita Q è all'"1 logico" solo se ABCDEF = 000000. Se uno dei sei ingressi è posto all'"1 logico", l'uscita di tale inverter si porta allo "0 logico" e pone massa (pulls down) l'uscita dei restanti invertitori. In questa situazione, l'uscita Q è allo stato logico "0". La tabella della verità di tale circuito è,

F E D C B A	Q
0 0 0 0 0 0	1
Qualsiasi altro stato	0

E' chiaro che il circuito opera come un gate NOR a 6 ingressi. Tale gate viene chiamato un gate "Wired-NOR", come da Lancaster a pag. 138 del *"TTL Cookbook"* [Howard W. Sams & Co., Inc., Indianapolis].
Vediamo il simbolo del gate NOR a sei ingressi,

Per due gate NAND a due ingressi con le uscite open collector collegate assieme.

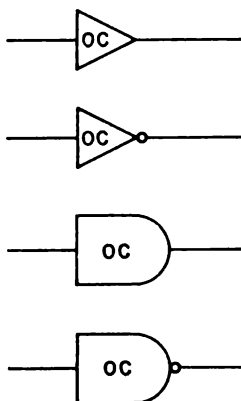
la tabella della verità è

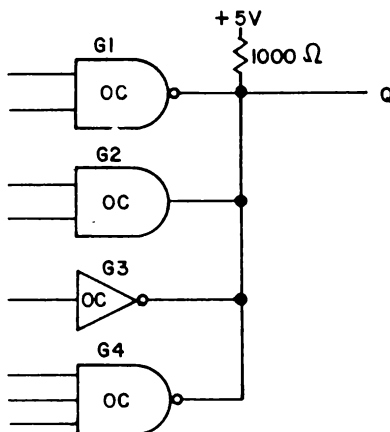
D	C	B	A	Q
0	0	0	0	1
0	0	0	1	1
0	0	1	0	1
0	0	1	1	0
0	1	0	0	1
0	1	0	1	1
0	1	1	0	1
0	1	1	1	0
1	0	0	0	1
1	0	0	1	1
1	0	1	0	1
1	0	1	1	0
1	1	0	0	0
1	1	0	1	0
1	1	1	0	0
1	1	1	1	0

Questa tabella mostra che se l'uscita del gate 1 *o* del gate 2 è allo "0 logico", Q = 0. I gate open collector con le uscite connesse tra loro portano a risultati a volte strani; essi cioè non possono essere usati per creare dei gate semplici. Vi raccomandiamo di procedere con cautela quando usate gate a due ingressi collegati in wired - or. Una eccezione alla regola è l'uso di gate AND come mostrato nel seguente circuito, che ha la seguente tabella della verità

H G F E D C B A	Q
Qualsiasi altro stato	0
1 1 1 1 1 1 1 1	1

SIMBOLI PER OPEN COLLECTOR

Non abbiamo trovato molta standardizzazione per quanto riguarda i simboli da usarsi con i gate con uscita open collector. In molti casi vengono utilizzati simboli per i gate tradizionali e si può dedurre dal testo o dalla presenza del resistore di pull-up che i gate utilizzati sono open collector. In questo testo scriveremo sempre le lettere "OC" vicino al simbolo logico, cioè,

CIRCUITI IN "WIRED - OR"

In accordo con quanto detto finora sui circuiti open collector, possiamo concludere, per il seguente circuito,

che l'"uscita Q sarà allo "0 logico" sia se il gate G1 *o* il gate G2 *o* l'inverter G3 *o* il gate G4 hanno l'uscita allo "0 logico". In elettronica si è chiamato questo circuito un circuito in "wired-OR" ma noi pensiamo che l'uso del termine "wired-OR" possa trarre in inganno. In quanto il circuito non opera come un semplice gate OR a più ingressi. E' importante stare molto attenti quando si incontra il termine "wired-OR" in un testo.

ALCUNI TIPICI CIRCUITI INTEGRATI OPEN COLLECTOR

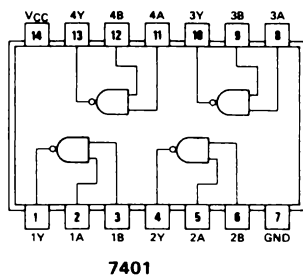
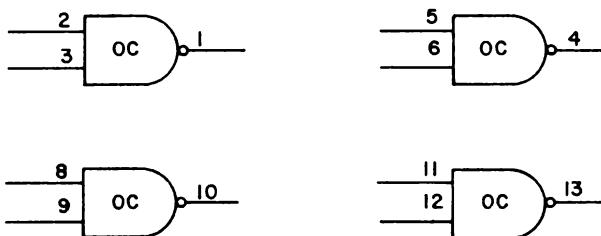
In questo capitolo, realizzerete degli esperimenti utilizzando sei gate open collector molto conosciuti ed usati,

- Il 7401 contenente 4 gate NAND positivi a 2 ingressi con uscita open collector
- Il 7403 contenente 4 gate NAND positivi a 2 ingressi con uscita open collector
- Il 7405 hex inverter con uscita open collector
- Il 7409 contenente 4 gate AND positivi a 2 ingressi con uscita open collector
- Il 7415 contenente 3 gate AND positivi a 3 ingressi con uscite open collector
- Il 7422 contenente 2 gate NAND positivi a 4 ingressi con uscita open collector

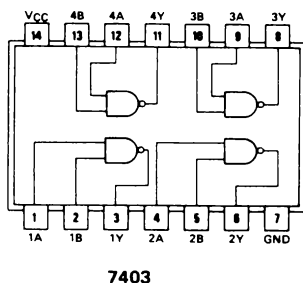
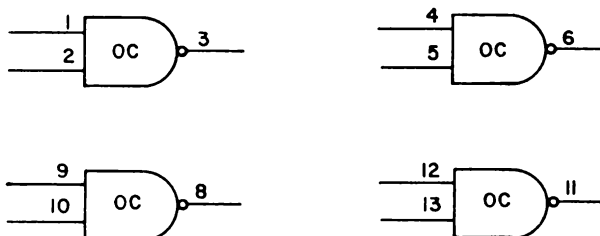
Parleremo in breve di loro qui di seguito.

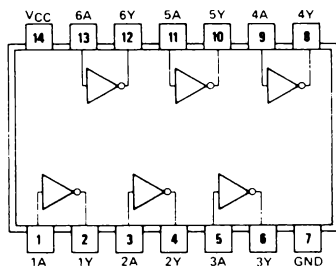
7401 - Porta quadrupla NAND a due ingressi con uscita open collector

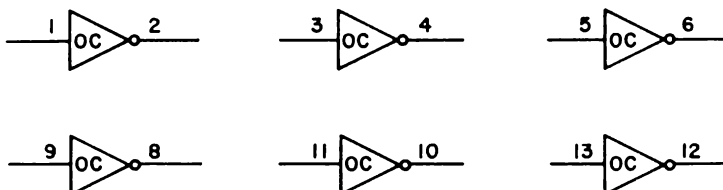
La disposizione dei pin del gate quadruplo NAND a due ingressi con uscita open collector 7401 è

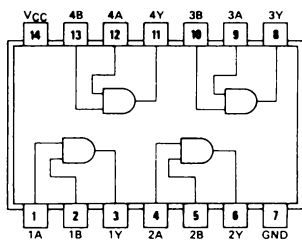
7401

Sono cioè presenti quattro porte NAND a due ingressi con uscite open collector, che possono essere rappresentate schematicamente da

7403 - Porta quadrupla NAND a due ingressi con uscita open collector

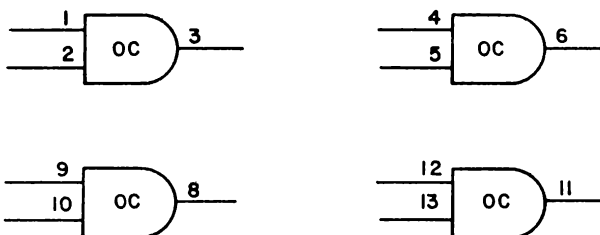
Il gate 7403 contenente 4 NAND a due ingressi con uscita open collector è funzionalmente identico al 7401, ma possiede una differente disposizione dei pin,

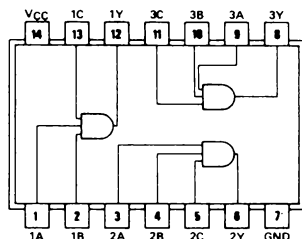
7403

Anche in questo sono presenti quattro porte NAND a due ingressi con uscite open collector

7405 - Inverter con uscita open collector

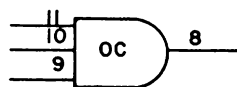
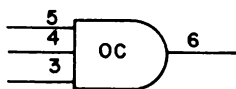
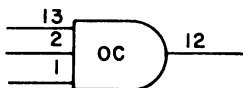
Il chip 7405, inverter con uscita open collector possiede la seguente disposizione dei pin,

7405

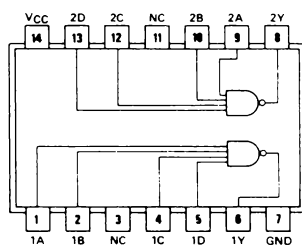
possiede cioè sei distinti inverter con uscita open collector,

7409 - Porta quadrupla AND a due ingressi con uscita open collector

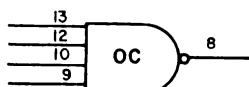
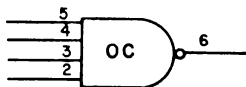
La configurazione dei pin dell'integrato 7409, porta quadrupla AND a due ingressi, è uguale a quella dell'integrato 7403,

7409

e contiene quattro NAND a due ingressi con uscita open collector,

7415 - Porta tripla AND a tre ingressi con uscita open collector

La porta tripla AND a tre ingressi con uscita open collector 7415, poco usata, ha la seguente configurazione dei pin,

74H15

e contiene tre gate AND a tre ingressi con uscita open collector,

7422 - Due porte NAND a quattro ingressi con uscita open collector

L'ultimo chip è la doppia porta NAND a quattro ingressi con uscita open collector 7422,

7422

essa possiede solamente due porte NAND con uscita open collector,

LOGICA POSITIVA E LOGICA NEGATIVA

Quando abbiamo descritto un gate, abbiamo sempre inteso la sua funzione logica secondo la logica cosidetta "positiva". L'uso stesso della parola "logica positiva" implica l'esistenza di vari tipi di gate a seconda della logica con cui operano. Questo ragionamento è veramente corretto; esistono infatti quattro gate (porte logiche) "negative" che sono strettamente correlati con i quattro gate "positivi" dei quali abbiamo già parlato: AND, NAND, OR e NOR.

Un punto importante da ricordare è che *i dispositivi - i circuiti integrati - restano sempre gli stessi; quello che cambia è la nostra convenzione per quanto riguarda massa e + 5 V rispetto agli stati logici di ingresso ed uscita.*

La tabella della verità di un AND positivo a due ingressi può essere scritta in termini di massa e + 5 V, le condizioni che si osservano attualmente nei circuiti integrati, sono

A	B	Q
Massa	Massa	Massa
Massa	+ 5V	Massa
+ 5V	Massa	Massa
+ 5V	+ 5V	+ 5V

Quando si ha una logica positiva, ciò implica ce la tensione più positiva è lo stato "1". Quindi, per la logica positiva, Massa = 0 e + 5V = 1. La suddetta tabella della verità è quindi,

A	B	Q
0	0	0
0	1	0
1	0	0
1	1	1

Consideriamo ora la logica negativa, secondo la quale la tensione più positiva è lo stato logico "0". Per la logica negativa, Massa = 1 e + 5V = 0, quindi la tabella della verità del circuito integrato AND a due ingressi diviene,

A	B	Q*
1	1	1
1	0	1
0	1	1
0	0	0

Essa è la tabella della verità di una porta OR a due ingressi. Quindi, possiamo concludere che *la tabella della verità di un AND negativo a due ingressi è identica alla tabella della verità di un OR positivo a due ingressi.*
La tabella della verità di un NAND positivo a due ingressi, in termini di Massa e di + 5V, che sono i livelli di tensione osservabili come ingressi od uscite in un chip 7440, è

A	B	Q
Massa	Massa	+ 5V
Massa	+ 5V	+ 5V
+ 5V	Massa	+ 5V
+ 5V	+ 5V	Massa

Per un gate NAND in logica negativa a due ingressi, questa tabela della verità diventa

A	B	Q*
1	1	0
1	0	0
0	1	0
0	0	1

che è identica alla tabella della verità di un NOR positivo a due ingressi.
Conseguentemente *la tabella della verità di un NAND negativo a due ingressi è identica alla tabella della verità di un NOR positivo a due ingressi.*
Ora, abbiamo la tabella della verità, in termini di Massa e + 5V, per l'OR positivo a due ingressi 7432,

A	B	Q
Massa	Massa	Massa
Massa	+ 5V	+ 5V
+ 5V	Massa	+ 5V
+ 5V	+ 5V	+ 5V

che diventa, con la logica negativa,

A	B	Q*
1	1	1
1	0	0
0	1	0
0	0	0

la quale è la tabella della verità di un AND positivo a due ingressi. Quindi, *la tabella della verità di un OR negativo a due ingressi è identica alla tabella della verità di un AND positivo a due ingressi.*

Finalmente, la tabella della verità di un NOR positivo a due ingressi 7402, è

A	B	Q
Massa	Massa	+ 5V
Massa	+ 5V	Massa
+ 5V	Massa	Massa
+ 5V	+ 5V	Massa

che diventa, per la logica negativa,

A	B	Q*
1	1	0
1	0	1
0	1	1
0	0	1

Conseguentemente, *la tabella della verità di un NOR negativo a due ingressi è identica alla tabella della verità di un NAND positivo a due ingressi.*

Le conclusioni che abbiamo raggiunto possono essere riassunte come segue,

Logica Positiva	*Logica Negativa*
AND	OR
NAND	NOR
OR	AND
NOR	NAND

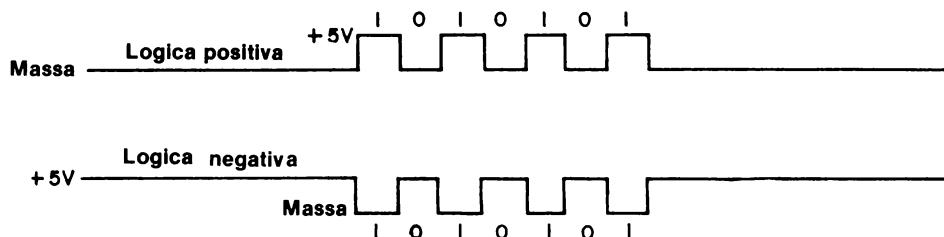
La domanda che ora nasce è, quando usare la logica negativa? In generale, si usa la logica negativa ogni volta che essa semplifica significativamente la circuiteria necessaria a realizzare una certa funzione. Sia ben chiaro che i componenti non cambiano; un NAND in logica positiva è lo stesso, identico, componente che un NOR in logica negativa.

Uno dei modi più interessanti di vedere la logica positiva e la logica negativa è il seguente:

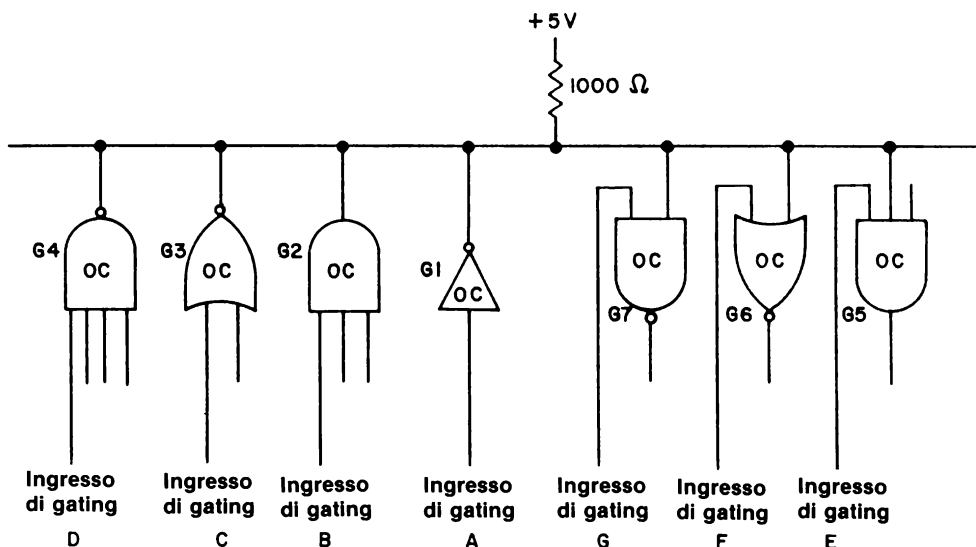
- In logica positiva, "dati" = 1 e "niente dati" = 0.
- In logica negativa, "dati" = 0 e "niente dati" = 1.

Dove il termine, "niente dati" indica che la linea lungo la quale trasferiamo le informazioni digitali è allo stato logico indicato quando non si sta inviando alcuna informazione. Un altro modo per dire ciò è,

- In logica positiva, "dati" = + 5V e"niente dati" = Massa.
- In logica negativa, "dati" = Massa e "niente dati" = + 5V.

Tutto ciò è rappresentato molto bene nel seguente diagramma dei tempi, che rappresenta la trasmissione della parola digitale 1010101 sia in logica positiva che in logica negativa. In logica positiva, la linea è al potenziale di Massa quando non si trasmettono dati, mentre in logica negativa la linea è a + 5V quando non si stanno trasmettendo dati.

BUS POSITIVO E BUS NEGATIVO

Parlando di logica positiva e di logica negativa, dovremo anche distinguere tra un *bus positivo* ed un *bus negativo.* In un bus positivo si ha che "dati" = + 5V, mentre in bus negativo, "dati" = Massa. La logica Tri-State utilizza sistemi con bus positivi, mentre la logica open collector utilizza bus negaitivi. Parleremo ora del bus utilizzante logica negativa di un sistema con open collector un poco più in dettaglio, in quanto non è semplice capire perchè questi sistemi operino come bus negativi.

Nello schema elettrico seguente, abbiamo un bus negativo nel quale quattro dispositivi logici con uscita open collector sono collegati al bus.
In condizioni di riposo, la linea del bus è a + 5V. Se l'uscita della porta logica G1 *o* G2 *o* G3 *o* dell'inverter G4 si porta allo stato logico 0, la linea del bus si porta al potenziale di massa e si ha una commutazione dello stato logico ai dispositivi di uscita G5, G6 e G7, previa abilitazione degli altri ingressi.

Le caratteristiche di un sistema con bus negativo, come esemplificato da sistemi ad open collector le cui uscite siano tra loro connesse, possono essere riassunte come segue:

- Lo stato di riposo delle linee di un bus, lo stato durante il quale si dissipa la minor energia, corrisponde a + 5V.
- Quando non si stanno trasmettendo informazioni lungo il bus, esso ha le sue linee a + 5V.
- Quando si stanno inviando informazioni lungo un bus, esso ha ciascuna sua linea che varia tra + 5 V e Massa, dove un impulso a massa corrisponde ad un "1 logico" ed un impulso a + 5V corrisponde ad uno "0 logico".
- Quando un bus negativo viene abilitato, esso va a Massa.

INTRODUZIONE AGLI ESPERIMENTI

In questo capitolo, costruirete alcuni semplici circuiti che utilizzano gate o buffer con uscita three - state ad open collector. La maggior parte degli esperimenti saranno sui dispositivi open collector, in quanto essi sono poco costosi e facilmente reperibili nella serie di circuiti integrati 7400. In alcuni esperimenti, vi sarà richiesto l'uso di un tester-voltmetro/ohmmetro (VOM) per determinare o la resistenza o la tensione di uscita di un dispositivo open collector. Qui di seguito, daremo alcuni consigli circa l'uso di un VOM.

Uso di un Tester

Un tipico "tester" consiste di un gruppo di resistori connessi in modo tale che si possono misurare, mediante uno strumento, a bobina mobile o digitale, le quantità elettriche quali Volt DC, Volt AC, milliampere DC, ohm. Una batteria interna al Tester è naturalmente necessaria per tutte le misure di resistenza; la scala degli ohm viene calibrata mediante un potenziometro per compensare il lento decadimento della tensione della batteria interna. Per utilizzare un Tester si deve:

- Selezionare il fondo scala desiderato, manovrando l'apposito commutatore.
- Individuare la scala corretta sull'indicatore dello strumento.
- Collegare i puntali (+) e (—) del Tester ai punti del circuito che interessano.
- Leggere il valore misurato sullo strumento.
- Se si misurano delle resistenze, moltiplicare il valore letto per il fattore indicato dal commutatore di scala.

Vi consigliamo di provare a misurare la tensione DC della batteria o dell'alimentatore che usate con la vostra piastra.
La tensione deve avere un valore vicino a + 5V, ma può essere un poco superiore od inferiore.

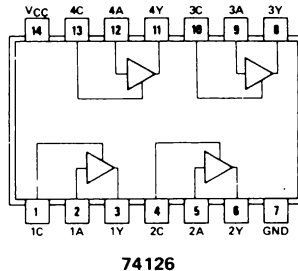
Vogliamo darvi qualche ulteriore consiglio per quanto riguarda la scelta e l'uso di un Tester:

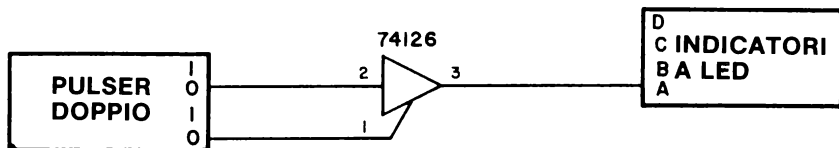
- Quando riponete un Tester, ponete il selettore di scala su 500 Volt DC o 500 Volt AC. Esiste una piccola probabilità che qualcuno colleghi i terminali dello strumento a + 500 Volt, ma se per caso capitasse qualche incidente del genere, il vostro strumento non subirà danni.
- Non riponete un Tester con il commutatore di scala posto su un valore qualsiasi di resistenza. Se farete ciò, vi sono molte probabilità di scaricare la batteria interna dello strumento.
- Il migliore Tester è quello che possiede la più alta "sensibilità", una quantità misurata in unità di "ohm per Volt". Un Tester poco costoso ha una sensibilità di 10.000 Ω/V. Un Tester mediamente costoso ha una sensibilità di 100.000 Ω/V. Negli esperimenti di questo capitolo, abbiamo utilizzato un Tester con una sensibilità di 20.000 Ω/V.

ESPERIMENTO N. 1

Scopo

Questo esperimento prova il funzionamento di un buffer con output three-state 74126.

Configurazione dei pin del circuito integrato

74126

Schema del circuito

Passo 1

Collegare il circuito come mostrato sopra. Il chip 74126 contiene quattro buffer indipendenti; voi ne userete uno solo.

Passo 2

Col pulsante del generatore di impulsi N° 1 rilasciato, premete e rilasciate ripetutamente il pulsante del generatore N° 2. Cosa vedete? Scrivetelo nello spazio seguente.

Avete visto che non avviene nulla. L'indicatore a LED non si illuminerà.

Passo 3

Premete il pulsante del generatore di impulsi N° 1, abilitando di conseguenza il buffer premere e rilasciate ripetutamente il pulsante N° 2. Cosa avviene?

In questo caso, osserverete che l'indicatore a LED si accenderà e si spegnerà, indicando l'avvenuta transizione dallo "0 logico" all'"1 logico". Potrete notare che un "1 logico" applicato al pin 1 del 74126 abilita il primo buffer, e che uno "0 logico" applicato a questo pin disabilita il buffer.

E' tutto ciò che si può fare in questo esperimento.

Domande

1. E' corretto collegare le uscite di tutti e quattro i buffer del chip 74126 tra loro? Perchè si o no?

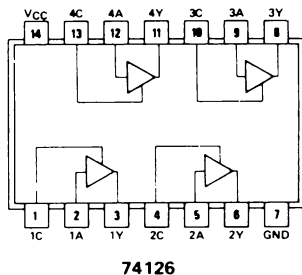
2. E' corretto collegare insieme gli ingressi di abilitazione/disabilitazione (enable/disable) di tutti e quattro i buffer del chip 74126? Perchè si o no?

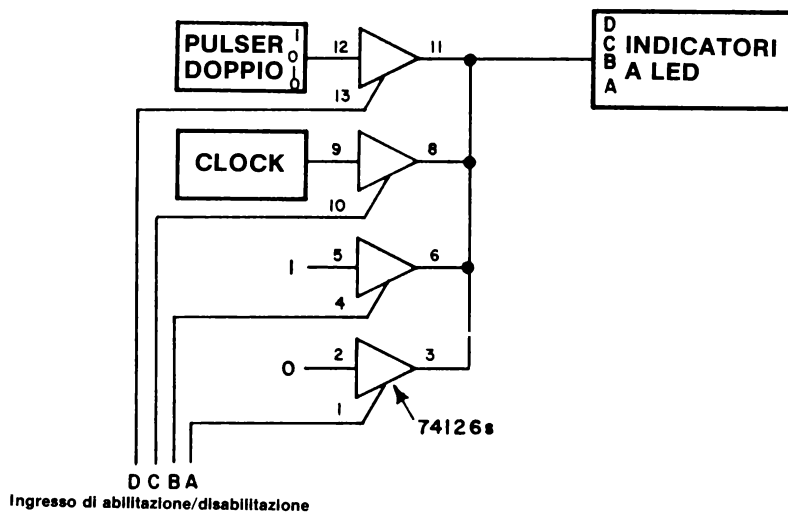
3. E' corretto collegare le uscite di tutti e quattro i buffer tra loro ed inoltre, comandare insieme i loro ingressi di enable/disable? Perchè si o no?

ESPERIMENTO N. 2

Scopo

Questo esperimento realizza un multiplexer da 4 ad 1 linea collegando assieme le uscite di un buffer three-state 74126.

Configurazione dei pin del circuito integrato

74126

Schema del circuito

NOTA: E' molto facile bruciare il chip 74126. Solamente uno per volta dei quattro ingressi di enable/disable può essere allo stato logico 1. State molto attenti a ciò!

Passo 1

Poichè i buffer hanno le uscite di tipo three-state, è possibile collegare insieme i pin 3, 6, 8 e 11 del chip 74126. Con l'eccezione dei componenti con uscita open collector, questo è l'unico caso in cui si possano collegare assieme più uscite di un circuito integrato. Nello schema elettrico, potrete notare come sareste in grado di selezionare i generatore di impulsi, il clock, lo "0 logico" o l'"1 logico" come comando dell'indicatore a LED. Poichè gli ingressi sono veramente molto differenti l'uno dall'altro, vi sarà facile controllare se il circuito sta operando correttamente.

Passo 2

Senza fornire tensione, collegate il circuito come mostrato. *Ponete DCBA* = 0000; *ciò è molto importante. Tutti gli ingressi di enable/disable devono essere inizialmente allo "0 logico" come precauzione. Non collegate mai contemporaneamente due o più di questi ingressi allo stato logico "1".*

Passo 3

Con CBA = 000, ponete D = 1 e fornite tensione al breadboard. Cosa vedete sull'indicatore a LED?

Vedrete che l'indicatore a LED si accenderà o si spegnerà se e solo se voi premete e rilasciate il pulsante del generatore di impulsi (pulser). Altrimenti, l'indicatore resterà spento.

Passo 4

Con DBA = 000, ponete C = 1. Cosa vedete ora sull'indicatore a LED

Passo 5

Con DCA = 000, ponete B = 1. Vedrete l'indicatore a LED accendersi.

Passo 6

Finalmente, con DCB = 000, ponete A = 1. L'indicatore a LED è acceso o spento?

Domande

1. Avete idea di quanti buffer 74126 potete collegare con le uscite assieme? Dieci? Tredici? Quanti?

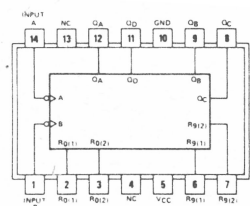
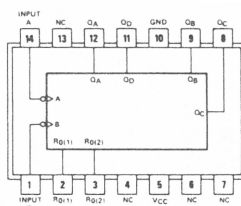
2. Volete selezionare le quattro uscite di un contatore a tre decadi su di un singolo display a LED a sette segmenti. Quanti buffer 74126 saranno necessari? Quanti circuiti integrati 74126?

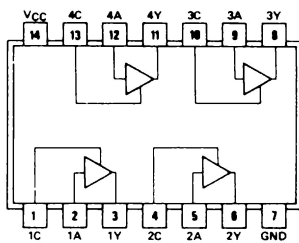
3. Potete disegnare un circuito in cui, sia un contatore decimale 7490 ed un contatore binario 7493 sono commutati su di un singolo display a LED a sette segmenti? Fatelo.

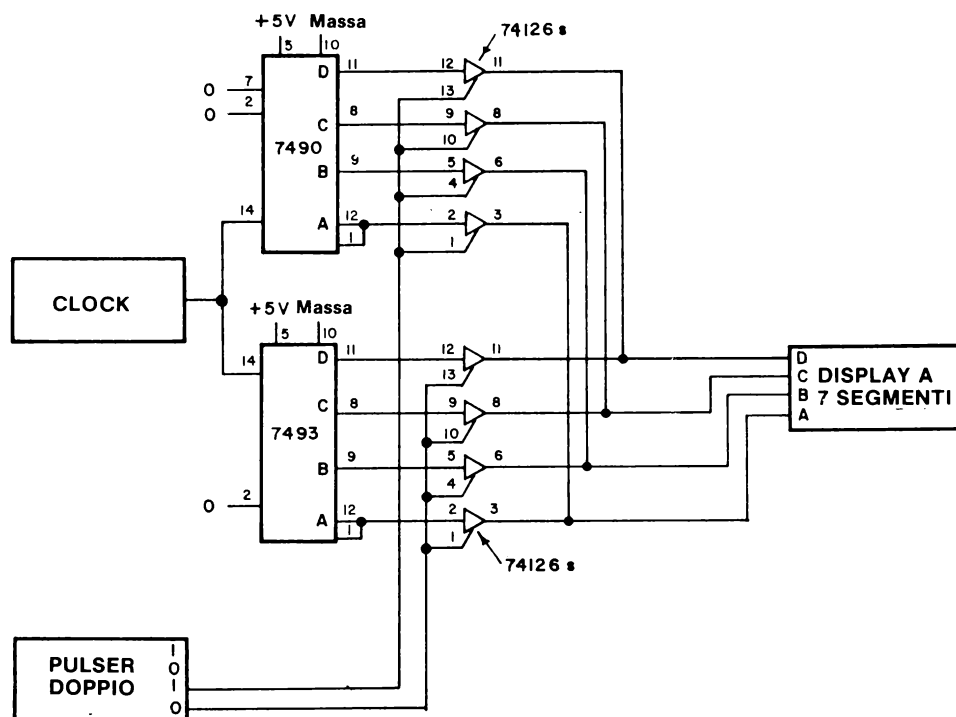
ESPERIMENTO N. 3

Scopo

Questo esperimento commuta un contatore decimale 7490 ed un contatore binario 7493 in un singolo display a LED a sette segmenti, utilizzando due circuiti integrati 74126.

Configurazioni del pin dei circuiti integrati

7490

7493

74126

Schema del circuito

Passo 1

Studiate attentamente il circuito e notate come sono necessari due circuiti integrati 74126 Gli ingressi di enable/disable di ciascun integrato sono collegati all'uscita "0" od "1" di un solo generatore di impulsi. Ciò garantisce che un solo set di buffer è abilitato, mentre l'altro è disabilitato.

Passo 2

Collegate il circuito. Fornite tensione al breadboard ed osservate il conteggio sul display a LED a sette segmenti. Quale contatore, il 7490 od il 7493 è in funzione?

Nel nostro caso, è risultato essere il contatore 7490. La ragione di ciò è che il generatore di impulsi, quando è rilasciato, disabilita il contaore 7493 con l'uscita "0" ed abilita invece il contatore 7490 con l'uscita "1"

Passo 3

Premete il pulsante del generatore di impulsi e tenetelo premuto. Vedete ora il conteggio da 0 a 15 sul display a LED? Dovete vederlo! Qui sotto spiegate perchè potete vedere l'uscita del contatore 7493 quando il pulsante del generatore è premuto.

Domande

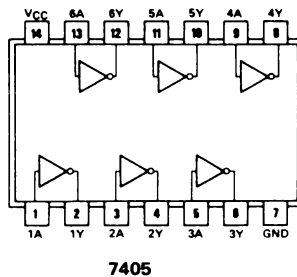
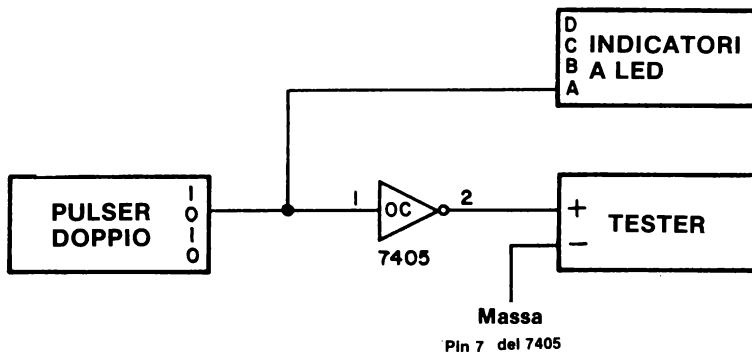
1. Nello spazio seguente, disegnate un circuito che utilizzi tre circuiti integrati 74126 per commutare le uscite di tre contatori decimali 7490 su di un solo display a LED a sette segmenti.

ESPERIMENTO N. 4

Scopo

Questo esperimento studia il funzionamento di un inverter 7405 utilizzando un tester posto su di una scala per la misura di alti valori di resistenza.

Configurazione dei pin del circuito integrato

7405

Schema del circuito

Passo 1

Collegate il circuito come indicato nella precedente figura. Ponete il tester sulla scala più alta di misura di resistenza. Nel nostro caso, abbiamo solo due scale di resistenza, X10 e X1000. Abbiamo usato la scala X1000: ciò significa che abbiamo dovuto moltiplicare il valore letto sul tester per 1000 per ottenere il valore reale della resistenza misurata.

Passo 2

E' importante notare che la resistenza di un dispositivo a semiconduttore cambia a seconda della corrente che lo attraversa. L'uscita di un dispositivo open collector non fa eccezione a questa regola. Tuttavia l'unico aspetto importante della misura che stiamo

realizzando con il tester è *quello di distinguere quando la resistenza ha un alto valore, come 10.000 o 30.000 Ω, oppure un basso valore, circa 0 Ω*. Non ci interessa, cioè, il valore preciso della resistenza di uscita del dispositivo.

Passo 3

Applicate l'alimentazione alla piastra (breadboard), quindi premete e rilasciate ripetutamente il pulsante del generatore di impulsi. Vedrete l'indice del tester variare tra un valore "alto" ed un valore "basso". Con l'indice del tester sul valore più "basso", usate il potenziometro di regolazione dello 0 per portare l'indice esattamente a 0 Ω.

Passo 4

Premete e rilasciate ripetutamente il pulsante del generatore di impulsi. Qual'è lo stato logico dell'uscita del generatore, quando il tester indica un valore "alto"?

Qual'è lo stato logico dell'uscita del generatore quando il tester indica un valore "basso"?

Passo 5

Collegate ora l'indicatore a LED mostrato nello schema elettrico all'uscita dell'inverter 7405 (pin 2). Premete e rilasciate ripetutamente il pulsante del generatore di impulsi. L'indicatore a LED si illumina quando si ha uno "0 logico" od un "1 logico" in ingresso all'inverter? Rispondete si o no.

Se avete eseguito correttamente l'esperimento, dovrete concludere che questo invertitore è veramente differente dall'inverter 7404 studiato precedentemente. Collegato come mostrato nello schema elettrico, esso non è in grado di accendere un indicatore a LED.

Domande

1. Per quale ragione voi pensate che l'invertitore 7405 non sia in grado di accendere un indicatore a LED nè con uno "0 logico", nè con un "1 logico" in ingresso?

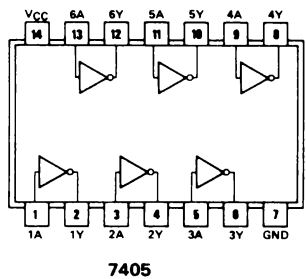
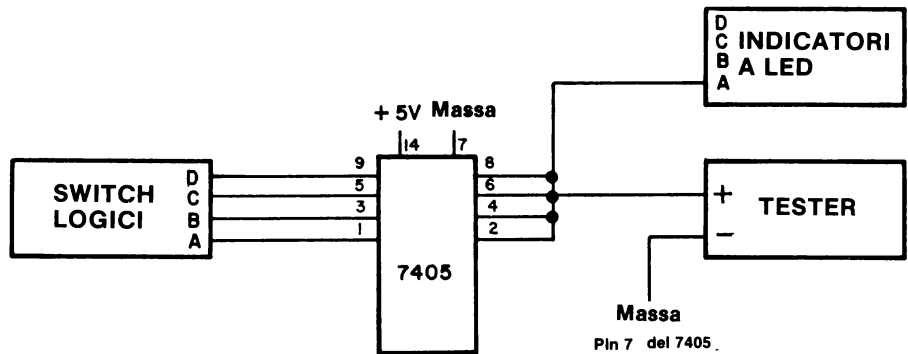
2. Cosa intendete con il termine uscita open collector?

ESPERIMENTO N. 5

Scopo

Questo esperimento mostra il funzionamento di quattro inverter 7405 le cui uscite open collector sono collegate assieme e connesse ad un dispositivo di uscita quale un tester od un indicatore a LED.

Configurazione dei pin del circuito integrato

7405

Schema del circuito

Passo 1

Studiate lo schema elettrico precedente e, nello spazio seguente, disegnatelo nuovamente usando i simboli tradizionali per un inverter open collector. Vi saranno necessari quattro simboli di inverter.

Passo 2

Collegate il circuito. Notate che i pin 2, 4, 6 ed 8 sono connessi tra loro. Ponete inizialmente i quattro switch logici DCBA a 0000. Applicate tensione al breadboard e determinate se la resistenza indicata dal tester è "alta" o "bassa". Scrivete qui sotto la vostra risposta.

L'indicatore luminoso è acceso o spento?

Passo 3

Ponete ora i quattro switch logici DCBA a 1111. Il tester indica un valore "alto" o "basso" e l'indicatore a LED è acceso o spento?

Passo 4

Variate lo stato dei quattro switch logici. Quanti stati differenti dei quattro switch logici generano sul tester una indicazione di un "alto" valore di resistenza?

Quanti stati differenti dei quattro switch logici generano sul tester una indicazione di un "basso" valore di resistenza?

Passo 5

Completatate la seguente tabella della verità.

D	C	B	A	*Resistenza letta ("bassa" od "alta")*
0	0	0	0	
0	0	0	1	
0	0	1	0	
0	0	1	1	
0	1	0	0	
0	1	0	1	
0	1	1	0	
0	1	1	1	
1	0	0	0	
1	0	0	1	
1	0	1	0	
1	0	1	1	
1	1	0	0	
1	1	0	1	
1	1	1	0	
1	1	1	1	

Passo 6

Se consideriamo un "alto" valore di resistenza = 1 e un "basso" valore di resistenza = 0 quale tipo di porta logica a quattro ingressi abbiamo costruito usando i quattro inverter 7405? Scrivete il nome ed il simbolo del gate nello spazio seguente.

Domande

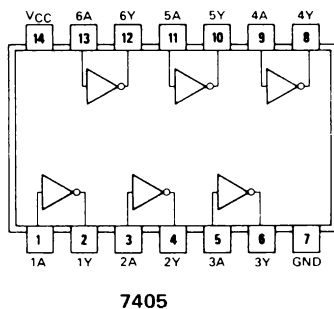
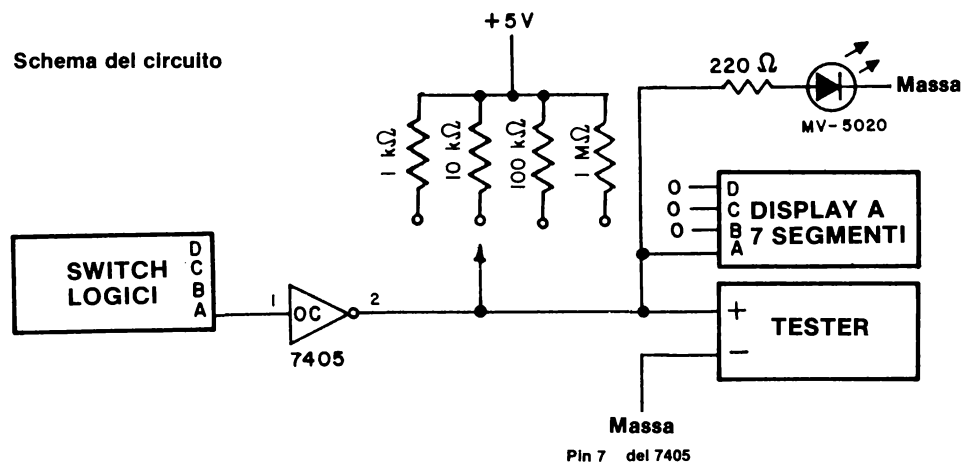
1. Spiegate perchè avete ottenuto la precedente tabella della verità. Perchè quattro inverter 7405 con le uscite connesse tra loro si comportano in tal modo?

ESPERIMENTO N. 6

Scopo

Questo esperimento consiste nello studiare l'uscita di un singolo inverter 7405, utilizzando un tester, un indicatore a LED, un display a LED a sette segmenti, mentre si varia il valore del resistore di pull-up collegato a + 5 V.

Configurazione dei pin del circuito integrato

7405

Passo 1

Studiate lo schema elettrico. Dovrete variare il valore del resistore di pull-up durante

l'esperimento.

Passo 2

Ponete il tester sulla scala 5V DC. Misurate la tensione positiva che avete applicato alla piastra. Dovrete misurare un valore di tensione di circa + 5,25 V ± 0,05 V.

Passo 3

Collegate il circuito come indicato. Applicate tensione al breadboard. Seguendo la seguente tabella, variate il valore del resistore di pull-up e scrivete lo stato del LED MV-5020, se il display a LED a sette segmenti indica 1 o 0 ed il valore della tensione misurata. Scrivete tutto ciò negli spazi appositi della tabella. Ponete lo switch logico 1 nello stato logico "0".

Resistenza di pull-up (Ω)	*Tensione misurata (V)*	*Display a sette segmenti 0 o 1*	*LED MV-5020 acceso, spento o poco acceso*
1.000			
10.000			
100.000			
1.000.000			
10.000.000			
nessuna			

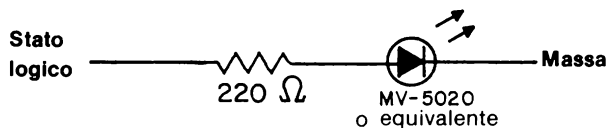
Passo 4

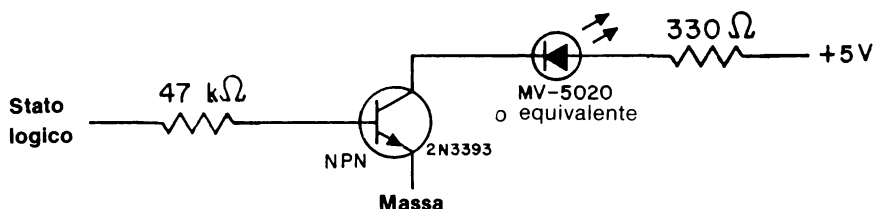
Noi abbiamo eseguito lo stesso esperimento ed abbiamo ottenuto i seguenti risultati:

Resistenza di pull-up (Ω)	*Tensione misurata (V)*	*Display a sette segmenti, 0 od 1*	*LED MV-5020, acceso, spento, o poco acceso*
1.000	+ 2,2	1	poco acceso
10.000	+ 1,5	1	poco acceso
100.000	+ 1,3	1	spento
1.000.000	+ 1,3	1	spento
10.000.000	+ 1,3	1	spento
nessuna	+ 1,3	1	spento

Si può notare come il valore di tensione letto sul tester al massimo sia di 2,2 V, che è considerevolmente inferiore a + 5 V che ci saremmo aspettati per lo stato logico "1". La risposta al problema è che

- Si ha un "1 logico" ogni qualvolta la tensione di uscita di un inverer o di un gate è superiore a + 2 V.
- Si ha uno "0 logico" ogni qualvolta la tensione di uscita di un inverter o di un gate è compresa tra 0 e + 0,8 V.

- Il campo di tensione compreso tra + 0,8 V e + 2,0 volt è una zona indeterminata che in generale deve essere evitata. Normalmente, una tensione di + 1,3 V corrisponde ad un "1 logico", ma non sempre.
- *Il problema della bassa tensione misurata è spiegabile, se si considera che il nostro indicatore a LED, consiste semplicemente in un diodo emettitore di luce (LED) ed un resistore di 220 Ω.*

Questo indicatore a LED è veramente sconsigliabile perchè "carica" eccessivamente l'uscita dell'integrato 7405 e porta la tensione di uscita a non più di + 2,2 V con un resistore di pull-up di 1000Ω.

Questa è la dimostrazione sperimentale della necessità di un transistore di "driver" per accendere un LED. Nei passi seguenti dovremo ripetere il precedente esperimento usando, solo questa volta, il seguente circuito per l'indicatore a LED

Passo 5

In questa fase abbiamo ripetuto la tabella nella quale si può valutare l'uscita dell'integrato 7405 come funzione del valore del resistore di pull-up. Lo scopo è quello di mostrare come il risultato cambi quando l'indicatore a LED non "assorbe più" (o generi) corrente riducendo di conseguenza la tensione in uscita a valori inaccettabili. Abbiamo ottenuto i seguenti risultati:

Resistenza di pull-up (Ω)	*Tensione misurata (V)*	*Display a sette segmenti, 0 od 1*	*LED MV-5020 acceso, spento, o poco acceso*
1.000	+ 5,1	1	acceso
10.000	+ 4,2	1	acceso
100.000	+ 1,5	1	acceso
1.000.000	+ 1,3	1	acceso
10.000.000	+ 1,3	1	acceso
nessuna	+ 1,3	1	acceso
2200	+ 5,0	1	acceso
4700	+ 4,7	1	acceso
6800	+ 4,5	1	acceso

Questa tabella di tensione è veramente accettabile. E' chiaro inoltre che 2200 Ω è un valore accettabile per il resistore di pull-up per un singolo inverter 7405 con uscita open collector. Resistori di valore superiore a circa 20000 ohm sono completamente utilizzabili come resistori di pull-up; 470 e 1000 Ω sono dei valori standard.

Concludiamo inoltre che un indicatore realizzato con un LED e un resistore di limitazione della corrente è inaccettabile; esso "carica" l'uscita di un gate o di un inverter e riduce la tensione di uscita in modo tale da portarla in una zona indeterminata tra le tensioni che corrispondono chiaramente allo "0 logico" o all' "1 logico".

Domande

1. Cosa significa "caricare" l'uscita di un circuito integrato?

2. Cosa intendiamo con i termini "current drain" o "current sink"?

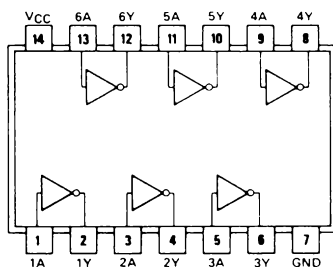
3. Potete calcolare, basandovi sui risultati del Capitolo N° 6 quanta corrente assorbe l'uscita di un inverter 7405 con l'uscita open collector? Considerate un resistore di pull-up di 1000 Ω. Questa è una domanda difficile.

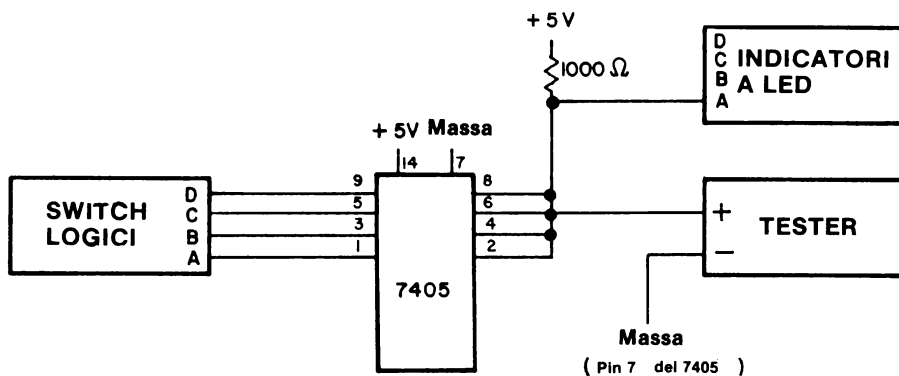
4. Quanta corrente è necessaria per comandare un ingresso TTL (tale corrente è chiamata "fan in")? Voi difficilmente potrete rispondere automaticamente a questa domanda.

ESPERIMENTO N. 7

Scopo

Questo esperimento prova il funzionamento di quattro inverter 7405 le cui uscite open collector sono connesse tramite un resistore di pull-up di 1000 Ω à + 5 V.

Configurazione dei pin del circuito integrato

7405

Schema del circuito

Passo 1

In questo esperimento, userete sia un indicatore a LED comandato da un transistore, sia un tester per seguire la tensione di uscita del circuito integrato 7405.

Passo 2

Collegate il circuito come indicato. Ponete il tester sulla scala di + 5 V. Applicate tensione al breadboard e ponete i quattro switch logici a DCBA = 0000. L'indicatore a LED è acceso o spento?

Passo 3

Che valore di tensione leggete sul tester? Vedrete una tensione di 4,8 V e l'indicatore a LED sarà acceso. Concluderemo quindi che l'uscita dei nostri quattro inverter è all'"1 logico".

Passo 4

Con DCB = 000, ponete A = 1. Cosa appare sull'indicatore a LED e sul tester?

Nel nostro caso, l'indicatore a LED ed il tester + 0,1 V. Abbiamo quindi concluso che l'uscita è allo "0 logico".

Passo 5

Completate la seguente tabella della verità. Uno "0 logico" corrisponde all'indicatore a LED spento, mentre un "1 logico" corrisponde all'indicatore a LED acceso.

D	C	B	A	Q
0	0	0	0	1
0	0	0	1	0
0	0	1	0	
0	0	1	1	
0	1	0	0	
0	1	0	1	
0	1	1	0	
0	1	1	1	
1	0	0	0	
1	0	0	1	
1	0	1	0	
1	0	1	1	
1	1	0	0	
1	1	0	1	
1	1	1	0	
1	1	1	1	

A quale tipo di porta logica a quattro ingressi corrisponde questa tabella della verità? Disegnate il suo simbolo nel seguente spazio.

Domande

1. Completetate la seguente tabella della verità per un NAND a quattro ingressi in logica negativa.

D	C	B	A	Q
0	0	0	0	
0	0	0	1	
0	0	1	0	
0	0	1	1	
0	1	0	0	
0	1	0	1	
0	1	1	0	
0	1	1	1	
1	0	0	0	
1	0	0	1	
1	0	1	0	
1	0	1	1	
1	1	0	0	
1	1	0	1	
1	1	1	0	
1	1	1	1	

2. Un gate NOR positivo a quattro ingressi ed un NAND negativo a quattro ingressi sono identici? Rispondete si o no.

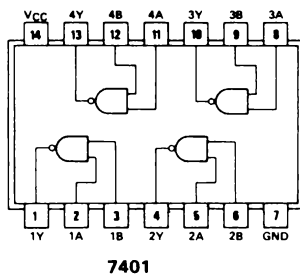
3. Quattro inverter 7405 con uscita open collector hanno le loro uscite collegate insieme e connesse a + 5 V tramite un resistore di pull-up di 1000 Ω. Questo gruppo di inverter a che tipo di gate a quattro ingressi corrisponde?

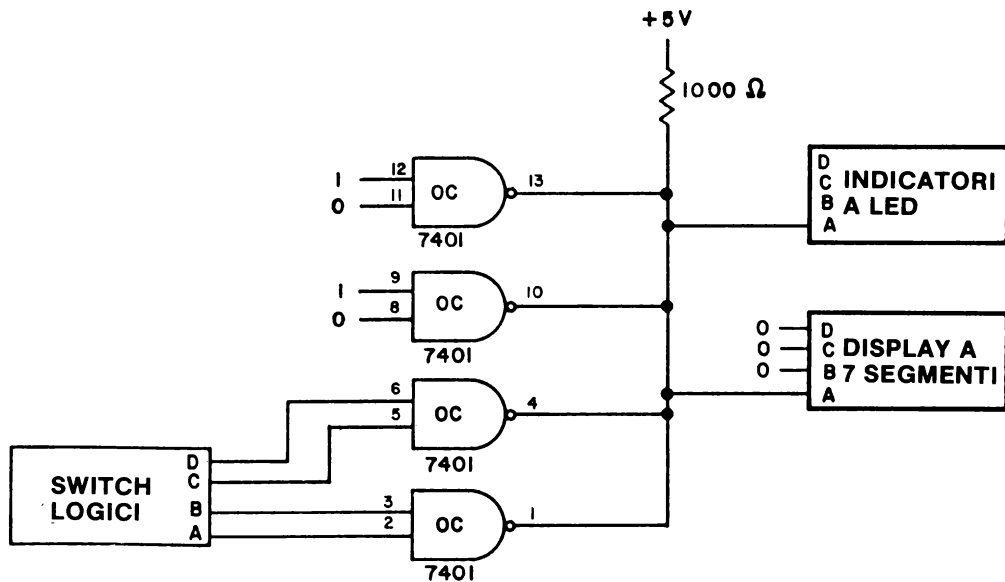
4. Cosa è un resistore di "pull-up"? Quale compito assolve?

ESPERIMENTO N. 8

Scopo

Questo esperimento prova un circuito "Wired-OR" utilizzando quattro gate NAND positivi a due ingressi con uscite open collector 7401.

Configurazione del pin del circuito integrato

7401

Schema del circuito

Passo 1

Collegate il circuito come mostrato. Notate che avete soltanto quattro switch logici, ma che i quattro NAND a due ingressi 7401 possiedono in totale otto ingressi. Il circuito è concepito in modo tale che i due NAND superiori hanno entrambi la loro uscita sempre all'"1 logico".

Passo 2

Applicate tensione al breadboard e completate la seguente tabella della verità.

D	C	B	A	Q
0	0	0	0	
0	0	0	1	
0	0	1	0	
0	0	1	1	
0	1	0	0	
0	1	0	1	
0	1	1	0	
0	1	1	1	
1	0	0	0	
1	0	0	1	
1	0	1	0	
1	0	1	1	
1	1	0	0	
1	1	0	1	
1	1	1	0	
1	1	1	1	

Passo 3

Spiegate nello spazio seguente come mai il precedente circuito si comporta come un "Wired-OR". Cos'è "Wired" (realizzato da collegamento) e perchè usiamo il termine "OR"?

Domande

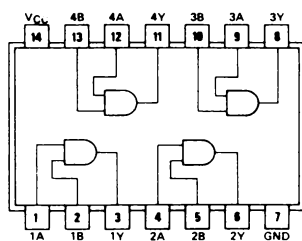
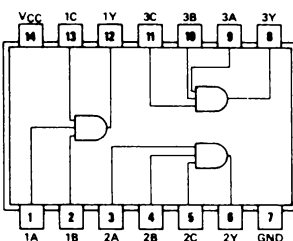
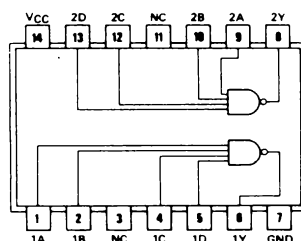
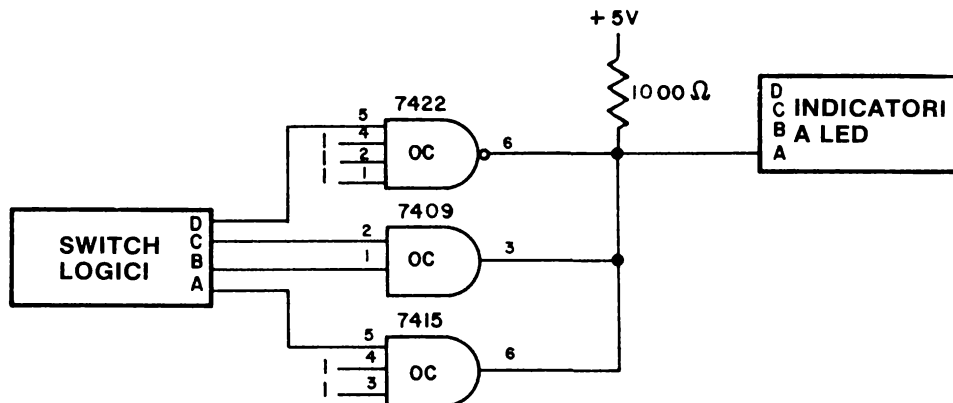
1. La tabella della verità indicata nel Passo 2 era scritta per logica positiva. Convertite la tabella per la logica negativa. Utilizzate lo spazio seguente.

D	C	B	A	Q

2. Modificate lo schema elettrico di questo esperimento in modo da usare le quattro porte NAND positive a due ingressi 7403 (con uscite open collector) invece dell'integrato 7401. Quale numerazione dei pin deve essere ora usata per i quattro gate NAND a due ingressi?

ESPERIMENTO N. 9

Scopo

Questo esperimento consente di provare ulteriormente un circuito "wired-OR' utilizzando tre differenti gate: l'AND positivo a due ingressi 74 09, l'AND positivo a tre ingressi 7415 e il NAND positivo a quattro ingressi 7422. Tutti questi tre gate hanno l'uscita open collector che è collegata a + 5 V tramite un resistore di pull-up di 1000 Ω.

Configurazione dei pin dei circuiti integrati

Schema del circuito

Passo 1

Studiate attentamente il circuito quindi collegatelo come mostrato.

Passo 2

Completate la seguente tabella della verità.

D	C	B	A	Q
0	0	0	0	
0	0	0	1	
0	0	1	0	
0	0	1	1	
0	1	0	0	
0	1	0	1	
0	1	1	0	
0	1	1	1	
1	0	0	0	
1	0	0	1	
1	0	1	0	
1	0	1	1	
1	1	0	0	
1	1	0	1	
1	1	1	0	
1	1	1	1	

Passo 3

Nel seguente spazio, spiegate come il precedente circuito opera come un circuito "wired-OR".

Domande

1. Disegnate uno schema elettrico di un circuito "wired-OR" che utilizza due inverter 7405, un NAND a quattro ingressi 7422, un NAND a due ingressi 7401, un AND a due ingressi 7409 e un AND a tre ingressi 7415. Utilizzate un resistore di pull-up di 1000 Ω. Utilizzate per questo un foglio di carta, oppure lo spazio adiacente alla tabella della verità del passo 2.

TEST

Questi test provano la vostra comprensione dei concetti di elettronica digitale che abbiamo descritto in questo capitolo. Scrivete le risposte su di un foglio.

1. Con vostre parole, definite i seguenti termini:

   Logica positiva
   Logica negativa
   Bus positivo
   Bus negativo
   Circuito wired-OR
   Uscita three-state
   Uscita open collector
   Bus

2. Scrivete la tabella della verità dei seguenti gate:

   AND negativo a due ingressi
   NAND negativo a due ingressi
   OR negativo a due ingressi
   NOR negativo a due ingressi

3. Disegnate il diagramma dei tempi (cioè la forma d'onda del segnale digitale) per la trasmissione delle seguenti informazioni digitali:

- la parola digitale 0111 in logica negativa
- la parola digitale 1001 in logica positiva
- la parola digitale 1000 in logica negativa
- la parola digitale 0000 in logica negativa e positiva
- la parola digitale 0101 in logica negativa
- la parola digitale 11001101010 in logica positiva

Si assuma che il bit meno significativo di ogni parola venga trasmesso per primo. Il bit meno significativo (LSB) è il primo di destra.

La vostra abilità sarà da considerare buona se potrete rispondere esattamente a tutte le precedenti domande in un'ora con il libro chiuso. Voi avete trovato tutti i concetti relativi a questi test in questo capitolo.

COSA AVETE REALIZZATO CON QUESTO CAPITOLO?

Uno sguardo agli obiettivi

Avevamo fissato nell'Introduzione a questo Capitolo che alla sua fine sareste stati in grado di:

- Costruire un multiplexer utilizzando due circuiti integrati 74126 contenenti ciascuno quattro buffer three-state.

  Voi avete commutato le uscite di un contatore decimale 7490 e di un contatore binario 7493 utilizzando due circuiti integrati 74126 nell'Esperimento N° 3.

- Determinare un valore accettabile per un resistore di pull-up collegato all'uscita di un inverter 7405 con uscita open collector.

  Nell'Esperimento N° 6 avete determinato che un resistore di pull-up di 1000 Ω e forse 2200 Ω è accettabile quando l'uscita dell'inverter 7405 è collegata a + 5 V.

- Realizzare un circuito "wired-OR".

  Avete costruito un circuito wired-OR sia nell'Esperimento N° 8, sia nell'Esperimento N° 9.

- Superare un test nel quale vi si è chiesto di definire i seguenti termini:

  Logica positiva
  Logica negativa
  Bus positivo
  Bus negativo
  Circuito wired-OR
  Uscita three-state
  Uscita open collector
  Bus

  Avete risposto a ciò nella domanda n° 1 del test di questo capitolo.

CAPITOLO 8

FLIP-FLOP E MULTIVIBRATORI MONOSTABILI

INTRODUZIONE

Una necessità fondamentale di ogni calcolatore, sia esso grande o piccolo, è la possibilità di memorizzare lo stato logico "0" e lo stato logico "1". Questa memorizzazione di dati può essere temporanea o semipermanente. I sistemi di memoria di massa consistono in centinaia di milioni di singoli elementi di memoria chiamati *flip-flop* o *elementi bistabili* e sono molto diffusi. Alcune memorie sono realizzate con semiconduttori, mentre altre sono realizzate con materiali magnetici depositati su nastri, dischi, "floppy" disc (dischi flessibili), tamburi e simili. Le memorie a semiconduttore vanno diventando sempre più grandi, in termini di capacità di memoria, come anche sempre meno costose; esse giocheranno un ruolo sempre più importante nella memorizzazione di grosse masse di dati. In questo capitolo studierete l'unità base di ogni memoria a semiconduttore, cioé il flip-flop.

OBIETTIVI

Alla fine di questo capitolo sarete in grado di:

- Provare il funzionamento e le caratteristiche dei circuiti integrati 7470, 7473, 7474, 7475, 7476, 74106 e 74175, siano essi "flip-flop" o "latch".
- Provare il funzionamento di quattro diversi multivibratori monostabili, cioé i circuiti integrati 555, 74121, 74122 e 74123.
- Costruire un sincronizzatore.
- Memorizzare quattro bit di uscita binari codificati in decimale (BCD) di un contatore decimale 7490 utilizzando un latch 7475.

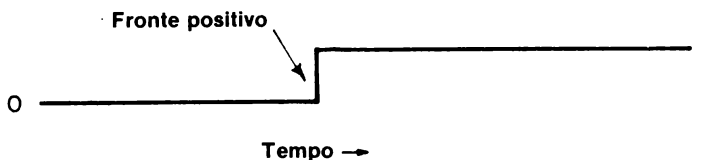
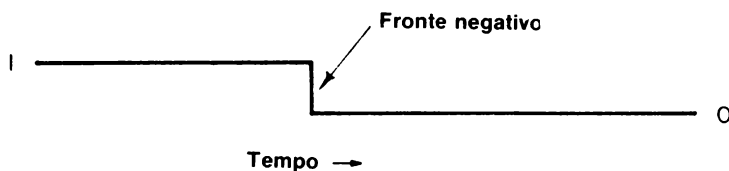
DEFINIZIONI

Clear	Un ingresso asincrono. E' chiamato anche reset. E' usato per riportare l'uscita, Q, di un elemento di memoria o flip-flop allo stato logico "0".
Clock	Un generatore di impulsi che controlla le temporizzazioni dei circuiti di un calcolatore e rende regolare la velocità alla quale l'unità centrale di un calcolatore opera. Esso serve a rendere sincrone (sincronizzare) tutte le operazioni in un sistema digitale.[4]
Elemento astabile (Astable element)	Un elemento a due stati, nessuno dei quali è stabile.
Elemento bistabile (Bistable element)	Un altro nome per flip-flop. Un circuito la cui uscita possiede due stati stabili e che può passare da uno stato all'altro a seconda dei segnali di ingresso, ma che permane stabile se non è presente in ingresso alcun segnale.[4]
Flip-flop	Un circuito che possiede due stati stabili e le capacità di passare da uno stato all'altro quando riceve un impulso di clock e di rimanere ir quello stato in assenza di clock. Esistono molti tipi differenti di flip-flop, quali i flip-flop tipo D, J-K, RS, RST e T.
Ingresso asincrono (Asynchronous input)	L'ingresso di un flip-flop che modifica lo stato logico dell'uscita del flip-flop indipendentemente dal cosiddetto ingresso di clock. Questo ingresso può essereuningresso di set, preset, reset, o clear.
Ingresso di clock (Clock input)	L'ingresso di un flip-flop il cui stato o cambiamento di stato controlla l'accettazione dei dati sull'ingresso sincrono del flip-flop. L'ingresso di clock svolge due funzioni: (1) permette al segnale di dati di entrare nel flip-flop; (2) comanda al flip-flop di cambiare il proprio stato di accordo con l'ingresso di dati.
Ingressi sincroni (Synchronous inputs)	Quegli ingressi di un flip-flop tramite i quali possono essere presentati i dati al circuito, ma solamente su comando dell'ingresso di clock. Questi ingressi non hanno un controllo diretto sull'uscita, come nel caso di un gate, ma solo quando il clock lo comanda. Sono chiamati anche ingressi di condizionamento, ingressi JK, o ingressi di set e reset AC.[4]
Latch	Un semplice elemento di memoria. Un collegamento di retroazione (feedback loop) usato in un circuito digitale di tipo simmetrico, quale un flip-flop, per memorizzare uno stato logico.
Logica sincrona (Clocked logic)	Un sistema logico che aspetta sino a che non arriva un impulso di clock od un comando e che solo allora genera un'uscita oppure un cambiamento dello stato logico dell'uscita.
Multivibratore monostabile (Monostable multivibrator)	Un circuito che possiede un solo stato logico stabile, dal quale può essere fatto uscire, ma solo per un tempo predeterminato, dopo il quale esso ritorna allo stato logico originario.
Preset	Un ingresso asincrono chiamato anche set. E' usato per portare l'uscita Q di un elemento di memoria o di un flip-flop allo stato logico "1".
Reset	Vedi clear.

Ripple counter	Un sistema di conteggio binario realizzato collegando vari flip-flop in serie.
Set	Vedi preset.
Simbolo di inversione (Inversione cicle)	Il cerchietto che viene posto in un simbolo logico ad indicare brevemente un inverter.
Sincrone (Synchronous)	Le operazioni di un circuito generato da un impulso di clock. Tutti i circuiti del sistema che devono farlo, cambiano il proprio stato contemporaneamente e tutte le varie azioni hanno luogo in modo sincrono con il clock.[4]
Tempo di discesa (Fall time)	Il tempo necessario alla tensione di uscita di un circuito digitale per portarsi dall'"1 logico" allo "0 logico".
Tempo di ritardo di propagazione (Propagation delay)	E' il tempo necessario ad un segnale logico per propagarsi attraverso un dispositivo logico od una serie di dispositivi logici. Esso risulta essere la somma di quattro tipi di cause di ritardo - carica, tempo di salita, tempo di discesa e tempo di commutazione - ed è il tempo che passa tra quando il segnale di ingresso supera la tensione di soglia e quando il corrispondente segnale di uscita supera lo stesso valore di tensione.[1]
Tempo di salita (Rise time)	Il tempo necessario alla tensione di uscita di un circuito digitale per portarsi dallo "0 logico" all'"1 logico".
Trigger sul fronte di discesa (Positive edge-triggered)	Il trasferimento dell'informazione avviene in coincidenza con il fronte di discesa dell'impulso di clock.
Trigger sul fronte di salita (Negative-edge-triggered)	Il trasferimento dell'informazione avviene in coincidenza con il fronte di salita dell'impulso di clock.
Trigger sullo stato (Level-triggered)	Lo stato logico dell'ingresso di clock, sia esso 0 od 1, genera il trasferimento di informazioni o completa una azione.

SEGNALI DIGITALI, DIAGRAMMI DEI TEMPI E TEMPO DI PROPAGAZIONE

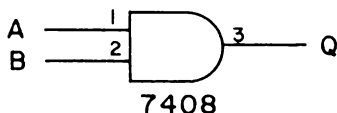
Abbiamo precedentemente definito come *forma d'onda digitale* la rappresentazione grafica di un segnale digitale, mostrante le variazioni di stato logico come funzione del tempo. Questo tipo di rappresentazione è anche conosciuta come *diagramma dei tempi*. Nel manuale utilizzeremo indifferentemente entrambi i termini suddetti. Lo scopo principale di un diagramma dei tempi è quello di *rendere possibile la rappresentazione delle condizioni logiche che esistono in un particolare istante in un circuito logico.* Con un circuito logico semplice, è necessario mostrare il diagramma dei tempi solo per alcuni punti del circuito. Per un circuito complicato, possono essere necessarie dieci quindici forme d'onda per favorire una comprensione di ciò che avviene al circuito. Più un circuito logico diviene complesso, più diviene importante possedere le forme d'onda per favorire una comprensione di ciò che avviene nel circuito. Più un circuito logico diviene complesso, più diviene importante possedere le forme d'onda (disegnate l'una sotto l'altra) dei punti principali del circuito, in modo da poter determinare le condizioni logiche che esistono in vari istanti diversi.

Il livello inferiore di una forma d'onda digitale è considerato essere lo stato logico "0" Il livello superiore degli impulsi è invece lo stato logico "1". Generalmente si assume, per convenzione, che il passaggio dallo "0 logico" all'"1 logico", chiamato *fronte di salita*, avvenga istantaneamente; e quindi viene rappresentato con un tratto verticale, come mostrato qui di seguito,

Lo stesso avviene per un cambiamento dall'"1 logico" allo "0 logico", chiamato *fonte di discesa*

Anche in questo caso si assume che la transizione avvenga istantaneamente; e quindi il fronte di discesa è rappresentato come se fosse verticale.

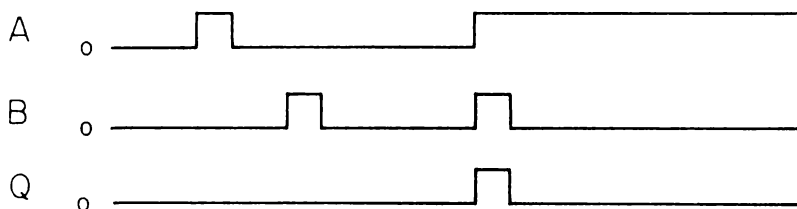
In realtà il cambiamento di stato logico non è istantaneo. Esiste cioé sia un *tempo di salita* che un *tempo di discesa* e, molto importante, un *tempo di propagazione*. Queste tre quantità possono essere definite nel seguente modo:

Tempo di salita (Rise time)	Il tempo necessario al fronte di salita di un impulso per passare dal 10% al 90% del suo valore finale. Esso è proporzionale alla costante di tempo ed è la misura della ripidezza del fronte. In elettronica digitale, il tempo necessario alla tensione di uscita di un circuito digitale, a passare da un basso livello di tensione (0 logico) ad un alto livello di tensione (1 logico).[1]
Tempo di discesa (Fall time)	Il tempo necessario al fronte di discesa di un impulso per passare dal 90% al 10% del suo valore iniziale. In elettronica digitale, il tempo necessario alla tensione di uscita di un circuito digitale a passare da un alto livello di tensione (1 logico) ad un basso livello di tensione (0 logico).[1]
Tempo di ritardo di propagazione (Propagation delay)	Il tempo necessario ad un segnale logico per viaggiare attraverso un dispositivo logico od una serie di dispositivi logici. Esso è il risultato di quattro tipi di ritardo - carica, tempo di salita, tempo di discesa, tempo di commutazione - ed è il tempo che passa da quando il segnale di ingresso supera la tensione di soglia a quando il corrispondente segnale di uscita supera lo stesso valore di soglia.[1]

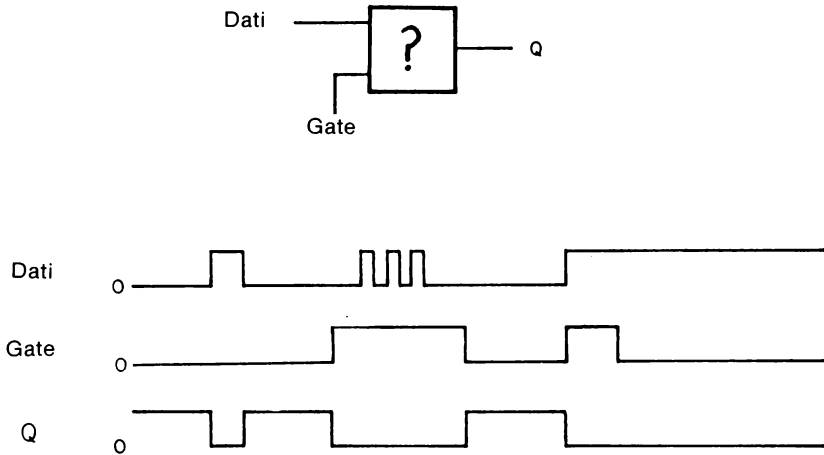
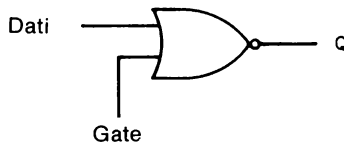
Un tempo di ritardo di propagazione tipico per un semplice gate della serie 7400 è 10 nanosecondi $= 10^{-9}$ secondi = 0,000000010 secondi. Quando si lavora ad alte velocità con circuiti logici complessi, il concetto di tempo di propagazione diventa importante. Nel nostro caso, noi lavoriamo con circuiti logici relativamente semplici (non più di 5 o 6 differenti circuiti integrati) che operano a bassa velocità (tipicamente meno di 10.000 Hz, o 10.000 cicli/secondo). Per cui il concetto di tempo di ritardo di propogazione sarà generalmente poco importante per noi, e potremo quindi considerare ogni cambiamento di stato logico come istantaneo. Abbiamo parlato di esso semplicemente per rendere evidente l'approssimazione che si attua quando si considera un cambiamento di stato logico come "istantaneo".

Ritornando alla nostra discussione sulle forme d'onda digitali, conosciute anche come diagrammi dei tempi, consideriamo un circuito logico estremamente semplice, cioé un AND positivo a due ingressi.

Sottoponiamo questo gate ai seguenti cambiamenti:

- Sia l'ingresso A che B sono inizialmente allo stato logico 0 al tempo = 0.
- L'ingresso A viene portato all'1 logico e quindi riportato allo 0 logico.
- Ora, l'ingresso B viene portato all'1 logico e quindi riportato allo 0 logico.
- Ora, sia l'ingresso A che B sono portati simultaneamente all'1 logico.
- Infine, l'ingresso B viene riportato allo 0 logico. L'ingresso A rimane all'1 logico.

Per comprendere completamente il funzionamento di questo semplice circuito logico durante i precedenti cambiamenti, abbiamo bisogno di conoscere (a) lo stato logico dell'ingresso A come funzione del tempo, (b) lo stato logico dell'ingresso B come funzione del tempo e (c) lo stato logico dell'uscita Q in funzione del tempo. In altre parole abbiamo bisogno di tre differenti forme d'onda digitali, una per l'ingresso A, una per l'ingresso B e la terza per l'uscita Q. Dati i precedenti cambiamenti di stato logico, abbiamo le seguenti forme d'onda,

In queste forme d'onda si può osservare chiaramente che l'unico istante durante il quale l'uscita Q è allo stato logico 1 è quando sia l'ingresso A che l'ingresso B sono simultaneamente allo stato logico 1.

Possiamo liberamente usare le forme d'onda digitali in senso sperimentale. Quando si ha un circuito logico con due ingressi, DATA (dati) e GATE, ed una sola uscita, Q, ma non se ne conosce la funzione logica, misurando sperimentalmente le forme d'onda digitali dei due ingressi e dell'uscita, si può dedurre cosa esiste nel circuito o in ogni caso il suo equivalente.

Per illustrare questa affermazione consideriamo il seguente set di tre forme d'onda digitali,

Osserviamo che l'uscita è all'1 logico quando è allo 0 logico uno qualunque dei due ingressi, ma che l'uscita è allo 0 logico per qualunque altra condizione dei due ingressi. Basandoci su queste informazioni, possiamo concludere che il seguente NOR positivo a due ingressi può essere considerato l'equivalente del nostro circuito logico sconosciuto,

E' possibile che tale equivalenza sia sbagliata: infatti potremmo non aver scoperto alcune particolarissime caratteristiche del nostro circuito, in quanto non abbiamo sottoposto gli ingressi di DATA e GATE a tutte le condizioni possibili. Tuttavia, la nostra conclusione è corretta, in quanto le forme d'onda mostrate corrispondono esattamente a quelle di un NOR a due ingressi.

Speriamo che questa presentazione sia stata sufficiente a farvi apprezzare l'uso delle forme d'onda digitali, o diagrammi dei tempi.

LOGICA SINCRONA

Citando Lancaster (D. E. Lancaster, "*TTL Cookbook*", Howard W. Sams & Co., Inc., Indianapolis, 1974):

> "I sistemi utilizzanti *logica sincrona*, o "*clocked*" o *passo-passo* sono diventati la parte predominante dei circuiti logici sofisticati di oggi, particolarmente a livello dispositivo o circuito integrato. Invece di fornire un'uscita immediatamente dopo il cambiamento delle condizioni di ingresso, i componenti sincroni aspettano sino all'arrivo di un impulso o comando di *clock*; solo allora essi rispondono e forniscono un segnale d'uscita."
>
> "La logica sincrona offre molti vantaggi. Il primo e che una transizione indesiderata non può viaggiare a lungo nel circuito. Infatti, i cambiamenti avvengono solamente di stadio in stadio in maniera ordinata. Questa azione tipo un passo alla volta, rende possibili dispositivi simili a shift register, o a contatori complessi. Il secondo vantaggio della logica sincrona, è che qualsiasi cosa avviene nel sistema più o meno allo stesso tempo. Ciò quindi, elimina o minimizza grandemente *corse critiche*, *impulsi spurii* e confusione tra diverse sequenze temporali."
>
> "La pietra angolare della logica sincrona è il flip-flop JK e il flip-flop tipo D dei quali i circuiti integrati 7473 e 7474 sono gli esempi tipici . . . . . ."

FLIP-FLOP

Un elemento di memoria è in generale un qualsiasi dispositivo in grado di conservare lo stato logico 1 o 0 di un bit in modo tale che un singolo bit od un gruppo di bit possa essere indirizzato e successivamente riletto. La forma più comune di memoria nell'elettronica digitale e il *bistabile*, più comunemente conosciuto come *flip-flop*. Una definizione eccellente di questi due importanti elementi è stata data da H. W. Malmstadt e G. C. Enke in "*Digital electronics for Scientists*" [W. A. Benjamin, Inc., New York, 1969]:

Elemento bistabile (Bistable element) — Altro nome per flip-flop. Un circuito la cui uscita possiede due stati stabili (livello di uscita 0 od 1) e che può passare da uno stato all'altro a seconda dei segnali di ingresso, ma che rimane stabile se non è presente in ingresso alcun segnale. Ciò differenzia l'elemento bistabile da un gate avente anch'esso due stati di uscita ma che richiede la permanenza di un segnale in ingresso per rimanere in un determinato stato. La caratteristica di possedere due stati stabili lo differenzia anche da un elemento monostabile, che invece ritorna in uno stato specifico, ed ha un elemento astabile, che cambia continuamente da uno stato all'altro.[4]

Flip-flop elemento di memoria (Flip-flop) — Un circuito che possiede due stati stabili e la capacità di passare da uno stato all'altro quando viene applicato un segnale di controllo e di rimanere in quello stato quando non viene dato alcun segnale.[4]

In altre parole, flip-flop è un termine che include qualunque tipo di elemento bistabile, o dispositivo a due stati, includendo

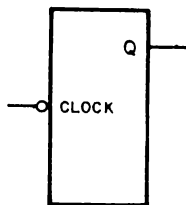
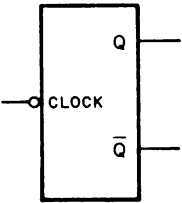
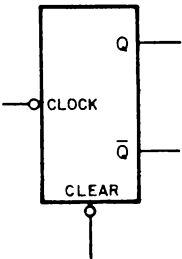
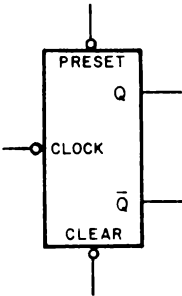
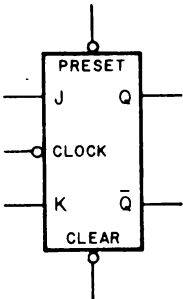
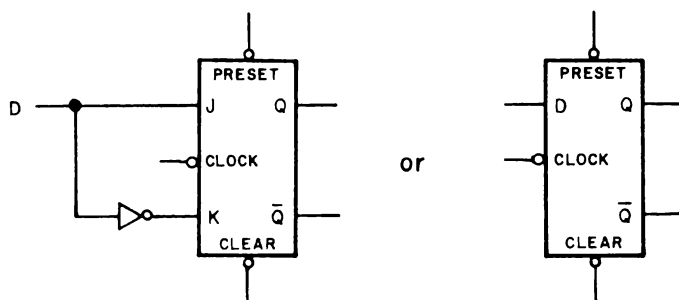
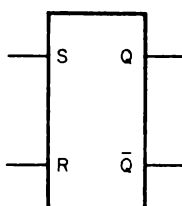
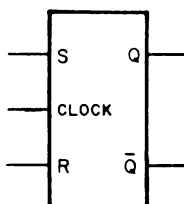
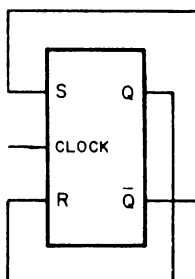
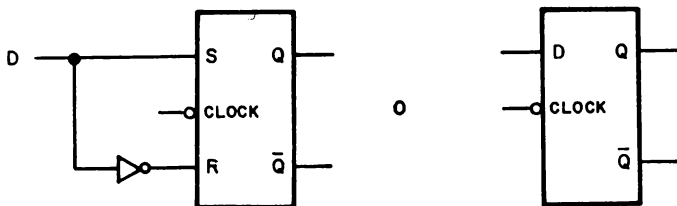
- Elettronici, quali i flip-flop a semiconduttore tipo D, flip-flop JK, flip-flop RS, flip-flop RST e flip-flop T.
- Magnetici, quali nuclei magnetici, dischi magnetici, nastri magnetici, fili magnetici e bolle.
- Chimici, quali quei dispositivi che si basano su fenomeni elettrochimici.
- Meccanici, quali il sistema di accensione di una lampada.
- Fluidici, quali i flip-flop fluidici.

In questo libro di esperimenti, tratteremo solamente con i flip-flop a semiconduttore, principalmente di tipo D e JK.

Vogliamo insistere sulla differenza tra una porta logica (gate) ed un flip-flop. Un gate richiede la persistenza del segnale di ingresso per restare in un certo stato logico, mentre un flip-flop non lo richiede.

Gli elementi di memoria ci permettono di memorizzare una informazione digitale per utilizzarla più tardi. Questa capacità permette, oltre ad altre cose, di costruire apparecchiature e sistemi elettronici digitali complessi quali i *calcolatori*.

ALCUNI TIPICI FLIP-FLOP

Esistono molti tipi di flip-flop. Il flip-flop più semplice possiede un solo ingresso di clock ed una sola uscita Q,

Un tale flip-flop può possedere anche una uscita complementare, $\overline{Q}$,

un ingresso di clear,

un ingresso di preset,

e gli ingressi J e K

Quest'ultimo flip-flop può essere trasformato in un flip-flop tipo D con l'aggiunta di un inverter 7404,

Altri tipi di flip-flop includono un latch RS (conosciuto anche come flip-flop RS),

il latch RS sincrono,

che può essere trasformato in un flip-flop tipo T,

o, con l'aiuto di un inverter 7404, in un latch tipo D,

Sono ora necessarie alcune definizioni sui flip-flop. Queste definizioni sono dovute alla gentile concessione di Màlmstadt ed Enke:[4]

Flip-flop tipo D D sta per delay (ritardo). Un flip-flop la cui uscita è una funzione dell'ingresso che era presente al precedente impulso di clock; per esempio se viene applicato un 1 all'ingresso, l'uscita sarà ad 1 dopo il prossimo impulso di clock.[4]

Flip-flop tipo JK Un flip-flop che possiede due ingressi chiamati J e K. Quando si applica un impulso di clock, un 1 sull'ingresso J ed uno 0 sull'ingresso K porranno il flip-flop allo stato logico 1; un 1 sull'ingresso K ed uno 0 sull'ingresso J porranno il flip-flop allo stato logico 0; un 1 su entrambi gli ingressi provocherà un cambiamento di stato indipendentemente dallo stato attuale. J = 0 e K = 0 non provocheranno alcun cambiamento.[4]

Flip-flop tipo RS Un flip-flop costituito da due NAND collegati in modo incrociato e che possiede due ingressi chiamati R ed S. Un 1 sull'ingresso S ed uno 0 sull'ingresso R provocheranno il reset del flip-flop allo stato logico 0, mentre un 1 sull'ingresso R ed uno 0 sull'ingresso S provocheranno il set del flip-flop allo stato logico 1. Si presuppone che non verrà mai applicato uno 0 simultaneamente su entrambi gli ingressi. Se entrambi gli ingressi sono ad 1, il flip-flop resterà com'è; lo stato logico 1, cioé, non attiva il circuito. Un circuito simile può essere realizzato con due NOR.[4]

Flip-flop tipo RST Un flip-flop che possiede tre ingressi, R, S e T. Questo elemento funziona come il flip-flop RS eccetto che l'ingresso T viene usato per provocare l'eventuale cambiamento di stato del flip-flop.[4] Esso è inoltre chiamato flip-flop RS sincrono, in quanto l'ingresso T è un ingresso di clock.

Flip-flop tipo T Un flip flop che possiede un solo ingresso. Applicando un impulso all'ingresso si provoca il cambiamento di stato del flip-flop. E' usato nei contatori asincroni.[4]

E' utile inoltre fornire la definizione di alcuni termini che incontreremo per la prima volta:

Ingressi asincroni (Asynchronous inputs) I terminali di un flip-flop che modificano lo stato logico dell'uscita del flip-flop indipendentemente dall'ingresso di clock. Questi ingressi possono essere di set, preset, reset o clear.[4]

Sincrono (Synchronous) Le operazioni di un circuito generate da un impulso di clock. Tutti i circuiti del sistema che devono farlo, cambiano il proprio stato contemporaneamente. Tutte le varie azioni hanno luogo in modo sincrono con il clock.

Ingressi sincroni (Synchronous inputs) Quegli ingressi di un flip-flop, tramite i quali possono essere presentati i dati al circuito; ma solamente su comando dell'ingresso di clock. Questi ingressi non hanno un controllo diretto sull'uscita, come nel caso di un gate, ma solo quando il clock lo comanda. Sono chiamati anche ingressi di condizionamento, ingressi JK, o ingressi di set e reset AC.[4]

Clear Un ingresso asincrono. E' chiamato anche "reset". E' usato per riportare l'uscita Q di un elemento di memoria o flip-flop allo stato logico 0, cioé allo stato di "riposo" o "standard".[4]

Clock Un generatore di impulsi che controlla le temporizzazioni dei circuiti di un calcolatore e gli stati della memoria e rende regolare la velocità, alla quale l'unità centrale di un calcolatore opera. Esso serve a rendere sincrone tutte le operazioni in un sistema digitale.[4]

Ingresso di clock (Clock input) L'ingresso di clock di un flip-flop controlla l'ingresso dei dati e a seconda della tabella della verità determina gli stati logici all'uscita. Il segnale di clock svolge due funzioni: (1) permette al segnale DATI di entrare nel flip-flop; (2) dopo l'ingresso, in funzione della tabella della verità del flip-flop provoca la commutazione o meno dello stato logico all'uscita.[4]

Contatore ripple (Ripple counter) Un contatore binario costituito da una serie di flip-flop connessi in serie. Quando il primo flip-flop cambia il proprio stato, esso agisce sul secondo, che eventualmente agisce sul terzo e così via. Se vi sono dieci flip-flop connessi in serie, il segnale può passare sequenzialmente dal primo flip-flop al decimo.[4]

Reset Chiamato anche "clear". Simile all'ingresso di set tranne che è l'ingresso attraverso il quale l'uscita Q viene portata a 0.[4]

Set Un ingresso di un flip-flop non controllato dal clock (vedi Ingressi asincroni) ed usato per agire sull'uscita Q. E' l'ingresso attraverso il il quale si può portare l'uscita Q al livello logico 1. *Nota: Non può portare Q a 0.*[4]

Alcune delle definizioni precedenti sono state tratte dal "*Pocket Dictionary of Integrated Circuit Terminology*" [Sylvania Electric Product, Inc., Semiconductor Division, Woburn, Massachussets].

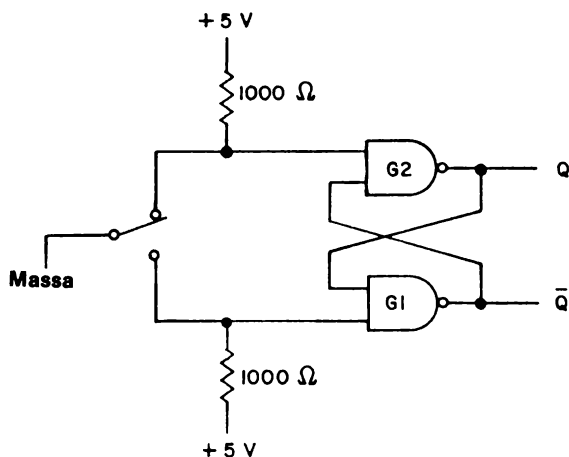
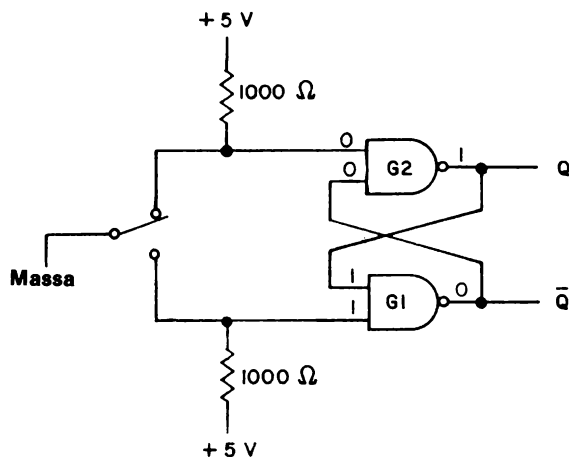
Finalmente, è necessario definire il termine *latch* e distinguerlo dal termine *flip-flop*. Un latch è un flip-flop ma è meno versatile di altri tipi di flip-flop. Un latch memorizza dei dati (presentati all'ingresso di dati) quando riceve un impulso di clock. Graf ha definito così un latch:[1]

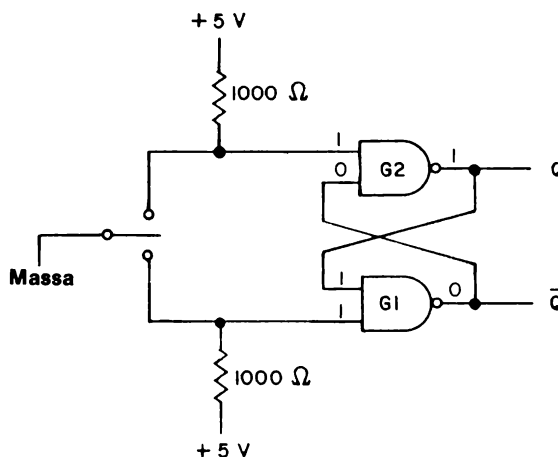
Latch 1. Un collegamento di retroazione usato in un circuito digitale simmetrico (quale un flip-flop) per memorizzare uno stato.
2. Un semplice elemento logico di memoria.

L'uso fondamentale di un latch è come semplice elemento di memoria in un circuito digitale.

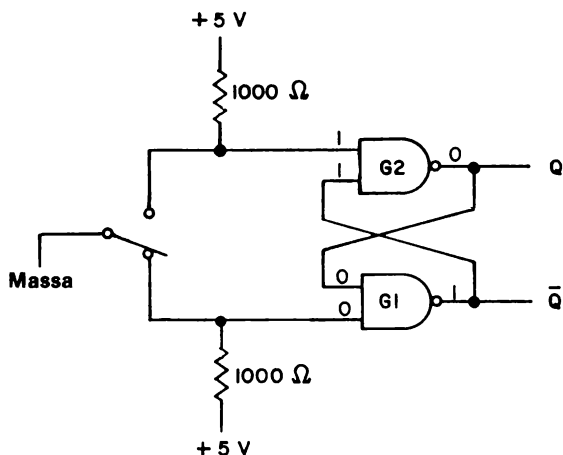
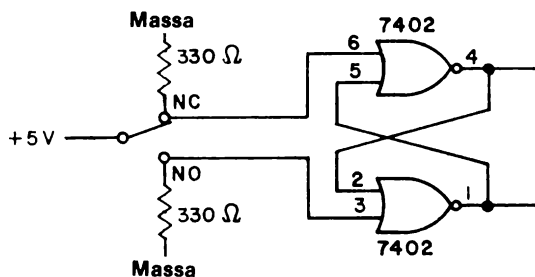
UN SEMPLICE BISTABILE O LATCH

Vogliamo ora parlare delle caratteristiche di un bistabile veramente semplice che può essere costruito con due NAND positivi à due ingressi 7400, un interruttore SPDT ed una coppia di resistori da 1000 Ω. Il termine bistabile è stato precedentemente definito come un dispositivo capace di assumere uno qualsiasi di due stati stabili. Abbiamo deciso di parlare di questo tipo di latch perché è esattamente il tipo di latch utilizzato nel Capitolo 4 per "togliere i rimbalzi" di un interruttore meccanico.

Lo schema elettrico del bistabile è mostrato di seguito,

Ricordiamo che l'uscita di una porta logica NAND è allo 0 logico solamente quando entrambi gli ingressi sono allo stato logico 1. Ricordando ciò, possiamo assegnare i seguenti stati logici agli ingressi ed alle uscite del seguente schema elettrico:

Per ottenere questi risultati, abbiamo adottato il seguente modo di ragionare: abbiamo osservato innanzi tutto che l'ingresso superiore del gate G2 è allo stato logico 0 perché è collegato a massa. Quindi l'uscita del gate G2 deve essere all'1 logico. Poiché l'uscita Q è collegata ad un ingresso del gate G1 abbiamo lo stato logico 1 su questo ingresso. Abbiamo ora osservato che l'altro ingresso del gate G1, è anch'esso allo stato logico 1 perché questo ingresso è collegato a +5 V, attraverso un resistore di pull-up di 1000 Ω. Due ingressi all'1 logico applicati al gate 7400 producono una uscita allo 0 logico, la quale è applicata come ingresso all'altro ingresso del gate G2.

Ora, muoviamo l'interruttore in modo tale da scollegarlo dal terminale superiore senza però connetterlo al terminale inferiore. La domanda che possiamo porci ora è: Avviene qualche cambiamento? Come mostrato nel seguente schema elettrico, la risposta è no!

Si noti che la lamella di contatto dell'interruttore è tra i punti di contatto superiore ed inferiore. Essa cioé non ha ancora toccato il punto inferiore. L'unico cambiamento constatabile è che l'ingresso superiore del gate G2 è ora allo stato logico 1. Questo cambiamento, tuttavia, non è sufficiente a causare un qualsiasi cambiamento allo stato logico dell'uscita Q. Possiamo quindi constatare che lo stato logico dell'uscita Q è "memorizzato" all'1 logico.

Lasciamo ora che la lamella dell'interruttore tocchi il punto di contatto inferiore, come mostrato nello schema elettrico seguente. Osserviamo che avvengono un certo numero di cambiamenti negli stati logici. L'ingresso inferiore del gate G1 è ora collegato a massa e quindi allo stato logico 0. Ciò causa che l'uscita $\bar{Q}$ si porti allo stato logico 1, la quale serve come un ingresso al gate G2. Poiché ora entrambi gli ingressi del gate G2 sono all'1 logico, l'uscita Q di questo gate è allo 0 logico. L'uscita Q è applicata all'ingresso superiore del gate G1. Il circuito ora "memorizza" lo stato logico 0, che è presente sull'uscita Q. Se la lamella dell'interruttore "rimbalza", staccandosi dal punto di contatto inferiore, *senza però toccare il punto di contatto superiore*, il circuito rimane nello stato Q = 0. Di fatto l'interruttore può rimbalzare anche centinaia di volte, aprendo e chiudendo il contatto inferiore, senza però cambiare lo stato 0 memorizzato. Questo è il modo in cui togliere i rimbalzi di un interruttore meccanico.

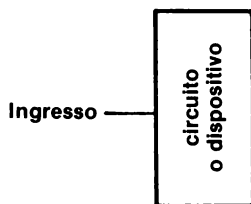
Anche due NOR positivi a due ingressi 7402 possono essere utilizzati per togliere i rimbalzi di un interruttore meccanico. Il circuito è mostrato di seguito. Confrontate questo circuito con il circuito antirimbalzo realizzato con i gate NAND

mostrato qui sotto. Dovreste essere in grado di spiegare come il circuito qui sotto mostrato opera. Seguite la stessa linea di ragionamento usata precedentemente.

Si possono realizzare molti tipi differenti di flip-flop mediante combinazioni di un singolo tipo di gate (AND, NAND, OR, e NOR) e, se necessario, alcuni inverter. Una presentazione di questi flip-flop va oltre lo scopo di questo manuale. Per ulteriori dettagli potete riferirvi alle seguenti pagine dei libri citati nel Capitolo 1:

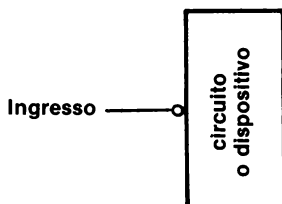
- No. 2, pagg. 3 - 1 a 3 - 13.
- No. 4, pagg. 188 a 207.
- No. 5, Capitolo No. 3, pagg. 254 a 258.
- No. 6, pagg. 189 a 197.
- No. 8, Capitolo 3.

SIMBOLO DI INVERSIONE

Nel precedente paragrafo, è stato dato lo schema di molti tipi di flip-flop. Avete potuto notare come sia l'ingresso di CLEAR che quello di PRESET hanno un piccolo cerchio nel punto di intersezione tra la linea d'ingresso ed il simbolo del dispositivo. Questo cerchietto appare frequentemente negli schemi elettrici e negli schemi a blocchi dei circuiti logici, così che é utile spiegare il suo significato.

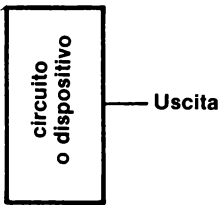
Fondamentalmente un cerchietto "o", rappresenta l'inversione o negazione di uno stato logico. Per gli ingressi quali quelli di trigger, abilitazione, disabilitazione, strobe, clock, ecc. e per ogni circuito logico o dispositivo si applicano le seguenti convenzioni:

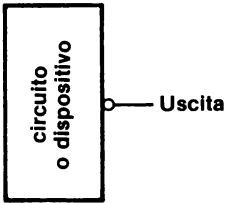
se non vi è alcun cerchietto all'intersezione della linea di ingresso ed il simbolo o blccco logico,

sarà un impulso di clock positivo, un fronte positivo, ecc. che farà da trigger, segnale di abilitazione, strobe, ecc. per il dispositivo od il circuito che realizza una qualsiasi operazione. L'azione cesserà col fronte negativo dell'impulso di clock.

Se vi è un cerchietto all'intersezione della linea di ingresso ed il simbolo o blocco logico,

sarà un impulso di clock negativo, un fronte negativo, ecc. che farà da trigger, segnale di abilitazione, strobe, ecc. per il dispositivo od il circuito che realizza una qualsiasi operazione. L'azione cesserà col fronte positivo dell'impulso di clock.

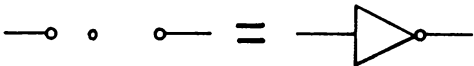
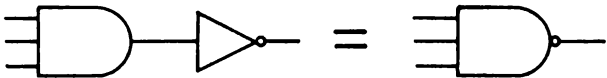
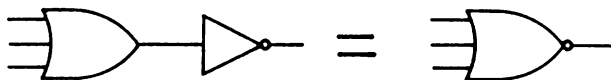
In altre parole, quando non è presente alcun cerchietto in ingresso, uno stato logico 1 attiverà il dispositivo indicato, mentre quando è presente un cerchietto, uno stato logico 0 attiverà il dispositivo indicato ed uno stato logico 1 lo disabiliterà.

Il simbolo di inversione , "o", appare anche sull'uscita di alcuni circuiti integrati. Si applicano le seguenti convenzioni:

se non vi è alcun cerchietto all'intersezione della linea di uscita ed il simbolo o blocco logico,

l'uscita del circuito o del dispositivo è normale.

Se vi è un cerchietto all'intersezione della linea di uscita ed il simbolo o blocco logico,

l'uscita del circuito o del dispositivo è negata.

Le convenzioni appena citate sono riassunte nella Tabella 8 - 1, che indica i possibili significati della presenza od assenza del simbolo di inversione, "o", all'ingresso od all'uscita di qualsiasi dispositivo logico o circuito.

Chiaramente il cerchietto è una notazione abbreviata di un inverter.

Il cerchietto viene usato per modificare il simbolo di un gate AND in quello di un gate NAND,

il simbolo di un gate OR in quello di un NOR,

per varie altre applicazioni come mostrato sotto,

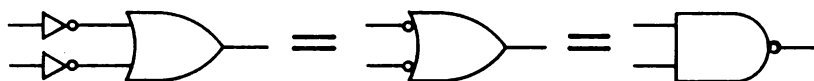
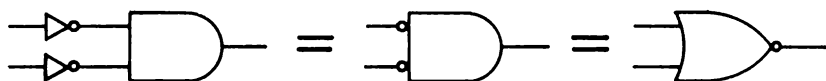
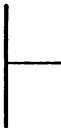
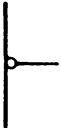



Tabella 8-1.

Simbolo	*Possibile significato*
INGRESSI	
	1 logico abilita il circuito. 0 logico disabilita il circuito. Il fronte positivo attiva, abilita, opera da strobe, trigger o clock del circuito. Il fronte negativo disabilita il circuito. Un impulso positivo di clock opera da strobe del circuito. Un impulso negativo di clock blocca il circuito.
	0 logico abilita il circuito. 1 logico disabilita il circuito. Il fronte positivo disabilita il circuito. Il fonte negativo attiva, abilita, opera da strobe, trigger o clock del circuito. Un impulso positivo di clock blocca il circuito. Un impulso negativo di clock opera da strobe del circuito.
USCITE	
	L'uscita è diretta. L'uscita è un fronte positivo. L'uscita è un impulso di clock positivo.
	L'uscita è negata. L'uscita è un fronte negativo. L'uscita è un impulso di clock negativo.

INGRESSI DI PRESET E CLEAR

Le seguenti convenzioni vengono applicate agli ingressi di PRESET e CLEAR di tutti i flip-flop:

Gli ingressi di PRESET e CLEAR non devono essere comandati contemporaneamente.
L'uscita risulterà instabile oppure indeterminata.

Un ingresso di PRESET prescinde dallo stato degli ingressi di CLOCK e DATI e pone l'uscita Q all'1 logico.

Un ingresso di CLEAR prescinde dallo stato degli ingressi di CLOCK e DATI e pone l'uscita Q allo 0 logico.

L'assenza di segnale su entrambi gli ingressi di PRESET e CLEAR abilita le operazioni degli ingressi di CLOCK e DATI.

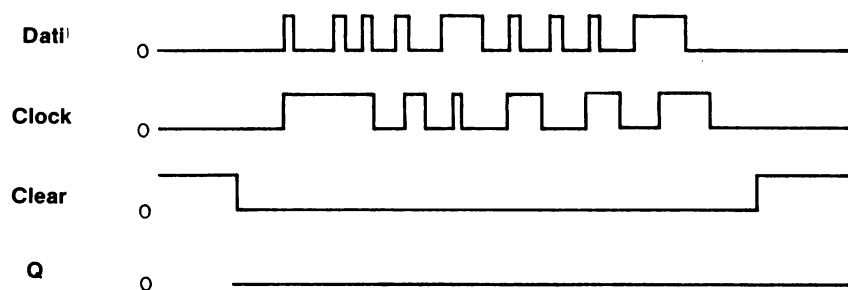
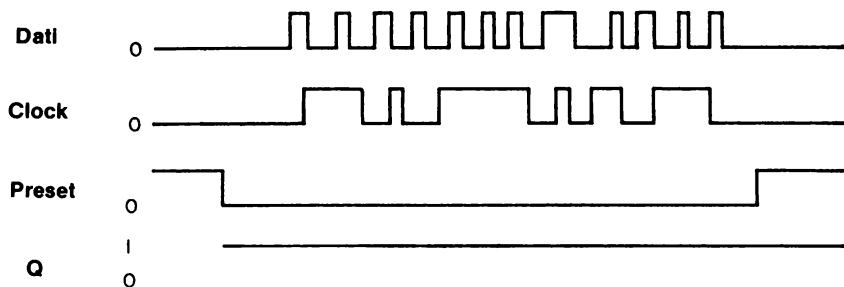
E' interessante notare come tutti i flip-flop della serie 7400 possiedono un segno di inversione, "o", sugli ingressi di PRESET e CLEAR. Possiamo quindi fare la seguente importante conclusione:

Uno stato logico 0 applicato all'ingresso di PRESET o CLEAR pone l'uscita Q all'1 logico od allo 0 logico rispettivamente, per tutti i seguenti flip-flop della serie 7400:

7470
74H71
7472
7473
7474
7476
7478
74101
74102
74103
74106
74107
74108
74109
74110
74111
74112
74113
74114

Il simbolo di un impulso di clock negativo

è frequentemente usato per indicare che si sta presettando o resettando un flip-flop.

Le caratteristiche degli ingressi di CLEAR e PRESET possono essere viste molto bene con l'aiuto dei due seguenti diagrammi dei tempi,

La conclusione per entrambi i diagrammi dei tempi è la stessa: gli ingressi di DATI o di CLOCK sono inattivi quando l'ingresso di CLEAR o PRESET è posto allo stato logico 0.

FLIP-FLOP EDGE - o LEVEL - TRIGGERED

Tutti i flip-flop a semiconduttore sono dei dispositivi *sincroni.* Invece di fornire un segnale in uscita immediatamente dopo il cambiamento delle condizioni d'ingresso, i flip-flop attendono sino all'arrivo di un impulso di clock. Solo allora essi rispondono e forniscono un nuovo stato logico in uscita. Il termine *triggered* è sinonimo del termine, *clocked* che, quando usato come descrizione del funzionamento di un flip-flop, significa l'applicazione di un singolo impulso di clock all'ingresso di CLOCK del flip-flop.

Le tre possibili azioni di un clock possono essere descritte come segue:

- *Level - triggered* flip-flop (flip-flop il cui clock è sensibile allo stato logico).

  Lo stato logico dell'ingresso di CLOCK, sia esso 0 od 1 a seconda del tipo di flip-flop, provoca un trasferimento di informazioni o completa un'azione. Normalmente i flip-flop del tipo *master-slave* sono level-triggered.

- *Positive-edge triggered* flip-flop (flip-flop il cui clock è sensibile al fronte di salita)

  Il trasferimento dell'informazione avviene sul fronte positivo dell'impulso di clock. Il fronte positivo può essere sia un *fronte positivo iniziale* che un *fronte positivo finale* di un impulso.

- *Negative-edge triggered* flip-flop (Flip-flop il cui clock è sensibile al fronte di discesa)

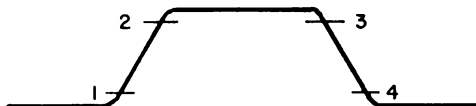
  Il trasferimento dell'informazione avviene sul fronte negativo dell'impulso di clock. Il fronte negativo può essere sia un *fronte negativo iniziale* che un *fronte negativo finale* di un impulso.

Ci si riferisca al Capitolo 4 per ulteriori informazioni circa il concetto di fronte (edge) di un impulso di clock.

Lancaster[6] fornisce la seguente regola:

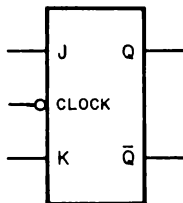
> *"In un qualsiasi blocco logico il cui clock agisca sul livello, i dati in ingresso o l'informazione non possono cambiare od essere alterati tranne che immediatamente dopo la ricezione dell'impulso di clock. Esso inoltre può cambiare solamente una volta. Un blocco logico sensibile al fronte dell'impulso di clock può avere i sui ingressi di dati modificati in qualsiasi momento."*

Comprenderete il significato di questa regola nei seguenti paragrafi di questo capitolo.

Un *flip-flop master-slave* è un circuito che possiede due flip-flop, un master (padrone) ed uno slave (schiavo). Il flip-flop master riceve l'informazione sul fronte positivo di un impulso e trasferisce l'informazione allo slave (il flip-flop di uscita) sul fronte negativo dell'impulso di clock. Come descritto da Malmstadt ed Enke,[4] avvengono quattro fasi nei punti indicati dell'impulso positivo di clock indicato di seguito:

- Al punto 1, due gate NAND nel flip-flop slave vengono chiusi, isolando quindi lo slave dal master.
- Al punto 2, due gate NAND nel flip-flop master vengono aperti, collegando quindi il master all'informazione in ingresso al flip-flop master-slave.
- Al punto 3, la coppia di gate NAND citati al punto 2 viene chiusa, isolando il master dall'informazione in ingresso.
- Al punto 4, la coppia di gate NAND citata al punto 1 viene aperta, collegando quindi il master allo slave e trasferendo l'informazione all'uscita del flip-flop master-slave.

Le suddette quattro fasi sono applicabili ad un flip-flop RS master-slave realizzato con nove gate NAND. Per ulteriori informazioni si consulti la bibliografia al punto 4, dalla pagina 197 alla 199.
Lo scopo principale di un flip-flop master-slave è quello di *isolare gli ingressi del flip-flop dalle uscite.*

GLI INGRESSI J e K

In certi tipi di flip-flop, ciò che avviene al flip-flop durante l'impulso di clock può essere modificato dagli *ingressi di condizionamento*, i quali cambiano le caratteristiche di uscita del flip-flop in un modo predeterminato. Per esempio, in un flip-flop J-K (che è un flip-flop master-slave),

- Quando J = 0 e K = 1, Q può porsi o restare allo 0 logico ma non può porsi all'1 logico.
- Quando J = 1 e K = 0, Q può porsi o restare all'1 logico ma non può porsi allo 0 logico.
- Quando J = 0 e K = 0, Q resta nello stato logico attuale; il clock non ha effetto.
- Quando J = 1 e K = 1, Q passa allo stato logico opposto ad ogni impulso di clock. In altre parole, esso *commuta*, cioè esso salta avanti e indietro tra i due stati logici.

Va notato comunque, che *gli ingressi di CLEAR e PRESET hanno la massima importanza e superano gli ingressi di clock, J, K e simili altri ingressi del flip-flop.*

CONFRONTO TRA VARI TIPI DI FLIP-FLOP

Nelle seguenti pagine, forniremo la disposizione dei pin e la tabella della verità dei flip-flop e Latch più importanti (ed alcuni meno importanti) della serie di circuiti integrati TTL 7400. Dovrete essere ora capaci di interpretare queste informazioni del costruttore, ottenute per gentile concessione di TEXAS INSTRUMENTS INCORPORATED. Leggete le definizioni fornite in fondo ad ogni tabella. Esse comprendono le seguenti:

- H è equivalente a 1 logico
- L è equivalente a 0 logico
- Q_0 può essere sia 0 logico che 1 logico
- ↑ rappresenta un flip-flop il cui clock agisce sul fronte di salita
- ↓ rappresenta un flip-flop il cui clock agisce sul fronte di discesa
- ⎍ rappresenta un flip-flop il cui clock è sensibile allo stato logico
- Toggle significa che ciascuna uscita, Q e $\overline{Q}$, si porta al complemento del suo precedente livello ad ogni transizione attiva del clock
- $\overline{Q}_0$ è il complemento di Q_0 e può essere sia 0 logico che 1 logico
- X significa che lo stato logico di questo ingresso è irrilevante; esso può essere sia 0 logico che 1 logico e non ha influenza sullo stato logico dell'uscita in seguito alla transizione attiva del clock

Sono inoltre forniti gli schemi elettrici del latch 7475, 74174 e 74175. L'ingresso G dell'integrato 7475 è l'ingresso di CLOCK. I pin 4 e 13 del latch quadruplo 7475 possono essere collegati assieme per fornire l'impulso di clock contemporaneamente a tutti e quatto i latch, come avviene nell'integrato 74175.

Parleremo dei *multivibratori monostabili* in un seguente paragrafo di questo Capitolo. I tre più importanti "monostabili" nella serie 7400 sono il circuito integrato 74121, 74122 e 74123.

E' utile confrontare il funzionamento di tre tipi di flip-flop JK: un *positive-edge triggered* (7470), un *negative-edge triggered* (74106 ed altri) ed un *level-triggered* (7473, 7476, 75107 ed altri). La tabella della verità riportata qui sotto riassume parzialmente il loro funzionamento.

Ingressi di condizionamento		*Ingresso di Clock*			*Uscita Q*		
J	K	7470	7473	74106	7470	7473	74106
0	*0*	↑	⎍	↓	Q	Q	Q
1	*0*	↑	⎍	↓	1	1	1
0	*1*	↑	⎍	↓	0	0	0
1	*1*	↑	⎍	↓	TOGGLE	TOGGLE	TOGGLE

54/74 FAMILIES OF COMPATIBLE TTL CIRCUITS

FLIP-FLOPS . . . LOGIC AND PIN ASSIGNMENTS (TOP VIEWS)

70

AND-GATED J-K POSITIVE-EDGE-TRIGGERED FLIP-FLOPS WITH PRESET AND CLEAR

FUNCTION TABLE

INPUTS					OUTPUTS	
PRESET	CLEAR	CLOCK	J	K	Q	Q̄
L	H	X	X	X	H	L
H	L	X	X	X	L	H
L	L	X	X	X	H*	H*
H	H	↑	L	L	Q_0	$\bar{Q}_0$
H	H	↑	H	L	H	L
H	H	↑	L	H	L	H
H	H	↑	H	H	TOGGLE	
H	H	L	X	X	Q_0	$\bar{Q}_0$

positive logic: $J = J1 \cdot J2 \cdot \bar{J}$
$K = K1 \cdot K2 \cdot \bar{K}$
If inputs $\bar{J}$ and $\bar{K}$ are not used, they must be grounded.

SN5470/SN7470(J, N)

SN5470/SN7470(W)

See page 120

NC–No internal connection

H71

AND-OR-GATED J-K MASTER-SLAVE FLIP-FLOPS WITH PRESET

FUNCTION TABLE

INPUTS				OUTPUTS	
PRESET	CLOCK	J	K	Q	Q̄
L	X	X	X	H	L
H	⎍	L	L	Q_0	$\bar{Q}_0$
H	⎍	H	L	H	L
H	⎍	L	H	L	H
H	⎍	H	H	TOGGLE	

positive logic: $J = (J1A \cdot J1B) + (J2A \cdot J2B)$
$K = (K1A \cdot K1B) + (K2A \cdot K2B)$

SN54H71/SN74H71(J, N)

SN54H71/SN74H71(W)

See page 124

L71

AND-GATED R-S MASTER-SLAVE FLIP-FLOPS WITH PRESET AND CLEAR

FUNCTION TABLE

INPUTS					OUTPUTS	
PRESET	CLEAR	CLOCK	S	R	Q	Q̄
L	H	X	X	X	H	L
H	L	X	X	X	L	H
L	L	X	X	X	H*	H*
H	H	⎍	L	L	Q_0	$\bar{Q}_0$
H	H	⎍	H	L	H	L
H	H	⎍	L	H	L	H
H	H	⎍	H	H	INDETERMINATE	

positive logic: $R = R1 \cdot R2 \cdot R3$
$S = S1 \cdot S2 \cdot S3$

SN54L71/SN74L71(J, N)

SN54L71/SN74L71(T)

See page 128

NC–No internal connection

H = high level (steady state), L = low level (steady state), X = irrelevant
↑ = transition from low to high level.
⎍ = high-level pulse; data inputs should be held constant while clock is high; data is transferred to output on the falling edge of the pulse.
Q_0 = the level of Q before the indicated input conditions were established.
TOGGLE: Each output changes to the complement of its previous level on each active transition (pulse) of the clock.
*This configuration is nonstable; that is, it will not persist when preset and clear inputs return to their inactive (high) level.

54/74 FAMILIES OF COMPATIBLE TTL CIRCUITS

FLIP-FLOPS . . . LOGIC AND PIN ASSIGNMENTS (TOP VIEWS)

72

AND-GATED J-K MASTER-SLAVE FLIP-FLOPS WITH PRESET AND CLEAR

FUNCTION TABLE

INPUTS					OUTPUTS	
PRESET	CLEAR	CLOCK	J	K	Q	Q̄
L	H	X	X	X	H	L
H	L	X	X	X	L	H
L	L	X	X	X	H*	H*
H	H	⎍	L	L	Q_0	$\bar{Q}_0$
H	H	⎍	H	L	H	L
H	H	⎍	L	H	L	H
H	H	⎍	H	H	TOGGLE	

positive logic: $J = J1 \cdot J2 \cdot J3$; $K1 \cdot K2 \cdot K3$

SN5472/SN7472(J, N)
SN54H72/SN74H72(J, N)
SN54L72/SN74L72(J, N)

SN5472/SN7472(W)
SN54H72/SN74H72(W)
SN54L72/SN74L72(T)

See pages 120, 124, and 128

NC–No internal connection

73

DUAL J-K FLIP-FLOPS WITH CLEAR

'73, 'H73, 'L73
FUNCTION TABLE

INPUTS				OUTPUTS	
CLEAR	CLOCK	J	K	Q	Q̄
L	X	X	X	L	H
H	⎍	L	L	Q_0	$\bar{Q}_0$
H	⎍	H	L	H	L
H	⎍	L	H	L	H
H	⎍	H	H	TOGGLE	

'LS73
FUNCTION TABLE

INPUTS				OUTPUTS	
CLEAR	CLOCK	J	K	Q	Q̄
L	X	X	X	L	H
H	↓	L	L	Q_0	$\bar{Q}_0$
H	↓	H	L	H	L
H	↓	L	H	L	H
H	↓	H	H	TOGGLE	
H	H	X	X	Q_0	$\bar{Q}_0$

SN5473/SN7473(J, N, W)
SN54H73/SN74H73(J, N, W)
SN54L73/SN74L73(J, N, T)
SN54LS73/SN74LS73(J, N, W)

See pages 120, 124, 128, and 130

74

DUAL D-TYPE POSITIVE-EDGE-TRIGGERED FLIP-FLOPS WITH PRESET AND CLEAR

FUNCTION TABLE

INPUTS				OUTPUTS	
PRESET	CLEAR	CLOCK	D	Q	Q̄
L	H	X	X	H	L
H	L	X	X	L	H
L	L	X	X	H*	H*
H	H	↑	H	H	L
H	H	↑	L	L	H
H	H	L	X	Q_0	$\bar{Q}_0$

SN5474/SN7474(J, N)
SN54H74/SN74H74(J, N)
SN54L74/SN74L74(J, N)
SN54LS74/SN74LS74(J, N, W)
SN54S74/SN74S74(J, N, W)

SN5474/SN7474(W)
SN54H74/SN74H74(W)
SN54L74/SN74L74(T)

See pages 120, 124, 128, 130, and 132

H = high level (steady state), L = low level (steady state), X = irrelevant
⎍ = high-level pulse; data inputs should be held constant while clock is high; data is transferred to output on the falling edge of the pulse.
↑ = transition from low to high level, ↓ = transition from high to low level
Q_0 = the level of Q before the indicated input conditions were established.
TOGGLE: Each output changes to the complement of its previous level on each active transition (pulse) of the clock.
*This configuration is nonstable; that is, it will not persist when preset and clear inputs return to their inactive (high) level.

54/74 FAMILIES OF COMPATIBLE TTL CIRCUITS

FLIP-FLOPS . . . LOGIC AND PIN ASSIGNMENTS (TOP VIEWS)

76

DUAL J-K FLIP-FLOPS WITH PRESET AND CLEAR

'76, 'H76
FUNCTION TABLE

INPUTS					OUTPUTS	
PRESET	CLEAR	CLOCK	J	K	Q	$\bar{Q}$
L	H	X	X	X	H	L
H	L	X	X	X	L	H
L	L	X	X	X	H*	H*
H	H	⎍	L	L	Q_0	$\bar{Q}_0$
H	H	⎍	H	L	H	L
H	H	⎍	L	H	L	H
H	H	⎍	H	H	TOGGLE	

'LS76
FUNCTION TABLE

INPUTS					OUTPUTS	
PRESET	CLEAR	CLOCK	J	K	Q	$\bar{Q}$
L	H	X	X	X	H	L
H	L	X	X	X	L	H
L	L	X	X	X	H*	H*
H	H	↓	L	L	Q_0	$\bar{Q}_0$
H	H	↓	H	L	H	L
H	H	↓	L	H	L	H
H	H	↓	H	H	TOGGLE	
H	H	H	X	X	Q_0	$\bar{Q}_0$

SN5476/SN7476(J, N, W)
SN54H76/SN74H76(J, N, W)
SN54LS76/SN74LS76(J, N, W)

See pages 120, 124, and 130

78

DUAL J-K FLIP-FLOPS WITH PRESET, COMMON CLEAR, AND COMMON CLOCK

'H78, 'L78
FUNCTION TABLE

INPUTS					OUTPUTS	
PRESET	CLEAR	CLOCK	J	K	Q	$\bar{Q}$
L	H	X	X	X	H	L
H	L	X	X	X	L	H
L	L	X	X	X	H*	H*
H	H	⎍	L	L	Q_0	$\bar{Q}_0$
H	H	⎍	H	L	H	L
H	H	⎍	L	H	L	H
H	H	⎍	H	H	TOGGLE	

SN54H78/SN74H78(J, N, W)

See pages 124 and 128

'LS78
FUNCTION TABLE

INPUTS					OUTPUTS	
PRESET	CLEAR	CLOCK	J	K	Q	$\bar{Q}$
L	H	X	X	X	H	L
H	L	X	X	X	L	H
L	L	X	X	X	H*	H*
H	H	↓	L	L	Q_0	$\bar{Q}_0$
H	H	↓	H	L	H	L
H	H	↓	L	H	L	H
H	H	↓	H	H	TOGGLE	
H	H	H	X	X	Q_0	$\bar{Q}_0$

SN54L78/SN74L78(J, N, T)
SN54LS78/SN74LS78(J, N, W)

See page 130

H = high level (steady state), L = low level (steady state), X = irrelevant
⎍ = high-level pulse; data inputs should be held constant while clock is high; data is transferred to output on the falling edge of the pulse.
↓ = transition from high to low level
Q_0 = the level of Q before the indicated input conditions were established.
TOGGLE: Each output changes to the complement of its previous level on each active transition (pulse) of the clock.
*This configuration is nonstable; that is, it will not persist when preset and clear inputs return to their inactive (high) state.

54/74 FAMILIES OF COMPATIBLE TTL CIRCUITS

FLIP-FLOPS . . . LOGIC AND PIN ASSIGNMENTS (TOP VIEWS)

101

AND-OR-GATED J-K NEGATIVE-EDGE-TRIGGERED FLIP-FLOPS WITH PRESET

FUNCTION TABLE

INPUTS				OUTPUTS	
PRESET	CLOCK	J	K	Q	$\bar{Q}$
L	X	X	X	H	L
H	↓	L	L	Q_0	$\bar{Q}_0$
H	↓	H	L	H	L
H	↓	L	H	L	H
H	↓	H	H	TOGGLE	
H	H	X	X	Q_0	$\bar{Q}_0$

positive logic: J = (J1A·J1B)+(J2A·J2B)
K = (K1A·K1B)+(K2A·K2B)

SN54H101/SN74H101(J, N)

SN54H101/SN74H101(W)

See page 126

102

AND-GATED J-K NEGATIVE-EDGE-TRIGGERED FLIP-FLOPS WITH PRESET AND CLEAR

FUNCTION TABLE

INPUTS					OUTPUTS	
PRESET	CLEAR	CLOCK	J	K	Q	$\bar{Q}$
L	H	X	X	X	H	L
H	L	X	X	X	L	H
L	L	X	X	X	H*	H*
H	H	↓	L	L	Q_0	$\bar{Q}_0$
H	H	↓	H	L	H*	L
H	H	↓	L	H	L	H
H	H	↓	H	H	TOGGLE	
H	H	H	X	X	Q_0	$\bar{Q}_0$

positive logic: J = J1·J2·J3
K = K1·K2·K3

SN54H102/SN74H102(J, N)

SN54H102/SN74H102(W)

See page 126

NC—No internal connection

103

DUAL J-K NEGATIVE-EDGE-TRIGGERED FLIP-FLOPS WITH CLEAR

FUNCTION TABLE

INPUTS				OUTPUTS	
CLEAR	CLOCK	J	K	Q	$\bar{Q}$
L	X	X	X	L	H
H	↓	L	L	Q_0	$\bar{Q}_0$
H	↓	H	L	H	L
H	↓	L	H	L	H
H	↓	H	H	TOGGLE	
H	H	X	X	Q_0	$\bar{Q}_0$

SN54H103/SN74H103(J, N, W)

See page 126

H = high level (steady state), L = low level (steady state), X = irrelevant
↓ = transition from high to low level
Q_0 = the level of Q before the indicated input conditions were established.
TOGGLE: Each output changes to the complement of its previous level on each active transition of the clock.
*This configuration is nonstable; that is, it will not persist when preset and clear inputs return to their inactive (high) level.

54/74 FAMILIES OF COMPATIBLE TTL CIRCUITS

FLIP-FLOPS . . . LOGIC AND PIN ASSIGNMENTS (TOP VIEWS)

106

DUAL J-K NEGATIVE-EDGE-TRIGGERED FLIP-FLOPS WITH PRESET AND CLEAR

FUNCTION TABLE

INPUTS					OUTPUTS	
PRESET	CLEAR	CLOCK	J	K	Q	$\bar{Q}$
L	H	X	X	X	H	L
H	L	X	X	X	L	H
L	L	X	X	X	H*	H*
H	H	↓	L	L	Q_0	$\bar{Q}_0$
H	H	↓	H	L	H	L
H	H	↓	L	H	L	H
H	H	↓	H	H	TOGGLE	
H	H	H	X	X	Q_0	$\bar{Q}_0$

SN54H106/SN74H106(J, N, W)

See page 126

107

DUAL J-K MASTER-SLAVE FLIP-FLOPS WITH CLEAR

FUNCTION TABLE

INPUTS				OUTPUTS	
CLEAR	CLOCK	J	K	Q	$\bar{Q}$
L	X	X	X	L	H
H	⎍	L	L	Q_0	$\bar{Q}_0$
H	⎍	H	L	H	L
H	⎍	L	H	L	H
H	⎍	H	H	TOGGLE	

SN54107/SN74107(J, N)

See page 120

108

DUAL J-K NEGATIVE-EDGE-TRIGGERED FLIP-FLOPS WITH PRESET, COMMON CLEAR, AND COMMON CLOCK

FUNCTION TABLE

INPUTS					OUTPUTS	
PRESET	CLEAR	CLOCK	J	K	Q	$\bar{Q}$
L	H	X	X	X	H	L
H	L	X	X	X	L	H
L	L	X	X	X	H*	H*
H	H	↓	L	L	Q_0	$\bar{Q}_0$
H	H	↓	H	L	H	L
H	H	↓	L	H	L	H
H	H	↓	H	H	TOGGLE	
H	H	H	X	X	Q_0	$\bar{Q}_0$

SN54H108/SN74H108(J, N, W)

See page 126

H = high level (steady state), L = low level (steady state), X = irrelevant
↓ = transition from high to low level
⎍ = high-level pulse; data inputs should be held constant while clock is high; data is transferred to output on the falling edge of the pulse.
Q_0 = the level of Q before the indicated input conditions were established.
TOGGLE: Each output changes to the complement of its previous level on each active transition (pulse) of the clock.
*This configuration is nonstable; that is, it will not persist when preset and clear inputs return to their inactive (high) level.

TEXAS INSTRUMENTS
INCORPORATED
POST OFFICE BOX 5012 • DALLAS, TEXAS 75222

54/74 FAMILIES OF COMPATIBLE TTL CIRCUITS

FLIP-FLOPS . . . LOGIC AND PIN ASSIGNMENTS (TOP VIEWS)

109

DUAL J-$\bar{K}$ POSITIVE-EDGE-TRIGGERED FLIP-FLOPS WITH PRESET AND CLEAR

FUNCTION TABLE

INPUTS					OUTPUTS	
PRESET	CLEAR	CLOCK	J	$\bar{K}$	Q	$\bar{Q}$
L	H	X	X	X	H	L
H	L	X	X	X	L	H
L	L	X	X	X	H*	H*
H	H	↑	L	L	L	H
H	H	↑	H	L	TOGGLE	
H	H	↑	L	H	Q_0	$\bar{Q}_0$
H	H	↑	H	H	H	L
H	H	L	X	X	Q_0	$\bar{Q}_0$

SN54109/SN74109(J, N, W)
SN54LS109/SN74LS109(J, N, W)

See pages 120 and 130

110

AND-GATED J-K MASTER-SLAVE FLIP-FLOPS WITH DATA LOCKOUT

FUNCTION TABLE

INPUTS					OUTPUTS	
PRESET	CLEAR	CLOCK	J	K	Q	$\bar{Q}$
L	H	X	X	X	H	L
H	L	X	X	X	L	H
L	L	X	X	X	H*	H*
H	H	⎍	L	L	Q_0	$\bar{Q}_0$
H	H	⎍	H	L	H	L
H	H	⎍	L	H	L	H
H	H	⎍	H	H	TOGGLE	

positive logic: J = J1·J2·J3
K = K1·K2·K3

SN54110/SN74110(J, N, W)

NC – No internal connection

See page 120

111

DUAL J-K MASTER-SLAVE FLIP-FLOPS WITH DATA LOCKOUT

FUNCTION TABLE

INPUTS					OUTPUTS	
PRESET	CLEAR	CLOCK	J	K	Q	$\bar{Q}$
L	H	X	X	X	H	L
H	L	X	X	X	L	H
L	L	X	X	X	H*	H*
H	H	⎍	L	L	Q_0	$\bar{Q}_0$
H	H	⎍	H	L	H	L
H	H	⎍	L	H	L	H
H	H	⎍	H	H	TOGGLE	

SN54111/SN74111(J, N, W)

See page 120

H = high level (steady state), L = low level (steady state), X = irrelevant, ↑ = transition from low to high level
⎍ = high-level pulse, while the clock is high, changes at the J and K inputs after the specified hold time have no effect. Data is transferred to output on the falling edge of the pulse.
Q_0 = the level of Q before the indicated input conditions were established.
TOGGLE: Each output changes to the complement of its previous level on each active transition (pulse) of the clock.
*This configuration is nonstable, that is, it will not persist when preset and clear inputs return to their inactive (high) level.

TEXAS INSTRUMENTS
INCORPORATED
POST OFFICE BOX 5012 • DALLAS, TEXAS 75222

54/74 FAMILIES OF COMPATIBLE TTL CIRCUITS

FLIP-FLOPS . . . LOGIC AND PIN ASSIGNMENTS (TOP VIEWS)

112

DUAL J-K NEGATIVE-EDGE-TRIGGERED FLIP-FLOPS WITH PRESET AND CLEAR

FUNCTION TABLE

INPUTS					OUTPUTS	
PRESET	CLEAR	CLOCK	J	K	Q	$\bar{Q}$
L	H	X	X	X	H	L
H	L	X	X	X	L	H
L	L	X	X	X	H*	H*
H	H	↓	L	L	Q_0	$\bar{Q}_0$
H	H	↓	H	L	H	L
H	H	↓	L	H	L	H
H	H	↓	H	H	TOGGLE	
H	H	H	X	X	Q_0	$\bar{Q}_0$

SN54LS112/SN74LS112(J, N, W)
SN54S112/SN74S112(J, N, W)

See pages 130 and 132

113

DUAL J-K NEGATIVE-EDGE-TRIGGERED FLIP-FLOPS WITH PRESET

FUNCTION TABLE

INPUTS				OUTPUTS	
PRESET	CLOCK	J	K	Q	$\bar{Q}$
L	X	X	X	H	L
H	↓	L	L	Q_0	$\bar{Q}_0$
H	↓	H	L	H	L
H	↓	L	H	L	H
H	↓	H	H	TOGGLE	
H	H	X	X	Q_0	$\bar{Q}_0$

SN54LS113/SN74LS113(J, N, W)
SN54S113/SN74S113(J, N, W)

See pages 130 and 132

114

DUAL J-K NEGATIVE-EDGE-TRIGGERED FLIP-FLOPS WITH PRESET, COMMON CLEAR, AND COMMON CLOCK

FUNCTION TABLE

INPUTS					OUTPUTS	
PRESET	CLEAR	CLOCK	J	K	Q	$\bar{Q}$
L	H	X	X	X	H	L
H	L	X	X	X	L	H
L	L	X	X	X	H*	H*
H	H	↓	L	L	Q_0	$\bar{Q}_0$
H	H	↓	H	L	H	L
H	H	↓	L	H	L	H
H	H	↓	H	H	TOGGLE	
H	H	H	X	X	Q_0	$\bar{Q}_0$

SN54LS114/SN74LS114(J, N, W)
SN54S114/SN74S114(J, N, W)

See pages 130 and 132

H = high level (steady state), L = low level (steady state), X = irrelevant
↓ = transition from high to low level
Q_0 = the level of Q before the indicated input conditions were established.
TOGGLE: Each output changes to the complement of its previous level on each active transition of the clock.
*This configuration is nonstable; that is, it will not persist when preset and clear inputs return to their inactive (high) level.

54/74 FAMILIES OF COMPATIBLE TTL CIRCUITS

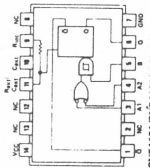
MONOSTABLE MULTIVIBRATORS . . . LOGIC AND PIN ASSIGNMENTS (TOP VIEWS)

121

MONOSTABLE MULTIVIBRATORS

FUNCTION TABLE

INPUTS			OUTPUTS	
A1	A2	B	Q	$\bar{Q}$
L	X	H	L	H
X	L	H	L	H
X	X	L	L	H
H	H	X	L	H
H	↓	H	⎍	⊔
↓	H	H	⎍	⊔
↓	↓	H	⎍	⊔
L	X	↑	⎍	⊔
X	L	↑	⎍	⊔

See Notes

SN54121/SN74121(J, N, W)
SN54L121/SN74L121(J, N, T)
'121 . . . R_{int} = 2 kΩ NOM
'L121 . . . R_{int} = 4 kΩ NOM

NC—No internal connection

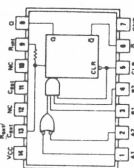
See page 134

122

RETRIGGERABLE MONOSTABLE MULTIVIBRATORS WITH CLEAR

FUNCTION TABLE

INPUTS					OUTPUTS	
CLEAR	A1	A2	B1	B2	Q	$\bar{Q}$
L	X	X	X	X	L	H
X	H	H	X	X	L	H
X	X	X	L	X	L	H
X	X	X	X	L	L	H
X	L	X	H	H	L	H
H	L	X	↑	H	⎍	⊔
H	L	X	H	↑	⎍	⊔
H	X	L	H	H	L	H
H	X	L	↑	H	⎍	⊔
H	X	L	H	↑	⎍	⊔
H	H	↓	H	H	⎍	⊔
H	↓	↓	H	H	⎍	⊔
H	↓	H	H	H	⎍	⊔
↑	L	X	H	H	⎍	⊔
↑	X	L	H	H	⎍	⊔

See Notes

SN54122/SN74122(J, N, W)
SN54L122/SN74L122(J, N, T)
'122 . . . R_{int} = 10 kΩ NOM
'L122 . . . R_{int} = 20 kΩ NOM

See page 138

NC—No internal connection

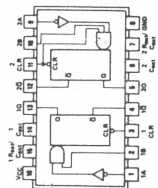
123

DUAL RETRIGGERABLE MONOSTABLE MULTIVIBRATORS WITH CLEAR

FUNCTION TABLE

INPUTS			OUTPUTS	
CLEAR	A	B	Q	$\bar{Q}$
L	X	X	L	H
X	H	X	L	H
X	X	L	L	H
H	L	↑	⎍	⊔
H	↓	H	⎍	⊔
↑	L	H	⎍	⊔

See Notes

SN54123/SN74123(J, N, W)
SN54L123/SN74L123(J, N)

See page 138

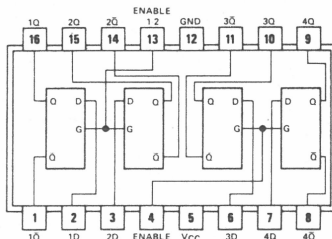
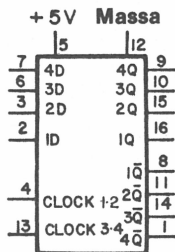
NOTES: A. H = high level (steady state), L = low level (steady state), ↑ = transition from low to high level, ↓ = transition from high to low level, ⎍ = one high-level pulse, ⊔ = one low-level pulse, X = irrelevant (any input, including transitions).
B. To use the internal timing resistor of '121, 'L121, '122, or 'L122, connect R_{int} to V_{CC}.
C. An external timing capacitor may be connected between C_{ext} and R_{ext}/C_{ext} (positive).
D. For accurate repeatable pulse widths, connect an external resistor between R_{ext}/C_{ext} and V_{CC} with R_{int} open-circuited.
E. To obtain variable pulse widths, connect external variable resistance between R_{int} or R_{ext}/C_{ext} and V_{CC}.

7475

logic

FUNCTION TABLE
(Each Latch)

INPUTS		OUTPUTS	
D	G	Q	$\overline{Q}$
L	H	L	H
H	H	H	L
X	L	Q_0	$\overline{Q}_0$

H = high level, L = low level, X = irrelevant
Q_0 = the level of Q before the high-to-low transition of G

7475

7475

74174 e 74175

FUNCTION TABLE
(EACH FLIP-FLOP)

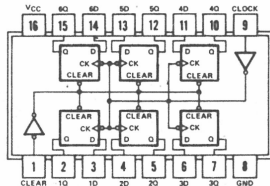
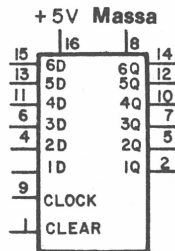
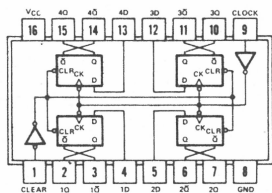
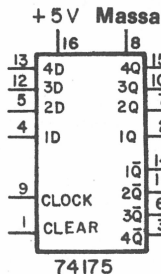
INPUTS			OUTPUTS	
CLEAR	CLOCK	D	Q	$\overline{Q}$†
L	X	X	L	H
H	↑	H	H	L
H	↑	L	L	H
H	L	X	Q_0	$\overline{Q}_0$

H = high level (steady state)
L = low level (steady state)
X = irrelevant
↑ = transition from low to high level
Q_0 = the level of Q before the indicated steady-state input conditions were established.
† = '175, 'LS175, and 'S175 only

74174

74174

74175

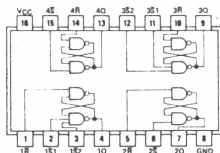
+5V Massa
16 8
4D 3D 2D 1D
4Q 3Q 2Q 1Q
CLOCK
CLEAR
1$\overline{Q}$ 2$\overline{Q}$ 3$\overline{Q}$ 4$\overline{Q}$

74175

279

QUADRUPLE $\overline{S}$-$\overline{R}$ LATCHES

FUNCTION TABLE

INPUTS		OUTPUT
$\overline{S}$†	$\overline{R}$	Q
H	H	Q_0
L	H	H
H	L	L
L	L	H*

H = high level
L = low level
Q_0 = the level of Q before the indicated input conditions were established.
*This output level is pseudo stable; that is, it may not persist when the $\overline{S}$ and $\overline{R}$ inputs return to their inactive (high) level.
†For latches with double $\overline{S}$ inputs:
H = both $\overline{S}$ inputs high
L = one or both $\overline{S}$ inputs low

SN54279/SN74279(J, N, W)

L'unica differenza fra questi tre tipi di flip-flop consiste nel tempo durante l'impulso di clock al quale i dati presenti sugli ingressi di condizionamento J e K sono "catturati" dal flip-flop. Così,

> 7470: *flip-flop di tipo positive-edge triggered. I dati presenti sugli ingressi J e K durante il fronte positivo dell'impulso di clock determinano lo stato finale Q del flip-flop. Il 7470 non è un flip-flop master-slave.*
>
> 74106: *flip-flop di tipo negative-edge triggered. I dati presenti sugli ingressi J e K durante il fronte negativo dell'impulso di clock determinano lo stato finale Q del flip-flop. Il 74106 ed i flip-flop simili sono di tipo master-slave.*
>
> 7473, 7476, 74107, ed altri: *flip-flop di tipo level-triggered. Cambiamenti nei dati presenti sugli ingressi J e K mentre l'ingresso di CLOCK è allo stato logico 1 sono sufficienti a causare il cambiamento dello stato logico dell'uscita Q sul fronte di discesa dell'impulso di clock.* Lancaster ha definito: *"In un qualsiasi blocco logico il cui clock agisca sul livello, i dati in ingresso o l'informazione non possono cambiare od essere alterati, tranne che immediatamente dopo la ricezione dell'impulso di clock. Essi inoltre, possono cambiare solamente una volta." I flip-flop 7473, 7476, 74107 e simili sono di tipo master-slave.*

Una prova comparativa dei flip-flop 7470, 7473, 7476 e 74106 può essere realizzata molto bene mediante l'uso di un circuito sperimentale in cui tutti e quattro i flip-flop sono collegati ad un clock comune, ad un ingresso comune J e ad un ingresso comune K, come mostrato in Figura 8-1 . Il 7473 ed il 7476 operano in modo identico. Più avanti sono mostrati due diagrammi di tempi per le seguenti situazioni:

I. K = 0 e Q = 0 inizialmente per tutti e quattro i flip-flop

II. J = 0 e Q = 1 inizialmente per tutti e quattro i flip-flop

Le forme d'onda mostrano le importanti differenze tra i due tipi fondamentali di flip-flop. Nel caso I, le uscite Q sono inizialmente allo 0 logico. Durante il primo impulso di clock l'ingresso J cambia stato solo quando il CLOCK è abilitato. Solamente i flip-flop 7473 e 7476 cambiano stato. Questi due flip-flop sono di tipo level-triggered e cambiano lo stato di uscita sul fronte negativo del primo impulso di clock. Il flip-flop 7470 cambia lo stato logico con il fronte positivo del secondo impulso di clock. Si noti che l'ingresso J è all'1 logico quando si forma questo fronte positivo [se J è allo 0 logico quando si ha il fronte positivo, il flip-flop 7470 rimane nello stato precedente]. Finalmente, il flip-flop 74106 cambia con il fronte negativo del terzo impulso di clock, in coincidenza del quale si ha l'ingresso J all'1 logico.

Nel caso II, tutti e quattro i flip-flop passano da Q = 1 a Q = 0, ma anche in questo caso, in tempi differenti. Durante il primo impulso di clock, l'ingresso K cambia stato *solamente* mentre il CLOCK è abilitato, e non in coincidenza di un qualsiasi fronte d'impulso di clock. Conseguentemente, solamente i flip-flop 7473 e 7476 ritornano allo stato logico 0 con il fronte negativo del primo impulso di clock. L'ingresso K è all'1 logico in coincidenza con il fronte positivo del secondo impulso di clock, conseguentemente il flip-flop 7470 ritorna a Q = 0.

Finalmente, l'ingresso K è allo stato logico 1 in coincidenza con il fronte negativo del terzo impulso di clock e quindi il flip-flop 74106 ritorna immediatamente a Q = 0.

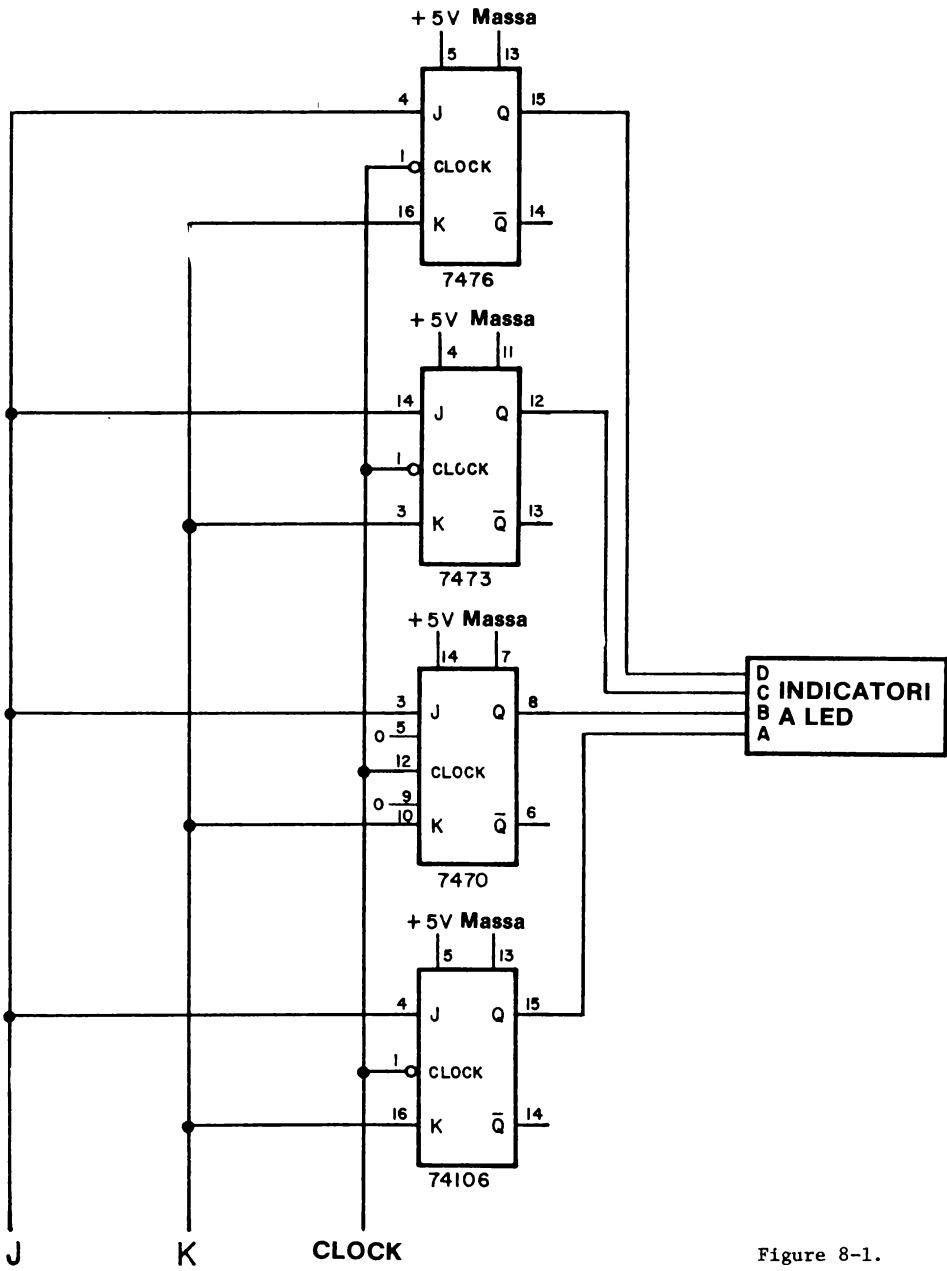
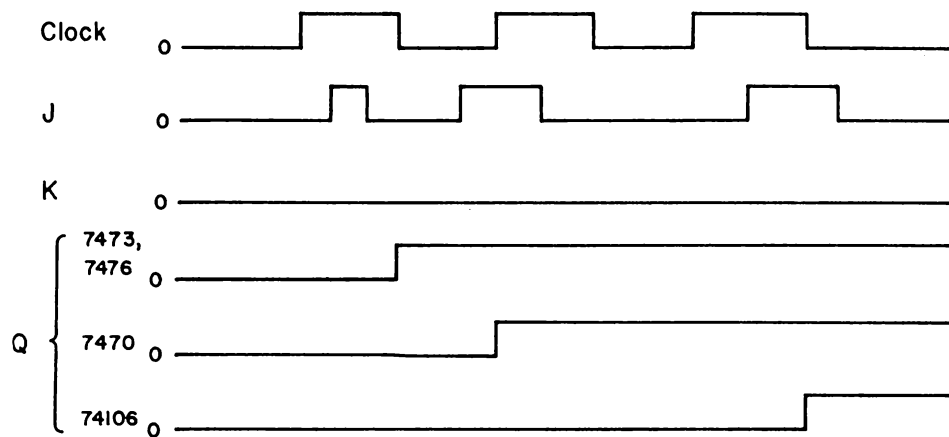
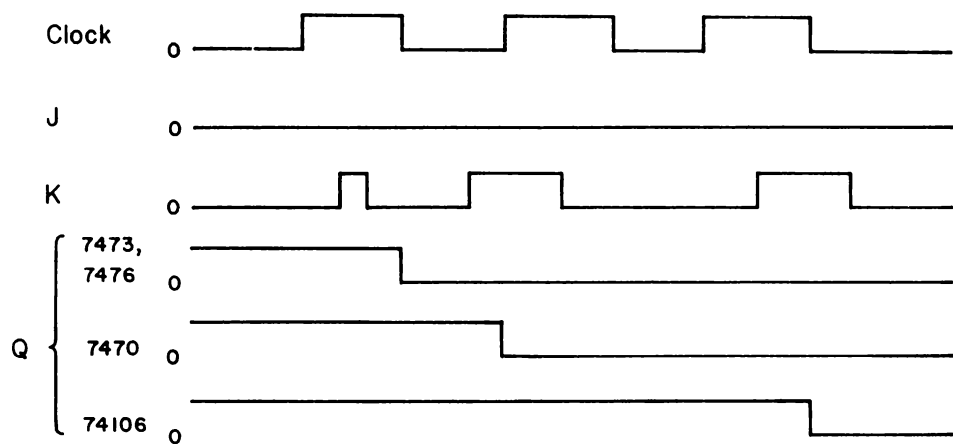
In generale i flip-flop 7470 e 74106, che sono del tipo edge-triggered sono più facili da usare quando gli ingressi J e K cambiano stato velocemente. Se si usano i flip-flop 7473, 7476, 74107 e simili, gli ingressi J e K devono essere mantenuti allo stato logico desiderato per un tempo adeguato al corretto funzionamento dei flip-flop.

+5V Massa
5
13
4
J
Q
15
1
CLOCK
16
K
Q̄
14
7476
+5V Massa
4
11
14
J
Q
12
1
CLOCK
3
K
Q̄
13
7473
+5V Massa
14
7
3
J
Q
8
0
5
12
CLOCK
0
9
10
K
Q̄
6
7470
+5V Massa
5
13
4
J
Q
15
1
CLOCK
16
K
Q̄
14
74106
D
C
B
A
INDICATORI
A LED
J
K
CLOCK

Figure 8-1.

CASO I

Clock
0
J
0
K
0
Q
7473,
7476
0
7470
0
74106
0

CASO II

Clock
0
J
0
K
0
Q
7473,
7476
0
7470
0
74106
0

CONFRONTO TRA VARI TIPI DI LATCH

Abbiamo detto precedentemente che un *latch* è un flip-flop che memorizza i dati [presenti sul suo ingresso di dati D] quando riceve un impulso di clock. I latch possono acquisire e memorizzare dati sia sul fronte positivo che sul fronte negativo di un impulso di clock. E' utile confrontare il funzionamento di due latch della serie 7400 - gli integrati 7474 e 7475 - con tre flip-flop JK della serie 7400 - gli integrati 7470, 7476 e 74106 - collegati come latch con l'aiuto di un inverter 7404 connesso tra gli ingressi J e K.

Come mostrato in Figura 8-42, l'inverter 7404 converte un flip-flop JK in un latch tipo D assicurando che l'ingresso K sia sempre il complemento dell'ingresso J e viceversa. Collegando i cinque latch come mostrato in Figura 8-42, si è sicuri che tutti i latch ricevano sia i dati, D, sia il clock contemporaneamente.

Nelle seguenti pagine sono mostrati due diagrammi dei tempi che aiutano a distinguere il funzionamento dei latch nei due seguenti casi:

I. L'ingresso di dati, D, non cambia stato durante un impulso di clock.

II. L'ingresso di dati, D, cambia stato durante un impulso di clock.

Per interpretare il funzionamento dei latch possiamo utilizzare le seguenti regole:

Latch 7474: *se l'ingresso D è allo stato logico 1, l'uscita Q si porta o resta allo stato logico 1 con il fronte positivo dell'impulso di CLOCK. Se l'ingresso D è allo stato logico 0, l'uscita Q si porta o resta allo stato logico 0 con il fronte positivo dell'impulso di CLOCK.*

Latch 7475: *se l'ingresso D è allo stato logico 1 in coincidenza con un fronte negativo, normalmente il secondo, dell'impulso di clock, l'uscita Q si porta allo stato logico 1. Se l'ingresso D è allo stato logico 0 con il fronte negativo dell'impulso di clock, l'uscita Q si porta allo stato logico 0. Quando l'ingresso di clock è alto. cioé allo stato logico 1. l'uscita Q segue lo stato logico dell'ingresso D.*

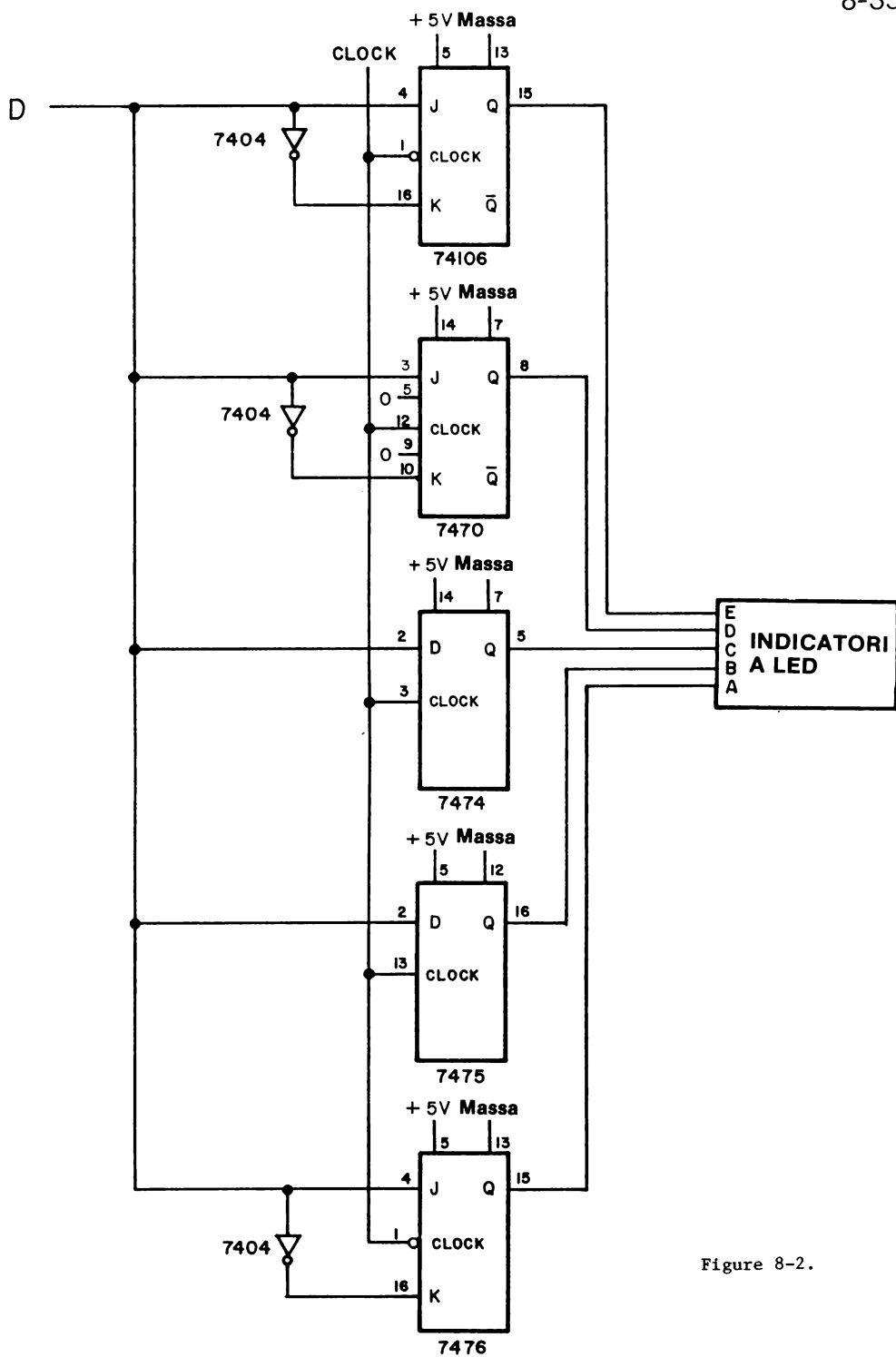
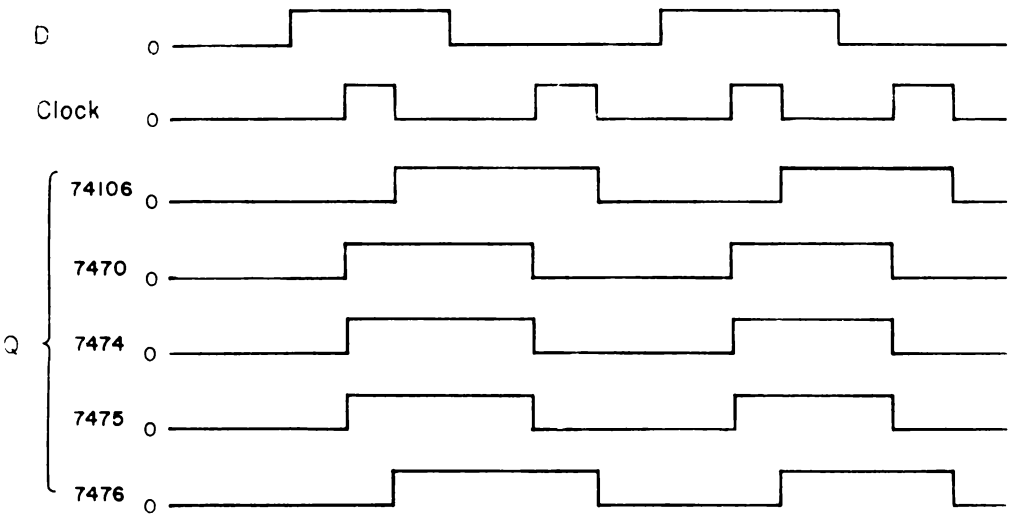
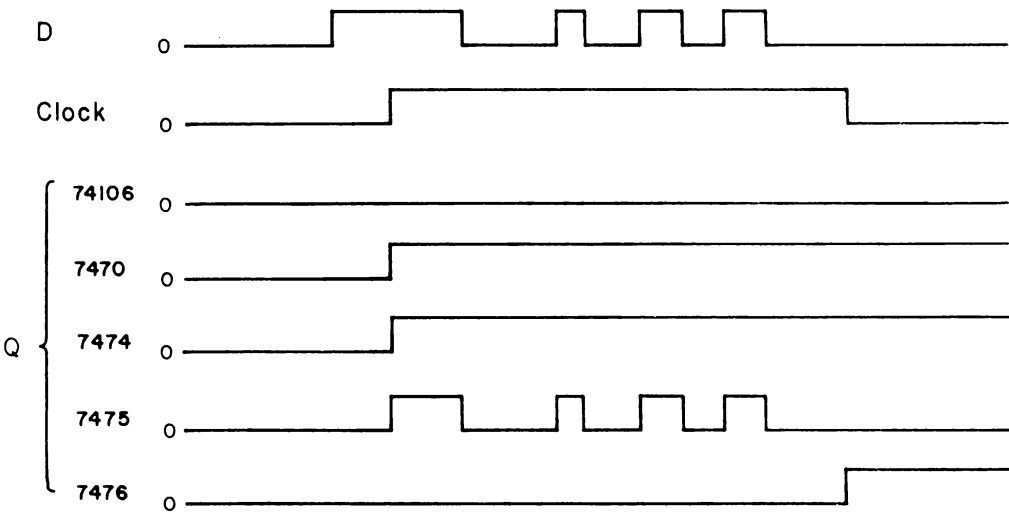
Flip-flop JK 74106 collegato come latch: *se l'ingresso D è allo stato logico 1 con il fronte negativo dell'impulso di CLOCK, l'uscita assume lo stato logico 1. Se l'ingresso D è allo stato logico 0 con il fronte negativo dell'impulso di CLOCK, l'uscita assume lo stato logico 0.*

Flip-flop JK 7470 collegato come latch: *se l'ingresso D è allo stato logico 1 con il fronte positivo dell'impulso di CLOCK, l'uscita Q si porta o resta allo stato logico 1 con il fronte positivo dell'impulso di CLOCK. Se l'ingresso D è allo stato logico 0 con il fronte positivo dell'impulso di CLOCK l'uscita Q si porta o resta allo stato logico 0.*

Flip-flop JK 7476 collegato come latch: *se l'ingresso D resta allo stesso stato logico per l'intera durata dell'impulso di CLOCK, il latch 7476 opera come il latch 74106. Se l'ingresso D cambia stato logico dopo il fronte positivo dell'impulso di CLOCK e prima del fronte negativo dell'impulso di CLOCK, si applica la seguente regola: l'uscita Q cambia sempre nello stato logico <u>opposto</u> a quello presente inizialmente sull'uscita Q prima dell'impulso di CLOCK. Questo cambiamento di stato logico avviene con il fronte negativo dell'impulso di CLOCK.*

D
CLOCK
+ 5V Massa
5
13
4
J
Q
15
7404
1
CLOCK
16
K
Q̄
74106
+ 5V Massa
14
7
3
J
Q
8
0
5
7404
12
CLOCK
0
9
10
K
Q̄
7470
+ 5V Massa
14
7
2
D
Q
5
3
CLOCK
7474
E
D
C
B
A
INDICATORI
A LED
+ 5V Massa
5
12
2
D
Q
16
13
CLOCK
7475
+ 5V Massa
5
13
4
J
Q
15
7404
1
CLOCK
16
K
7476

Figure 8-2.

CASO I
D
0
Clock
0
Q
74106
0
7470
0
7474
0
7475
0
7476
0
CASO II
D
0
Clock
0
Q
74106
0
7470
0
7474
0
7475
0
7476
0

Potete verificare queste regole studiando i due gruppi di forme d'onda relativi ai latch 7470, 7474, 7475, 7476 e 74106. Il latch 7475 è di tipo particolare, in quanto "segue" l'ingresso D mentre l'ingresso di clock è allo stato logico 1. Il secondo gruppo di diagrammi dei tempi mostra la differenza di funzionamento tra i latch 74106 e 7676. Non vi consigliamo di usare i flip-flop 7473, 7476, 74107 ecc. come latch a meno che vogliate scoprire le caratteristiche speciali di tali latch.

MULTIVIBRATORI MONOSTABILI

Prima, in questo Capitolo, abbiamo distinto tra tre tipi di componenti:

- elemento bistabile: possiede due stati logici stabili
- elemento monostabile: possiede un solo stato logico stabile
- elemento astabile: non possiede uno stato logico stabile.

Gli elementi astabili passano continuamente da uno stato logico all'altro; essi sono utilissimi come generatori di "clock" od oscillatori. Gli elementi bistabili possono essere fatti passare da uno stato logico all'altro, e possono rimanere in uno stato, sinché non si abbia un nuovo segnale in ingresso; essi sono utili come latch e memorie. Gli elementi monostabili possiedono un solo stato stabile; essi possono portarsi nello stato logico opposto, ma vi rimangono solamente per un tempo limitato, dopo di che ritornano nello stato logico iniziale. Graf ha definito un *multivibratore monostabile* come segue:

Multivibratore monostabile (Monostable multivibrator) — Un circuito avente solamente uno stato logico stabile, può essere forzato a cambiare il proprio stato logico ma solamente per un intervallo di tempo predeterminato trascorso il quale esso ritorna nello stato logico originario. Esso é chiamato anche multivibratore one-shot, multivibratore single-shot, o multivibratore start-stop.[1]

L'uso principale dei multivibratori monostabili consiste nel *creare impulsi di durata conosciuta da impulsi di durata sconosciuta.*

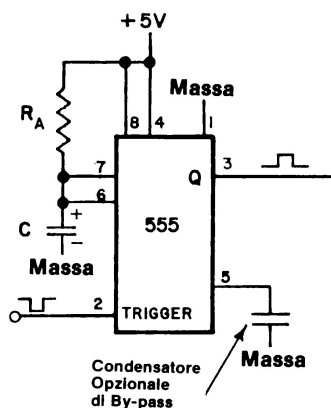
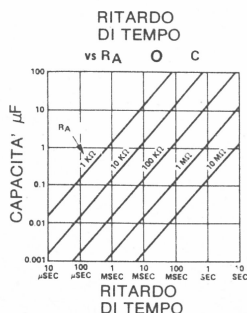
Potrete facilmente incontrare quattro circuiti integrati aventi la funzione di multivibratore monostabile:

- il timer 555 collegato come multivibratore monostabile
- il monostabile 74121 con ingressi con trigger di Schmitt
- il monostabile "retriggerable" con ingresso di clear
- il doppio monostabile "retriggerable" 74123 con ingresso di clear

Secondo Lancaster,[6] il timer 555 e la sua versione doppia (cioé due timer 555 in un singolo circuito integrato) è la miglior scelta per generare impulsi che abbiano una durata da microsecondi ad ore, mentre i monostabili 74121, 74122 e 74123 vengono preferiti per generare impulsi che abbiano una durata compresa tra 100 nanosecondi e centinaia di microsecondi. Due di questi circuiti integrati non sono una sorpresa per voi: avete usato il monostabile 74121 negli Esperimenti 6 e 9 ed il timer 555 (come un elemento astabile) negli Esperimenti 8 e 9 del Capitolo 4.

La disposizione dei pin del timer 555 è fornita nel Capitolo 4, Esperimenti 6 e 9; la disposizione dei pin degli integrati 74121, 74122 e 74123 è stata fornita in questo Capitolo insieme agli altri flip-flop della serie 7400. Di maggior uso, tuttavia, sono gli schemi elettrici che mostrano come collegare i monostabili. Essi saranno forniti più avanti e nell'Esperimento N. 12.

Il Monostabile 555

Qui sotto si ha lo schema elettrico di come collegare il timer 555 come multivibratore monostabile.

Il condensatore di temporizzazione collegato tra il pin 6 e massa si carica sino ai due terzi di +5 V, attraverso il resistore di temporizzazione, R_A, quando il 555 riceve un impulso di trigger. Al raggiungimento di tale tensione, C si scarica rapidamente a massa. L'uscita sul pin 3 rimane all'1 logico per tutta la durata del fenomeno. La relazione tra durata dell'impulso T, e la costante di tempo R_AC, è data dall'equazione $T = 1{,}1\ R_AC$. Quindi, se $R_A = 1\ M\Omega$ e $C = 0{,}22\ \mu F$, la durata T dell'impulso sarà uguale a 0,24 secondi. Il grafico seguente, cortesemente fornitoci dalla Signetics Corporations, mostra la capacità e i resistori necessari per avere impulsi in uscita varianti tra 10 microsecondi e 10 secondi.

Valori raccomandati per il condensatore e il resistore di temporizzazione sono:

- C: minimo 500 pF, massimo limitato dalle correnti di perdita del condensatore
- R: minimo 1000 Ω, massimo 3,3 Ω

L'impulso di trigger dovrebbe possedere una durata massima di un quarto rispetto a quella dell'impulso di uscita. Il problema principale del monostabile 555 consiste nel fatto che *gli impulsi di trigger devono essere di durata inferiore rispetto agli impulsi di uscita. Per esempio è difficile generare impulsi di durata minore di 0,1 sec. usando un monostabile 555 come trigger.* Si ricordi inoltre che *il segnale di trigger collegato al pin 2 deve rimanere allo stato logico 1, mentre quando esso diventa basso il monostabile 555 inizia a generare l'impulso in uscita. Lancaster fornisce un certo numero di applicazioni interessanti del timer 555.*

I Monostabili 74121, 74122 e 74123

La disposizione dei pin di questi tre monostabili è stata data precedentemente, insieme agli altri flip-flop della serie 7400. Si veda il paragrafo "Confronto tra vari tipi di Flip-flop" in questo capitolo. Gli schemi elettrici che mostrano un possibile modo di utilizzo di ciascuno dei tre suddetti monostabili sono forniti nell'Esperimento N. 12 di questo Capitolo. Le caratteristiche dettagliate, cortesemente fornite dalla Texas Instruments Incorporated, sono date nelle seguenti due pagine. Per ora, dovrete avere la capacità di leggere queste caratteristiche e ricavarne tutte le informazioni che vi sono necessarie. Fate particolare attenzione ai quattro grafici che pongono in relazione tra loro la capacità di temporizzazione C_{ext} la resistenza di temporizzazione R_{ext} e la durata degli impulsi in uscita. La dicitura "ext" sta per esterna. Si noti infine l'uso di un diodo esterno quando i monostabili 74122 e 74123 sono connessi ad una C_{ext} più grande di 1000 pF, cosa che può succedere facilmente.

Vi sono due termini che non avete finora mai incontrato, ingresso con *trigger di Schmitt* e *multivibratore monostabile "retriggerable". Secondo Graf,*[1] un trigger di Schmitt è un generatore di impulsi bistabile nel quale un impulso di uscita di ampiezza fissa esiste solamente finché la tensione di ingresso non supera un certo valore DC.
Il circuito può trasformare una forma d'onda di ingresso che cambia lentamente in una forma d'onda di uscita avente transizioni rapide. Normalmente vi è un'*isteresi* tra il più alto e il più basso livello di trigger. Il termine isteresi è usato ogni qualvolta un dispositivo od un sistema risponda differentemente ad un segnale crescente e ad un segnale decrescente.

In un monostabile "retriggerable", si può fornire un impulso di trigger prima che l'impulso in uscita sia terminato, estendendo così la durata dell'impulso di uscita. Questa caratteristica permette di generare impulsi di durata molto grande usando i monostabili 74122 e 74123.

Vi raccomandiamo di studiare l'esperimento N. 12 di questo Capitolo, sia che lo realizziate o meno. Vi raccomandiamo inoltre di ritornare agli Esperimenti dal N. 6 al N. 9 del Capitolo 4 e di ripeterli. Scambiate tra loro liberamente i quattro monostabili descritti nell'Esperimento N. 12 di questo Capitolo durante la realizzazione dell'Esperimento N. 9 del Capitolo N. 4. Potrete conoscere meglio i trigger di Schmitt nel Capitolo N. 10. L'Esperimento N. 12 non utilizza gli ingressi con trigger di Schmitt.

description

These multivibrators feature dual negative-transition-triggered inputs and a single positive-transition-triggered input which can be used as an inhibit input. Complementary output pulses are provided.

Pulse triggering occurs at a particular voltage level and is not directly related to the transition time of the input pulse. Schmitt-trigger input circuitry (TTL hysteresis) for the B input allows jitter-free triggering from inputs with transition rates as slow as 1 volt/second, providing the circuit with an excellent noise immunity of typically 1.2 volts. A high immunity to V_{CC} noise of typically 1.5 volts is also provided by internal latching circuitry.

Once fired, the outputs are independent of further transitions of the inputs and are a function only of the timing components. Input pulses may be of any duration relative to the output pulse. Output pulse length may be varied from 40 nanoseconds to 28 seconds by choosing appropriate timing components. With no external timing components (i.e., R_{int} connected to V_{CC}, C_{ext} and R_{ext}/C_{ext} open), an output pulse of typically 30 or 35 nanoseconds is achieved which may be used as a d-c triggered reset signal. Output rise and fall times are TTL compatible and independent of pulse length.

Pulse width is achieved through internal compensation and is virtually independent of V_{CC} and temperature. In most applications, pulse stability will only be limited by the accuracy of external timing components.

Jitter-free operation is maintained over the full temperature and V_{CC} ranges for more than six decades of timing capacitance (10 pF to 10 μF) and more than one decade of timing resistance (2 kΩ to 30 kΩ for the SN54121/SN54L121 and 2 kΩ to 40 kΩ for the SN74121/SN74L121). Throughout these ranges, pulse width is defined by the relationship $t_{w(out)} = C_T R_T \ln 2 \approx 0.7\, C_T R_T$. In circuits where pulse cutoff is not critical, timing capacitance up to 1000 μF and timing resistance as low as 1.4 kΩ may be used. Also, the range of jitter-free output pulse widths is extended if V_{CC} is held to 5 volts and free-air temperature is 25°C. Duty cycles as high as 90% are achieved when using maximum recommended R_T. Higher duty cycles are available if a certain amount of pulse-width jitter is allowed.

TYPICAL CHARACTERISTICS

OUTPUT PULSE WIDTH vs TIMING RESISTOR VALUE

FIGURE 6

OUTPUT PULSE WIDTH vs EXTERNAL CAPACITANCE

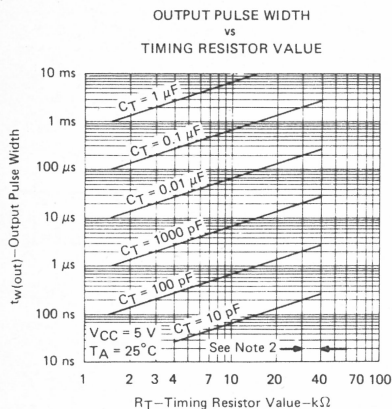
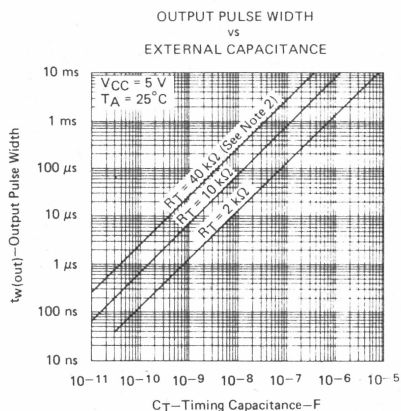



FIGURE 7

§ Data for temperatures below 0°C and above 70°C are applicable for SN54121 and SN54L121 only.

NOTE 2: These values of resistance exceed the maximum recommended for use over the full temperature range of the SN54121 and SN54L121.

74121 MONOSTABLE MULTIVIBRATORS WITH SCHMITT-TRIGGER INPUTS

description

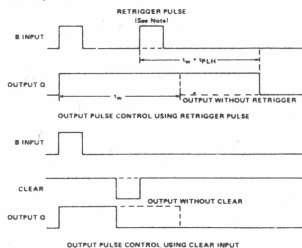
The '122, '123, 'L122, and 'L123 multivibrators feature d-c triggering from gated low-level-active (A) and high-level-active (B) inputs, and also provide overriding direct clear inputs. Complementary outputs are provided. The retrigger capability simplifies the generation of output pulses of extremely long duration. By triggering the input before the output pulse is terminated, the output pulse may be extended. The overriding clear capability permits any output pulse to be terminated at a predetermined time independently of the timing components R and C. Figure A below illustrates triggering the one-shot with the high-level-active (B) inputs.

NOTE: Retrigger pulse must not start before 0.22 C_{ext} (in picofarads) nanoseconds after previous trigger pulse.

FIGURE A—TYPICAL INPUT/OUTPUT PULSES

These monostables are designed to provide the system designer with complete flexibility in controlling the pulse width, either to lengthen the pulse by retriggering, or to shorten by clearing. The '122 and 'L122 each has an internal timing resistor which allows the circuit to be operated with only an external capacitor, if so desired. Applications requiring more precise pulse widths (up to 28 seconds) and not requiring the clear feature can best be satisfied with '121 or 'L121.

The output pulse is primarily a function of the external capacitor and resistor. For $C_{ext} > 1000$ pF, the output pulse width (t_w) is defined as:

$$t_w = K \cdot R_T \cdot C_{ext} \left(1 + \frac{0.7}{R_T}\right)$$

where

R_T is in kΩ (either internal or external timing resistor),
C_{ext} is in pF,
t_w is in ns,
K is 0.32 for '122, 0.28 for '123, 0.37 for 'L122, 0.33 for 'L123.

For pulse widths when $C_{ext} \leq 1000$ pF, see Figures B and C.

'122, '123
TYPICAL OUTPUT PULSE WIDTH
vs
EXTERNAL TIMING CAPACITANCE

FIGURE B

'L122
TYPICAL OUTPUT PULSE WIDTH
vs
EXTERNAL TIMING CAPACITANCE

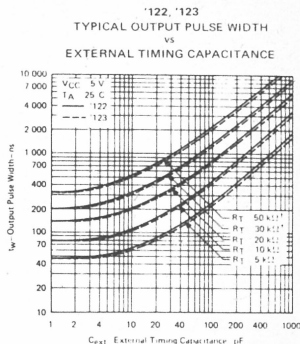
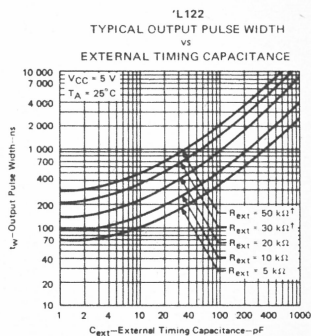



FIGURE C

†These values of resistance exceed the maximum recommended for use over the full temperature range of the SN54' and SN54L' circuits.

TYPICAL APPLICATION DATA

To prevent reverse voltage across C_{ext}, it is recommended that the method shown in Figure E be employed when using electrolytic capacitors and in applications utilizing the clear function. In all applications using the diode, the pulse width is:

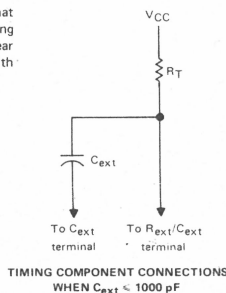
$$t_w = K_D \cdot R_{ext} \cdot C_{ext} \left(1 + \frac{0.7}{R_{ext}}\right)$$

where

R_{ext} is in kΩ,
C_{ext} is in pF,
t_w is in ns,
K_D is 0.28 for '122, 0.25 for '123, 0.33 for 'L122, and 0.29 for 'L123.

V_{CC}
R_T
C_{ext}
To C_{ext} terminal
To R_{ext}/C_{ext} terminal

TIMING COMPONENT CONNECTIONS WHEN $C_{ext} \leq 1000$ pF

FIGURE D

TIMING COMPONENT CONNECTIONS WHEN C_{ext} > 1000 pF AND CLEAR IS USED

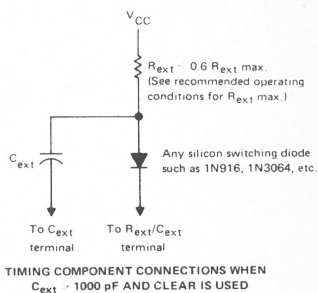



FIGURE E

INTRODUZIONE AGLI ESPERIMENTI

In questo Capitolo studierete sette differenti flip-flop e quattro differenti multivibratori monostabili. Potrete inoltre osservare molte delle più importanti caratteristiche dei circuiti integrati quali per esempio

- la differenza tra “Edge triggering” e “Level triggering”
- ingressi di PRESET e CLEAR
- ingressi J e K
- la trasformazione di un flip-flop J-K in latch
- la differenza tra il timer 555 ed i monostabili della serie 7400

Nell’esperimento N. 2 potrete memorizzare l’uscita di un contatore 7490 e rappresentarla su di un dispaly a LED a sette segmenti. Questo è un Esperimento semplice ma veramente importante. Nell’Esperimento N. 11 potrete realizzare un sistema di sincronizzazione di impulsi. Infine nell’Esperimento N.12 userete i monostabili 74121, 74122 e 74123 per generare gli impulsi di trigger adatti al monostabile 555, più lento.

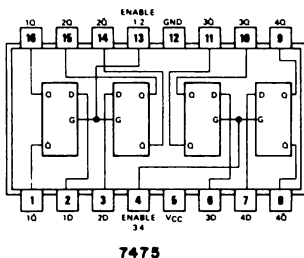
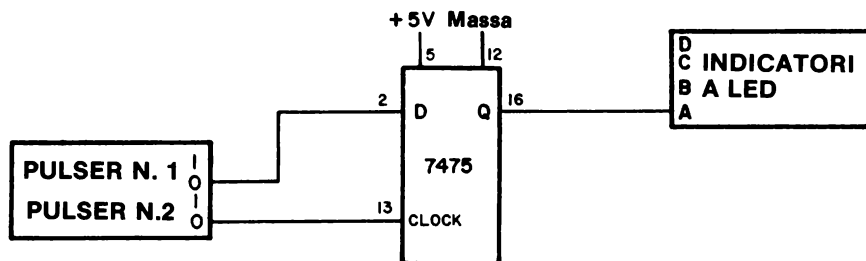
Gli esperimenti in questo Capitolo possono essere classificati in funzione del tipo flip-flop, latch o multivibratore monostabile usato

Esperimento N.	Circuiti integrati
1	7475
2	7475
3	7474
4	7474 e 7475
5	7474
6	7470, 7474, 7475 e 74106
7	7476
8	7470, 7473, 7476 e 74106
9	7474 e 7475
10	7474, 7475, 74175 e 74193
11	7474 in un sincronizzatore
12	555, 74121, 74122 e 74123

ESPERIMENTO N. 1

Scopo

Questo esperimento prova il funzionamento di un semplice latch 7475.

Configurazione dei pin del circuito integrato

Schema del circuito

Passo 1

Collegate il semplice circuito e fornite tensione al breadboard. Eseguite le operazioni e disegnate il diagramma dei tempi complessivo per l'ingresso di gate [generatore di impulsi N. 1], per l'ingresso di DATI o D [generatore di impulsi N. 2] e per l'uscita memorizzata Q [indicatore a LED] seguendo la presente procedura:

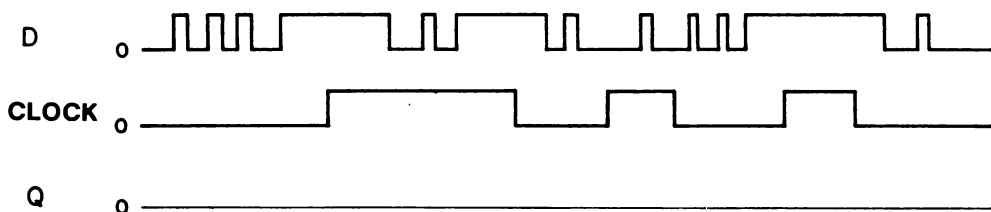
- Premete e rilasciate il pulsante del generatore di impulsi N. 1 tre volte.
- Premete e rilasciate il pulsante del generatore di impulsi N. 2 tre volte.
- Premete il pulsante del generatore di impulsi N. 1 e mantenetelo premuto.

- Premete e rilasciate il pulsante del generatore di impulsi N. 2 tre volte mentre il pulsante del generatore di impulsi N. 1 resta premuto.
- Premete il pulsante del generatore di impulsi N. 2 e mantenetelo premuto. Ora sia il pulsante del generatore di impulsi N. 1 che il pulsante del generatore d'impulsi N. 2 sono premuti.
- Rilasciate il pulsante del generatore di impulsi N. 1 quindi il N. 2.

Segnate il vostro diagramma dei tempi nello spazio seguente.

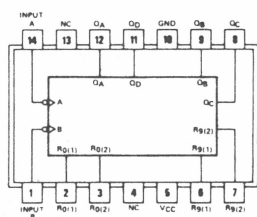
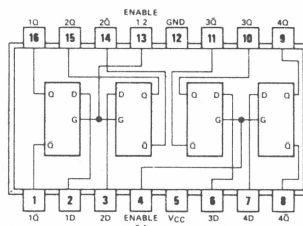
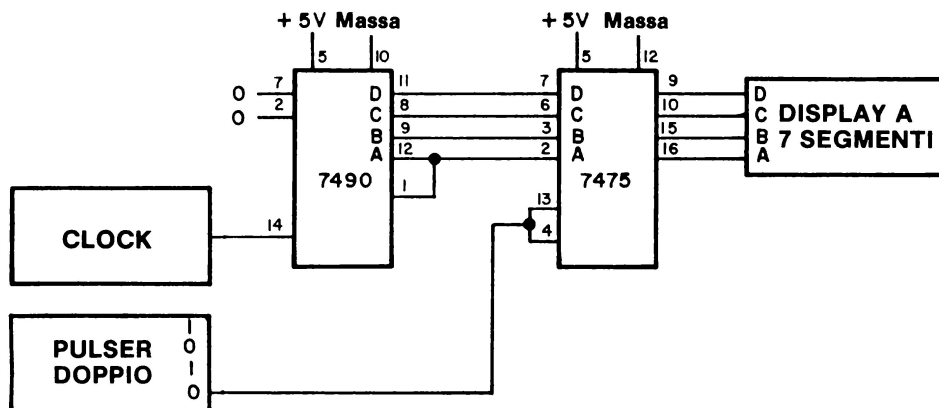
Qual'è lo stato logico finale dell'uscita Q del latch 7475 in seguito alle operazioni precedenti?

Domande

1. Disegnate il diagramma dei tempi dell'uscita Q del latch, secondo il diagramma dei tempi dell'ingresso D e dell'ingresso di CLOCK segnato qui sotto. Qual'è lo stato finale dell'uscita Q del latch?

ESPERIMENTO N. 2

Scopo

Questo esperimento consente di "memorizzare" le uscite di un contatore decimale 7490 usando quattro latch bistabili 7475 che sono abilitati insieme.

Configurazione dei pin dei circuiti integrati

Schema del circuito

Passo 1

Collegate il circuito come mostrato sopra. Avrete bisogno di usare due differenti frequenze di clock, una frequenza molto bassa come per esempio da 0,1 ad 1 Hz, ed una frequenza molto alta, che superi 1000 Hz. Ponete l'uscita del clock alla frequenza bassa usando o l'apposito commutatore o un condensatore scelto appositamente. Il nostro clock è costituito da un timer 555 ed abbiamo usato un condensatore da 2 μF per generare la frequenza bassa.

Passo 2

Applicate l'alimentazione alla piastra. Non dovrà apparire nulla; non dovrete cioé vedere alcun cambiamento sul display a sette segmenti. Quale numero o simbolo osservate sul display?

Passo 3

Premete il pulsante del generatore di impulsi (pulser) e mantenetelo premuto. Il display mostrerà un qualsiasi altro numero e quindi conterà lentamente. Rilasciate il pulsante appena il display sarà passato dal numero 2 al numero 3. Osservate qualche ulteriore cambiamento sul display oppure il numero 3 resta fisso?

Nel nostro caso, la cifra decimale 3 è rimasta rappresentata sul display costantemente. Quindi noi abbiamo memorizzato una parola BCD di 4 bit, 0011, utilizzando quattro latch 7475 le cui uscite sono collegate ad un display a LED a sette segmenti!

Passo 4

Usando opportunamente il pulser memorizzate la cifra decimale 7 sul display. Dopo di che questa cifra resta stabile sul dispaly?

Passo 5

Quando il latch effettivamente memorizza un numero, quando voi premete il pulsante o quando lo rilasciate?

Passo 6

Ponete ora il clock ad una frequenza elevata. Più elevata è e meglio è, purché non superi 10 kHz. Premete il pulser ed osservate che i numeri mostrati dal display cambiano così velocemente da mostrare apparentemente null'altro che il numero 8. Rilasciate il pulser ed osservate come avete memorizzato una delle dieci cifre decimali. L'azione di memorizzazione avviene nell'istante in cui il pulser viene rilasciato, ma il processo è troppo veloce per l'occhio per essere seguito. E' sostanzialmente impossibile per noi predire quale numero apparirà sul display quando rilasciamo il pulsante.

Passo 7

Premete e rilasciate il pulser varie volte, potrete notare che, in generale, appariranno sul dispaly cifre sempre differenti. Meno tempo impiegherete a premere e rilasciare il pulser e più facilmente potrete osservare come sia rapida l'operazione di memorizzazione.

Discussione

I latch sono usati nei calcolatori e nelle altre apparecchiature digitali per acquisire e memorizzare informazioni digitali a velocità molto elevate. Mediante l'uso di gate e flip-flop, è possibile memorizzare solamente le informazioni desiderate. Tali circuiti operano quindi in modo totalmente diverso rispetto al circuito qui descritto, mediante il quale si possono memorizzare dati unici solamente se la sua velocità di cambiamento è estremamente lenta.

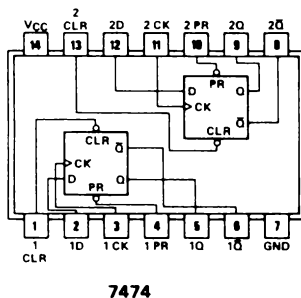
Domande

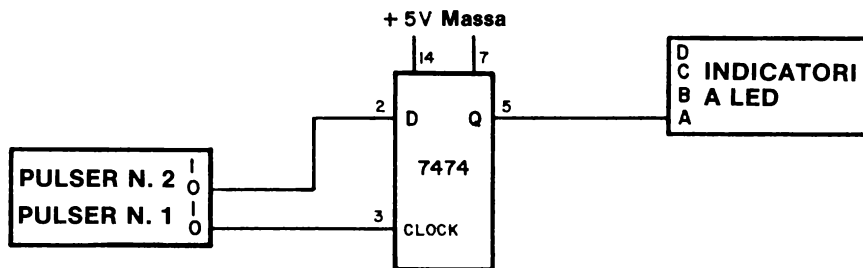
1. In questo esperimento voi avete memorizzato le uscite DCBA di un contatore decimale 7490. Siete capaci di suggerire altri tipi di circuiti integrati i cui ingressi od uscite sia utile memorizzare? Questa è una questione aperta, fate del vostro meglio.

ESPERIMENTO N. 3

Scopo

Questo esperimento consiste nella prova di un latch 7474, del tipo D "positive-edge-triggered flip-flop".

Configurazione dei pin del circuito integrato

7474

Schema del circuito

Passo 1

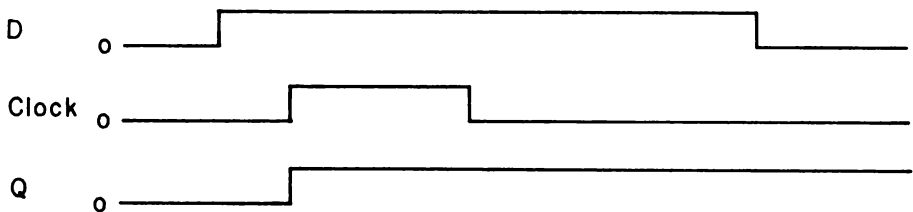
Questo circuito è simile a quello dato nell'Esperimento N. 1; la differenza consiste nel fatto che ora state usando un integrato 7474 invece che 7475.

In questo esperimento osserverete che questo particolare latch opera in modo differente rispetto al latch 7475.

Passo 2

Collegate il circuito come mostrato. Applicate alimentazione al breadboard. Premete il pulsante N. 2, che è connesso all'ingresso D, e mantenetelo premuto. Premete ora e rilasciate il pulser N. 1, che è connesso all'ingresso di clock. L'indicatore a LED dovrà illuminarsi dopo questa operazione. Nello spazio seguente disegnate il diagramma dei tempi per l'ingresso D, l'ingresso di clock e l'uscita Q. Prima che la vostra mano si stanchi, potete rilasciare il pulser N. 2. Potete osservare come l'indicatore a LED resta acceso. E' veramente utile possedere un elemento di memoria, non è vero?

Passo 3

Per aiutarvi nel disegno del diagramma dei tempi, vi forniamo i nostri risultati del passo 1. Notate come esistano due livelli logici in ciascun caso, "0 logico" e "1 logico". Il pulser N. 2 che corrisponde all'ingresso D, cioé al pin 2, è premuto per più tempo che il pulser N. 1, che è collegato all'ingresso di clock. L'uscita Q rimane allo stato logico 1 indefinitamente una volta che i dati sono stati memorizzati.

Passo 4

Premete ora il pulser N. 1 e rilasciatelo rapidamente. L'indicatore a LED dovrà spegnersi e rimanere spento, indicando che ora voi avete memorizzato uno stato logico 0.

Passo 5

Nei passi precedenti, il 7474 era stato utilizzato in modo simile al latch 7475. Potrete ora osservare in che cosa i due latch differiscano. Premete il pulser N. 2 e tenetelo premuto. Premete ora il pulser N. 1 e mantenetelo premuto; rilasciate e premete ripetutamente il pulser N. 2. All'inizio l'indicatore a LED si sarà acceso, ma cambierà stato quando voi rilascerete e premerete ripetutamente il pulser N. 2 con l'ingresso di clock, cioé il pin 2, allo stato logico 1?

La risposta a questa importante domanda è NO. Una volta che i dati sono memorizzati, sinché l'ingresso di clock è allo stato logico 1, non avvengono ulteriori cambiamenti dello stato d'uscita! Ciò è in contrasto con il funzionamento del circuito integrato 7475. Per poter realizzare un confronto tra i due integrati, dovrete aspettare fino ai prossimi esperimenti, nei quali confronterete i due latch punto per punto. Disegnate il diagramma dei tempi.Per l'esperimento che avete eseguito in questo passo. Disegnate il diagramma dei tempi per l'ingresso D, l'ingresso di clock e l'uscita Q.

ESPERIMENTO N. 4

Scopo

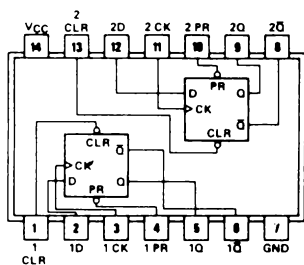
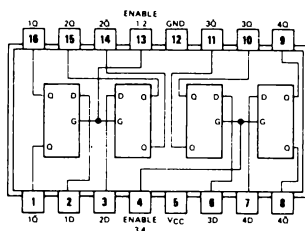
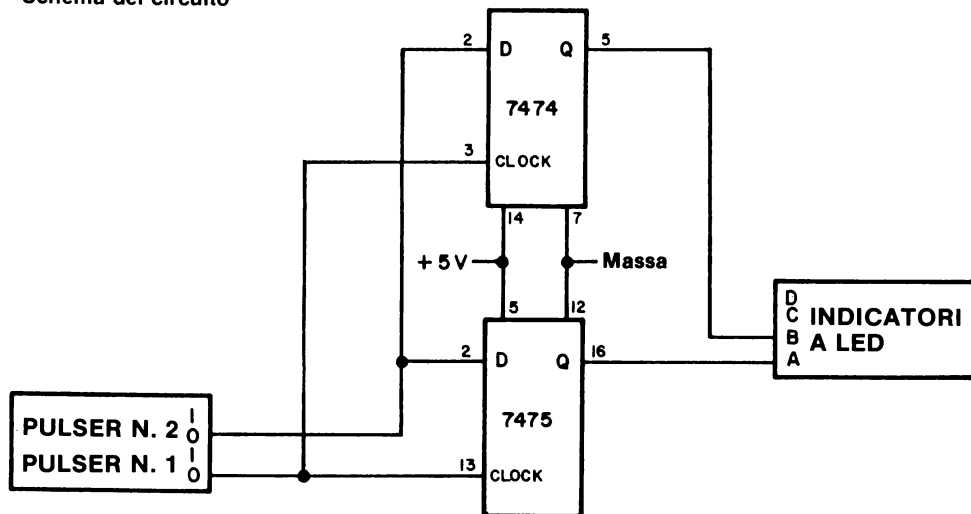
Questo esperimento consente il confronto del funzionamento dei latch 7474 e 7475 punto per punto al fine di osservarne la differenza.

Configurazioni dei pin dei circuiti integrati

7474

7475

Schema del circuito

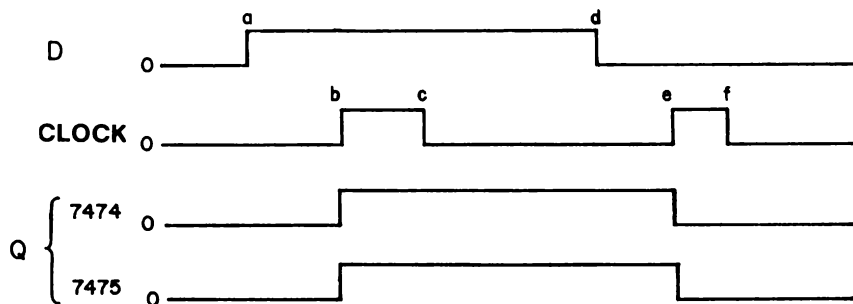
D
Q
7474
CLOCK
+5V
Massa
D
Q
7475
CLOCK
PULSER N. 2
PULSER N. 1
D
C
B
A
INDICATORI A LED

Passo 1

Questo è un esperimento importante, in quanto vi fornirà la maggior parte delle risposte. Inoltre sarà data grande importanza all'uso dei diagrammi dei tempi, in quanto saranno decisivi nella ricerca delle ragioni per le quali il latch 7474 opera differentemente dal latch 7475. Notate che i due generatori d'impulsi sono collegati ad entrambi i latch. Ciò assicura che entrambi i latch riceveranno i segnali di clock o di dati D allo stesso tempo. Qualsiasi differenza tra i due latch non potrà essere attribuita a differenze di temporizzazione.

Passo 2

Collegate il circuito come mostrato nello schema. Notate che voi usate l'uscita "0" dei generatori d'impulsi. Ciò significa che l'uscita del generatore d'impulsi è allo stato logico 0 sinché non premete il pulser a questo punto l'uscita passerà allo stato logico 1. Rilasciando il pulser, l'uscita ritornerà allo stato logico 0.

Passo 3

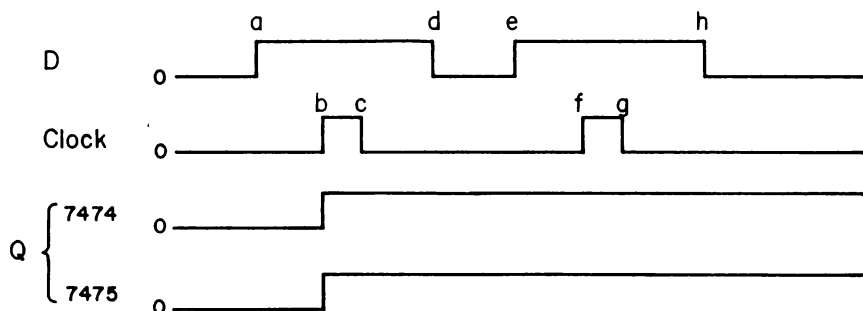
Eseguiamo ora l'esperimento mostrato nel diagramma dei tempi seguente. Applichiamo tensione al breadboard ed eseguiamo le operazioni mostrate per l'ingresso D e per l'ingresso di clock. Osservate gli indicatori a LED e determinate se le uscite sono identiche a quelle mostrate.

Osserverete che le uscite dei latch 7475 e 7474 sono le stesse. Se avrete lavorato comprendendo i diagrammi dei tempi forniti, avrete seguito le operazioni indicate qui di seguito. Di fatto, confrontate attentamente le istruzioni con i diagrammi dei tempi precedenti per comprendere perfettamente l'uso dei diagrammi dei tempi nell'esecuzione degli esperimenti.

- Assicuratevi che le uscite di entrambi i latch siano allo stato logico 0 prima di iniziare l'esperimento. Giocate con i due pulser finché non arrivate a questo risultato. Inoltre i due generatori d'impulsi devono essere allo stato logico 0.
- All'istante a, premete il pulser N. 2, che è collegato all'ingresso di DATI, e tenetelo premuto sinché non arriverete al punto d.
- All'istante b, premete anche il pulser N. 1, collegato con l'ingresso di clock, per circa un secondo, quindi rilasciatelo (punto c).
- Attendete alcuni secondi, quindi rilasciate il pulser collegato all'ingresso D (punto d).
- Attendete alcuni secondi, premete il pulser N. 1, collegato all'ingresso di clock, e quindi rilasciatelo.
- Osservate cosa succede alle uscite dei latch 7474 e 7475 nell'istante b ed e. Al punto b, entrambi gli indicatori a LED dovranno accendersi. Al punto e, entrambi gli indicatori a LED dovranno spegnersi.

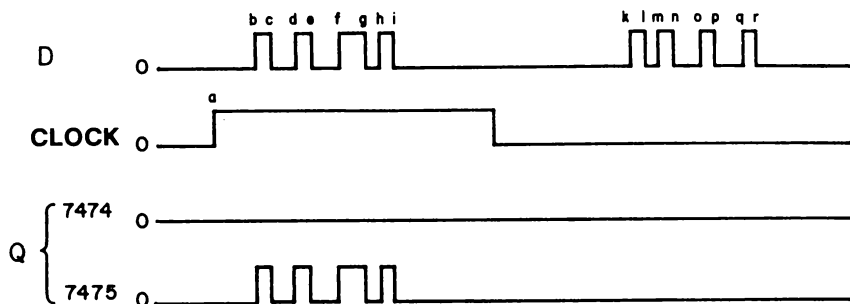
Abbiamo descritto in parole ciò che il diagramma dei tempi indica con le sue forme d'onda. Vi invitiamo a studiare il precedente diagramma dei tempi. Essi sono largamente usati nell'industria elettronica digitale; esistono inoltre speciali oscilloscopi che forniscono i diagrammi dei tempi di dieci o quindici punti di un circuito contemporaneamente.

Notate che il pulser N. 1 è stato da noi definito di clock. In realtà esso comanda l'ingresso di gate G1 dell'integrato 7475. Ci sono delle ragioni per la differenza di termine, ma non è appropriato discuterne qui. Continuate con l'esperimento.

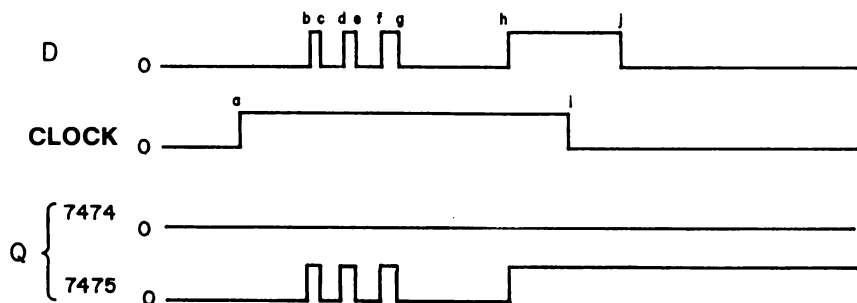
Passo 4

Il diagramma dei tempi per il secondo esperimento è il seguente:

Di nuovo non si osserverà nessuna differenza tra i due latch. Tuttavia, in questo caso, alla fine dell'esperimento entrambi i latch avranno l'uscita allo stato logico 1. Sarà chiaro il perché dal diagramma dei tempi.

Passo 5

Il diagramma dei tempi per il terzo esperimento è il seguente:

Seguite ciò sul vostro circuito e verificate che *lo stato logico del latch 7474 non avrà nessun cambiamento durante l'intero esperimento.* Inoltre entrambi i latch avranno la propria uscita Q allo stato logico 0 alla fine dell'esperimento, ma il latch 7475 sarà passato quattro volte allo stato logico 1 durante l'esperimento. Dovete ammettere che questa è una differenza significativa. Prima di spiegare ciò procedete al prossimo esperimento.

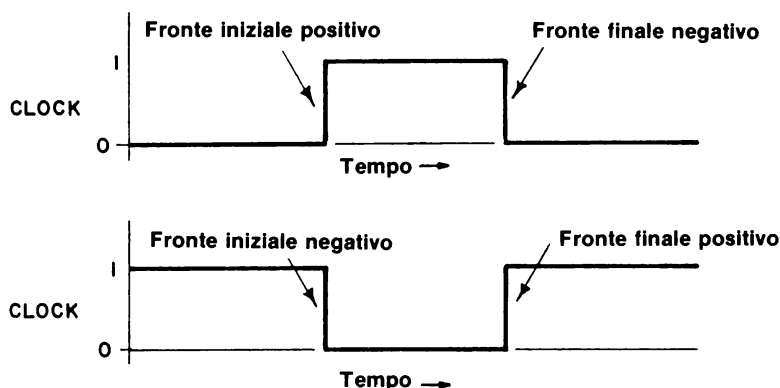
Passo 6

Il diagramma dei tempi per il quarto esperimento è:

Osservate ora un'altra differenza significativa tra i due: il latch 7475 avrà l'uscita allo stato logico 1 alla fine dell'esperimento, mentre il 7474 non sarà uscito dallo stato logico 0.

Passo 7

Vediamo ora perché il funzionamento dei due latch è differente. Abbiamo solo bisogno di due molteplici regole:

- il 7474 memorizza i dati col fronte positivo dell'impulso di clock.
- *il 7475 memorizza i dati col fronte negativo del segnale di gate o di clock.*

Nel caso in cui abbiate dimenticato cosa significhi "fronte positivo" e "fronte negativo", vi rinfreschiamo la memoria con le seguenti figure,

Queste figure sono date sia per un impulso di clock positivo (fig. superiore), sia per un impulso di clock negativo (fig. inferiore).

In altre parole, per il latch 7474, lo stato logico che viene memorizzato è quello dell'ingresso D presente insieme al fronte di salita dell'impulso di clock. Invece, per il latch 7475 lo stato logico che viene memorizzato è quello dell'ingresso D presente insieme al fronte di discesa dell'impulso di gate.

Il 7474 memorizza i dati all'inizio dell'impulso di clock positivo. Il 7475 memorizza i dati alla fine dell'impulso di clock positivo, ma la sua uscita segue ogni cambiamento di stato

logico dell'ingresso D finché i dati non sono memorizzati. Possiamo quindi aggiungere due ulteriori regole per quanto riguarda il funzionamento di questi due latch:

- *L'uscita del 7474 non segue l'ingresso D mentre l'ingresso di clock è allo stato logico 1.*
- *L'uscita del 7475 segue l'ingresso D mentre l'ingresso di clock è allo stato logico 1. L'ingresso D appare in uscita Q, senza inversione.*

Con "segue" vogliamo indicare, che ogni cambiamento di stato logico dell'ingresso D, causa un corrispondente ed essenzialmente istantaneo cambiamento dell'uscita Q del latch.

Possiamo ora spiegare con facilità i vari diagrammi dei tempi. Scegliamo innanzitutto i diagrammi dei tempi del Passo 6, in quanto sono molto interessanti. All'istante a, in corrispondenza con il fronte positivo dell'ingresso di clock, non avviene nulla in uscita al latch 7474. Infatti il 7474 memorizza uno stato logico 0. Poiché il suo stato logico originale era uno "0", non si ha alcun cambiamento.
All'istante i, il latch 7475 memorizza lo stato logico dell'ingresso D, il quale in questo caso è allo logico 1. Quindi uno stato logico 1 rimarrà memorizzato indefinitamente nel latch 7475. Ai punti b, c, d, e, f, g, h ed i, il latch 7475 segue l'ingresso D.

Simile modo di ragionare può essere applicato ad ognuno degli altri set di diagrammi di tempi. In generale il latch 7474 è più comodo da usarsi rispetto al latch 7475, che deve essere utilizzato con grande attenzione poiché non è sempre chiaro quale sarà lo stato finale memorizzato. Per il 7474 si deve essere semplicemente sicuri che sia presente l'ingresso D corretto in presenza del fronte positivo dell'impulso di clock. Non importa assolutamente cosa succede all'ingresso D dopo il fronte positivo dell'ingresso di clock.

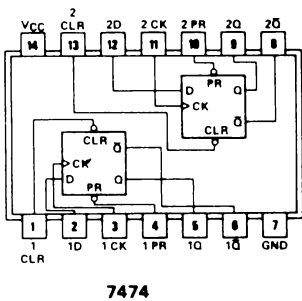
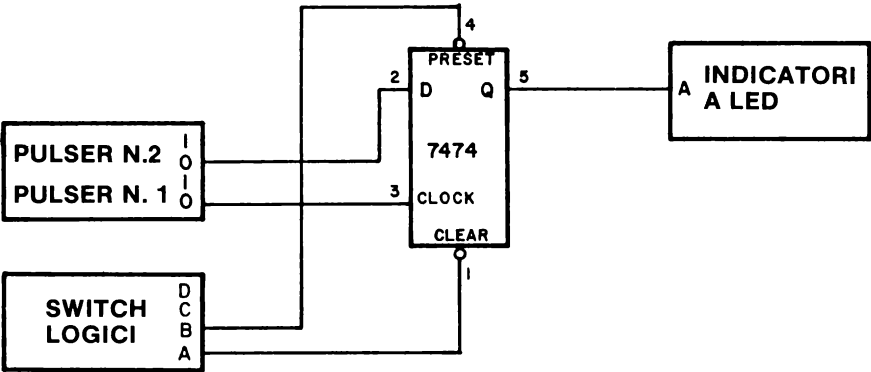
Domande

1. Spiegate lo scopo dei diagrammi dei tempi del Passo 5.

ESPERIMENTO N. 5

Scopo

Questo esperimento consiste nella dimostrazione del funzionamento degli ingressi di CLEAR e PRESET di un flip-flop di tipo D 7474.

Configurazione dei pin del circuito integrato

Schema del circuito

Passo 1

Collegate il circuito indicato. Non dimenticate di collegare la tensione di alimentazione di +5 V al pin 14 e di collegare la massa col pin 7.

Passo 2

Ponete l'ingresso di CLEAR allo stato logico 1 e l'ingresso di PRESET allo stato logico 0 ed osservate che l'indicatore a LED è acceso, indicando uno stato logico 1. Premete e rilasciate il pulser N. 1 e N. 2 in varie combinazioni cercando di ottenere una indicazione di stato logico 0 sull'indicatore a LED. Potete farlo?

La risposta dovrà essere NO!

Passo 3

Ponete l'ingresso di CLEAR allo stato logico 0 e l'ingresso di PRESET allo stato logico 1 ed osservate che l'indicatore a LED è ora spento, indicando uno stato logico 0. Di nuovo, premete e rilasciate il pulser N. 1 e N. 2 in varie combinazioni cercando di ottenere l'accensione dell'indicatore a LED. Potete farlo?

La risposta dovrà essere ancora NO.

Questa osservazione dimostrerà che gli ingressi di CLEAR e PRESET bloccano gli ingressi D e CLOCK.

Passo 4

Ponete sia l'ingresso di CLEAR che di PRESET allo stato logico 1. Dimostrate che il flip-flop 7474 ora funziona normalmente come flip-flop. Potete farlo?

Ricordate che un ingresso non connesso corrisponde allo stato logico 1. Nei precedenti esperimenti, abbiamo lasciato gli ingressi di CLEAR e PRESET sconnessi. E' ora chiaro che i flip-flop funzionavano normalmente nei precedenti esperimenti perché CLEAR = PRESET = 1.

Domande

1. Cosa produce un impulso negativo, ⎺⎺|__|⎺⎺, ad un flip-flop 7474 se

a. Applicato all'ingresso di CLEAR?

b. Applicato all'ingresso di PRESET?

c. Applicato all'ingresso D quando l'ingresso di CLOCK è abilitato?

d. Applicato all'ingresso di CLOCK quando l'ingresso D è allo 0 logico?

e. Applicato all'ingresso di CLOCK quando l'ingresso D è all'1 logico?

2. Cosa produce un impulso positivo, __|⎺⎺|__, ad un flip-flop 7474 se

a. Applicato all'ingresso di CLEAR?

b. Applicato all'ingresso di PRESET?

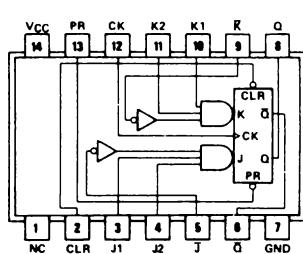
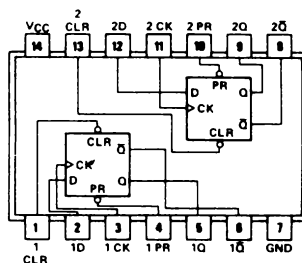
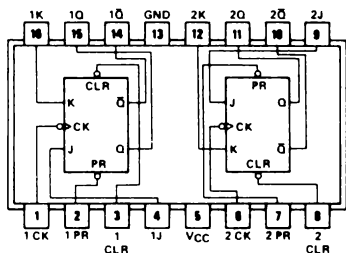
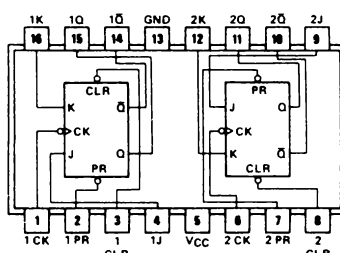
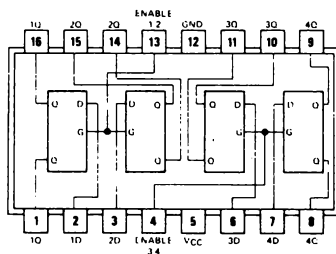
c. Applicato all'ingresso di CLOCK quando l'ingresso D è allo 0 logico?

d. Applicato all'ingresso di CLOCK quando l'ingresso D è all'1 logico?

ESPERIMENTO N. 6

Scopo

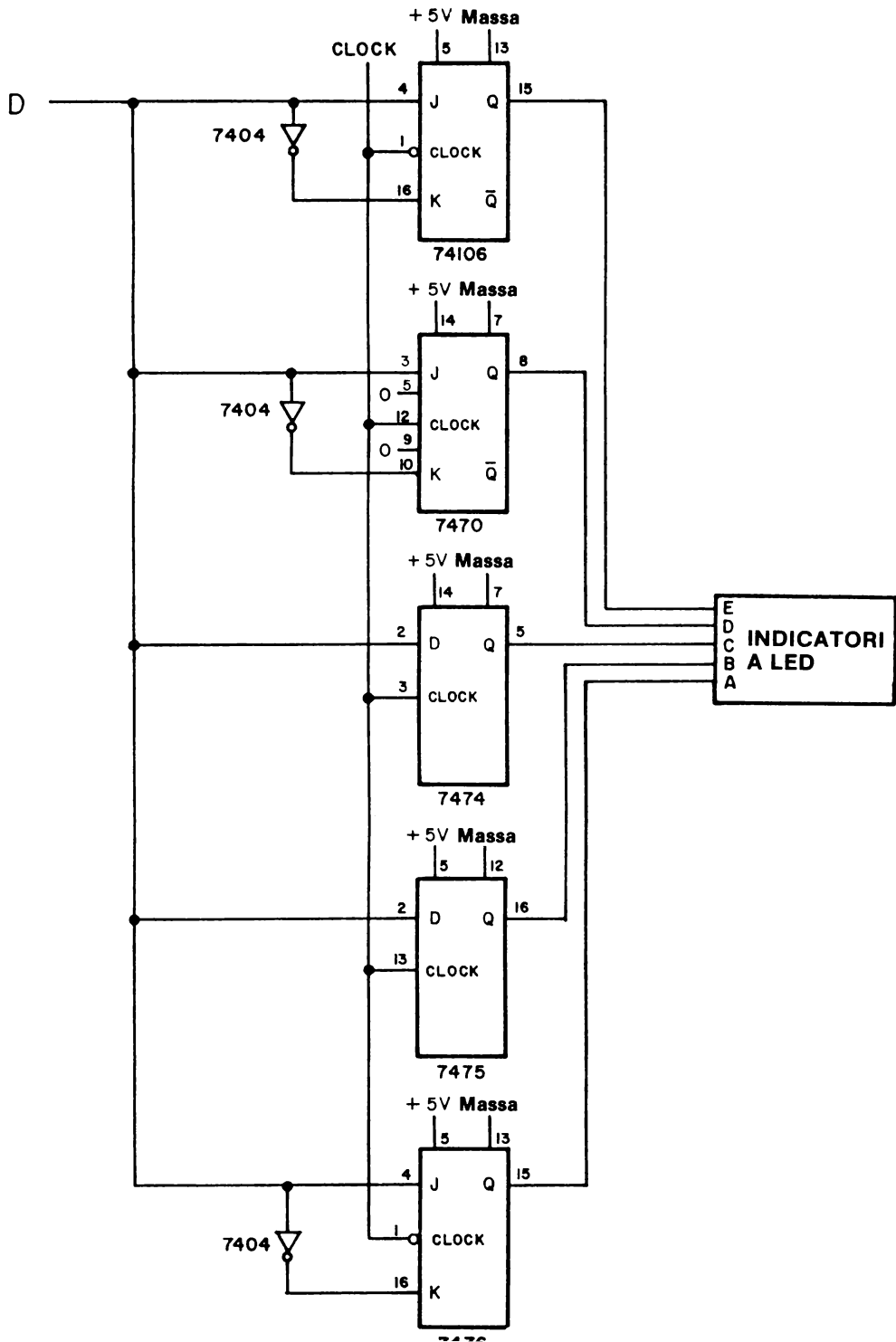
Questo esperimento consente di confrontare il funzionamento dei flip-flop 7470, 7474, 7475, 7476 e 74106 come latch. E' necessario un inverter per convertire in latch i flip-flop tipo J-K 7470, 7476 e 74106.

Configurazioni dei pin dei circuiti integrati

7470

7474

7476

74H106

7475

Schema del circuito

Il circuito è identico a quello dato in fig. 8-1 nel paragrafo "Confronto tra vari tipi di Latch".

8-E20

+ 5V Massa
CLOCK
D
7404
J
Q
CLOCK
K
Q̄
74106
+ 5V Massa
7404
J
Q
CLOCK
K
Q̄
7470
+ 5V Massa
D
Q
CLOCK
7474
E
D
C
B
A
INDICATORI
A LED
+ 5V Massa
D
Q
CLOCK
7475
+ 5V Massa
7404
J
Q
CLOCK
K

Usate il generatore d'impulsi N. 1 per l'ingresso di clock ed il generatore d'impulsi N. 2 per l'ingresso dei dati D.

Passo 1

Collegate il circuito come mostrato nello schema elettrico. Osservate che il segnale di clock viene applicato a tutti e quattro i flip-flop simultaneamente. In questo esperimento il vostro scopo sarà quello di riprodurre le forme d'onda digitali mostrate nei due diagrammi dei tempi presenti nel paragrafo "Confronto tra vari tipi di Latch".

Passo 2

Riproducete le forme d'onda mostrate nel Caso 1, come indicato nel paragrafo "Confronto tra vari tipi di Latch". Notate che vi sono quattro impulsi di CLOCK e due impulsi di dati D. Osservate i funzionamenti previsti? Rispondete si o no.

Passo 3

Riproducete le forme d'onda mostrate nel caso II. Ora vi è un singolo impulso di CLOCK e quattro impulsi di dati D. I risultati sono identici a quelli previsti? Rispondete si o no.

Se avete realizzato questo esperimento correttamente dovrete ottenere dei risultati identici a quelli dati nei due diagrammi dei tempi. Il flip-flop 74106 collegato come latch dovrà cambiare stato solamente col fronte negativo dell'impulso di clock. Gli altri tre latch cambieranno stato solamente col fronte positivo dell'impulso di clock. Il 7475 è l'unico latch che "segue" l'ingresso D quando il segnale di CLOCK è allo stato logico 1.

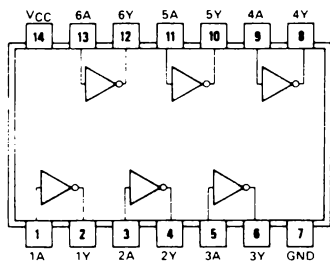
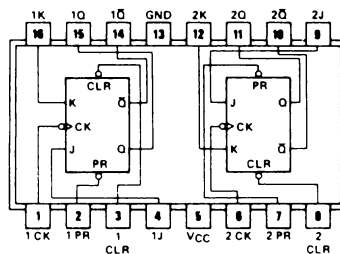
Domande

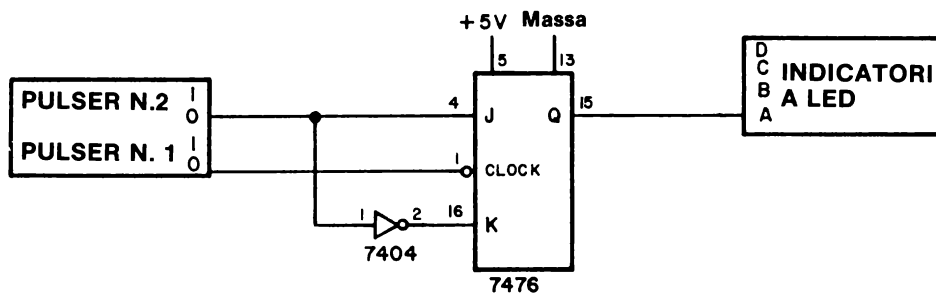
1. Il primo studente che ha eseguito questo esperimento ha usato due switch logici invece di due generatori di impulsi con logica antirimbalzi. L'esperimento, in tali condizioni, non ha dato i risultati previsti. Egli poi ha sostituito i due switch con due generatori di impulsi con logica antirimbalzi ed ha potuto osservare dei risultati corretti. Perché non è possibile ottenere i risultati desiderati utilizzando gli switch logici? Usate lo spazio qui sotto per la vostra risposta.

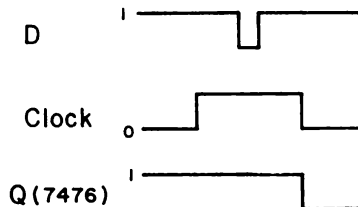
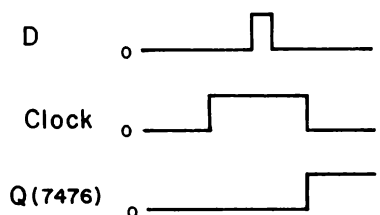
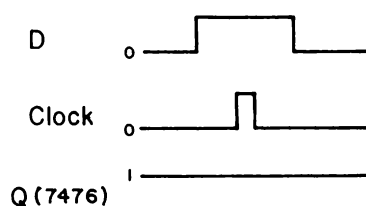
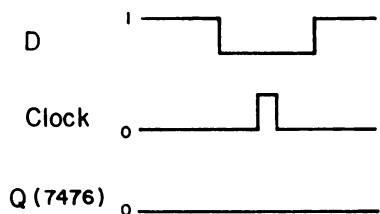
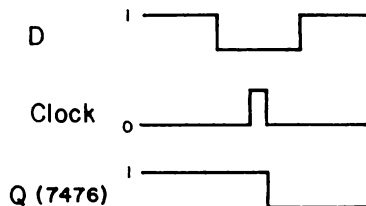
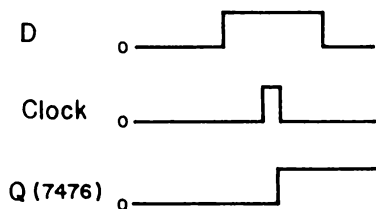
ESPERIMENTO N. 7

Scopo

Questo esperimento dimostra il funzionamento di un flip-flop 7476 collegato come latch. Questo tipo di latch opera in modo insolito. IL flip-flop 7476 è di tipo level-triggered invece che edge-triggered, cosicché la memorizzazione avviene semplicemente quando l'ingresso di CLOCK è allo stato logico 1.

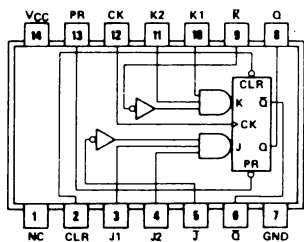
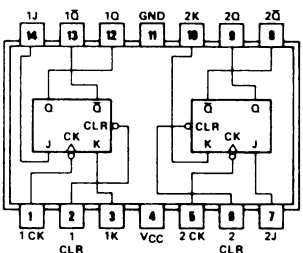
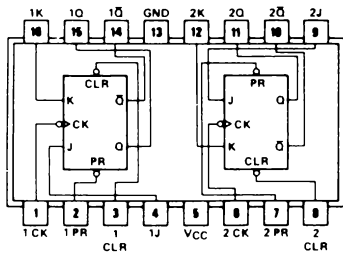
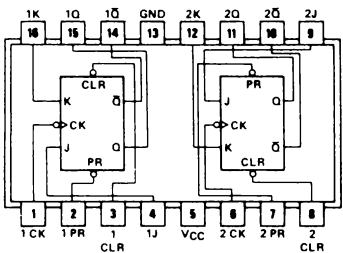
Configurazioni dei pin dei circuiti integrati

7404

7476

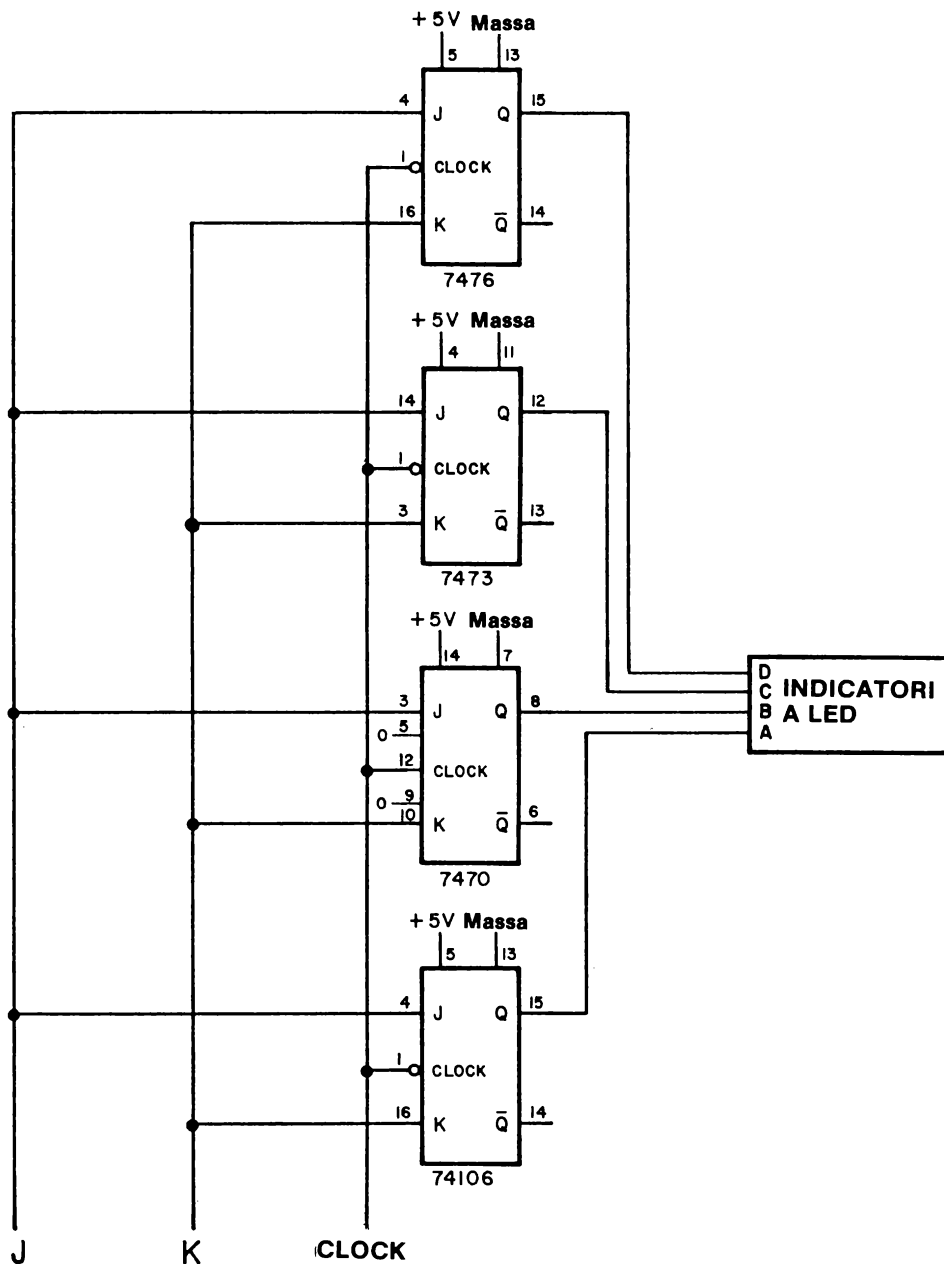
Schema del circuito

Passo 1

Collegate il circuito come indicato. Applicate tensione al breadboard. Provate sperimentalmente ciascuno dei seguenti sei gruppi di forme d'onda. I più importanti sono gli ultimi due, nei quali l'ingresso D cambia stato solamente quando l'ingresso di CLOCK è allo stato logico 1.

ESPERIMENTO N. 8

Scopo

Questo esperimento confronta il funzionamento di tre flip-flop J-K: 7470, 7473 e 74106. Lo schema elettrico è quello dato nel precedente paragrafo "Confronto tra vari tipi di Flip-flop". In questo esperimento riprodurremo le forme d'onda digitali mostrate nei due diagrammi dei tempi presenti in detto paragrafo.

Disposizioni dei pin dei circuiti integrati

7470

7473

7476

74H106

Schema del circuito

Passo 1

Usate il generatore d'impulsi N. 1 per l'ingresso di CLOCK, il generatore d'impulsi N. 2 per l'ingresso J ed un terzo generatore d'impulsi od un interruttore logico per l'ingresso K. Collegate il circuito ed applicate tensione alla piastra. Osservate che il segnale di clock viene applicato a tutti e tre i flip-flop contemporaneamente. Se volete, potete aggiungere il flip-flop 7476, come indicato in Figura 8-1

Passo 2

Riproducete le forme d'onda digitali mostrate nel Caso I del paragrafo "Confronto tra vari tipi di Flip-Flop". Sono presenti tre impulsi di CLOCK e tre impulsi dell'ingresso J. L'ingresso K rimane allo stato logico 0. Gli indicatori a LED C e D dovranno illuminarsi per primi, seguiti dall'indicatore a LED B e infine dall'A.

Passo 3

Riproducete le forme d'onda mostrate nel Caso II del medesimo paragrafo. Assicuratevi che vi sia un generatore d'impulsi collegato all'ingresso K. L'ingresso J può invece essere collegato ad uno switch logico. Di nuovo osserverete che gli indicatori a LED C e D si spegneranno per primi, seguiti dal B ed infine dall'indicatore a LED A.

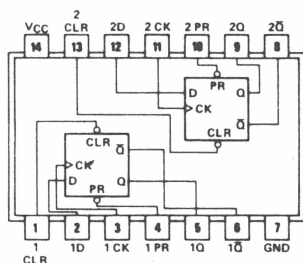
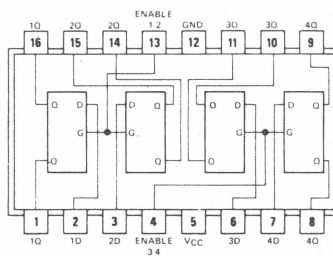
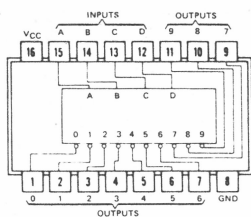
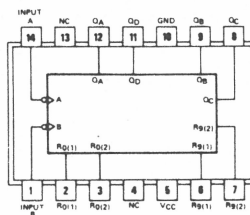
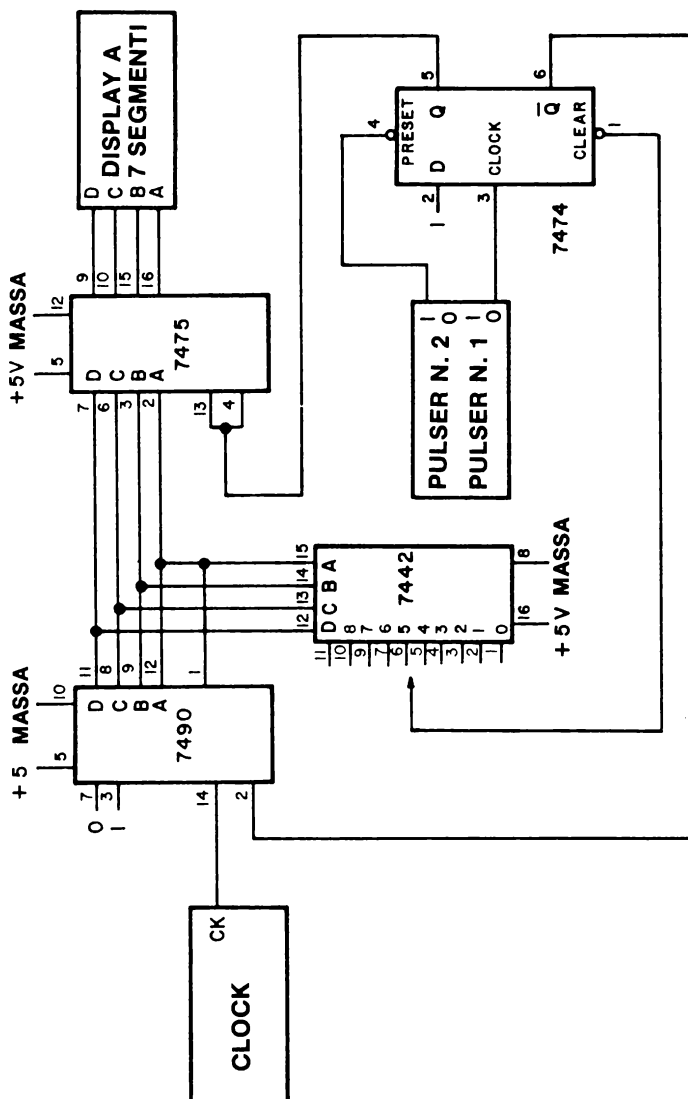
Domande

1. Spiegate il funzionamento dei tre flip-flop, 7470, 7473 e 74106, cioé quale flip-flop è positive edge-triggered, quale è negative edge-triggered e quale level-triggered.

ESPERIMENTO N. 9

Scopo

Questo esperimento consente di memorizzare sempre il medesimo numero in uscita da un contatore decimale 7490. Il contatore 7490 conta liberamente finché la sua uscita non viene memorizzata, solamente allora il contatore viene fermato.

Configurazioni dei pin dei circuiti integrati

Schema del circuito

Passo 1

Questo è un circuito piuttosto ingegnoso che realizza un certo numero di operazioni:

- Azzeramento del contatore decimale 7490. Ciò avviene quando il pin 2 dell'integrato 7490 viene posto allo stato logico 1.
- Memorizzazione dell'uscita del contatore 7490. Ciò avviene quando i pin 4 e 13 dell'integrato 7475 vengono posti allo stato logico 0, rimanendovi.

- Uso di un flip-flop 7474, di tipo D con preset e clear, per realizzare varie funzioni quali:
  - a. Azzeramento del contatore decimale 7490.
  - b. Permette al contatore decimale 7490 il conteggio da 0 al numero decimale desiderato, numero che viene anche memorizzato.
  - c. Selezionare il numero decimale che dovrà essere memorizzato.
- Uso di una decodifica da BCD a decimale 7442 sia come sequenziatore, sia come integrato che abilita la memorizzazione di qualsiasi numero decimale tra 0 e 9.

Tutte queste operazioni sono la conseguenza diretta dell'uso del flip-flop 7474, che possiede quattro ingressi e due uscite che possono essere usate in molti modi.

Passo 2

Collegate il circuito. Potete sistemarlo su di un singolo breadboard SK-10. Il pulser N. 1 azzera il contatore decimale 7490 e inizia il conteggio che dura sino a che non viene memorizzato il numero decimale desiderato. Il pulser N. 2 inibisce l'azione della decodifica 7442; quindi il latch 7475 si trova nella posizione di abilitazione di conseguenza presenta in uscita continuamente il contenuto del contatore 7490. Quando il pulser N. 2 viene premuto, l'ingresso di clock del 7475 è alto. Quando il pulser N. 2 viene rilasciato, l'ingresso di clock dell'integrato 7475 diventa basso solamente quando viene riconosciuto il numero decimale desiderato. Solamente allora il latch 7475 memorizza i dati in ingresso.

Passo 3

Collegate il pin 1 dell'integrato 7474 con il pin 4 dell'integrato 7442. Applicate tensione alla piastra SK-10. Collegate l'ingresso di clock, cioé il pin 14 dell'integrato 7490, ad un oscillatore a bassa frequenza; 1 Hz o meno. Dopo alcuni istanti, il display a LED a sette segmenti dovrà indicare il numero 3. Premete e rilasciate il pulser N. 1. Dovrete vedere il display indicare 0 e quindi contate sino al numero 3, sul quale si fermerà. Premete e rilasciate il pulser N. 1 una seconda volta. Ancora una volta vedrete ripetersi la medesima sequenza di conteggio. Quindi avete dimostrato che potete memorizzare il numero decimale 3 e che il contatore decimale opera correttamente.

Passo 4

Volete ora permettere al contatore 7490 di eseguire tre sequenze di conteggio prima di memorizzare il numero 3. Per fare ciò, premete il pulser N. 2 e mantenetelo premuto.

Il display dovrà indicare 0, 1, 2, 0, 1, 2, ecc.. Rilasciate ora il pulser N. 2 ed osservate che il display memorizza il N. 3. Una volta che il numero è memorizzato, il contatore 7490 si ferma. Ciò avviene perché l'uscita Q dell'integrato 7474 è allo stato logico 1, che è applicato al pin 2 del contatore decimale 7490, causandone l'azzeramento e mantenendolo a 0 finché il pulser N. 1 non viene premuto di nuovo.

E' possibile quindi concludere:

- Quando il pulser N. 1 viene premuto e rilasciato, il display mostrerà i numeri da 0 a 3 e quindi memorizzerà il numero decimale 3. Il contatore 7490 verrà resettato a 0.
- Quando il pulser N. 2 viene premuto e mantenuto premuto, il display mostrerà in continuazione la sequenza di numeri da 0 a 2. Solo quando rilascerete il pulser N. 2 il display proseguirà sino a memorizzare il N. 3.

Passo 5

Perché l'applicazione di un impulso positivo mediante il generatore di impulsi N. 1 causa che il display conti sino a 3 e quindi si fermi?

Passo 6

Perché l'applicazione di uno stato logico 0 mediante il pulser N. 2 fa si che il display esegua continuamente la sequenza di conteggio di tre stati?

Passo 7

Perché la sequenza citata nel passo 6 termina quando viene rilasciato il pulser N. 2? Perché il contatore decimale 7490 termina il conteggio?

Passo 8

Cosa succede al contatore 7490 nell'istante in cui l'integrato 7475 memorizza il numero decimale 3?

Passo 9

Cosa succede al latch 7475 quando il contatore 7490 viene resettato?

Passo 10

Quale stato logico è necessario per resettare il contatore decimale 7490, cioé portarlo al numero decimale 0? Questo stato logico viene applicato al pin 2 dell'integrato 7490.

Passo 11

Collegate ora il pin 1 dell'integrato 7474 al pin 11 dell'integrato 7442 invece che al pin 4. Premete e rilasciate il pulsante N. 1 ed osservate che ora il display memorizza il numero decimale 9. Spiegate il perché nello spazio seguente.

Passo 12

Se voi voleste memorizzare il N. 7, quale pin dell'integrato 7442 dovete usare?

Passo 13

Se voi voleste memorizzare il numero 5, quale pin dell'integrato 7442 dovete usare?

Passo 14

Qual'è la funzione del pin 4 dell'integrato 7474? In che modo esso influenza l'uscita Q dell'integrato? Quale stato logico è necessario per fare ciò?

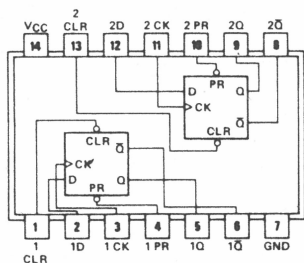
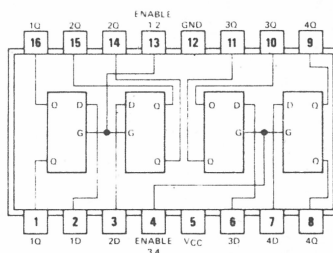
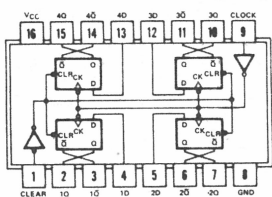
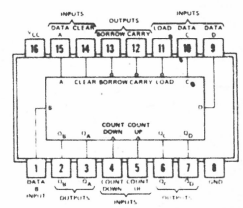
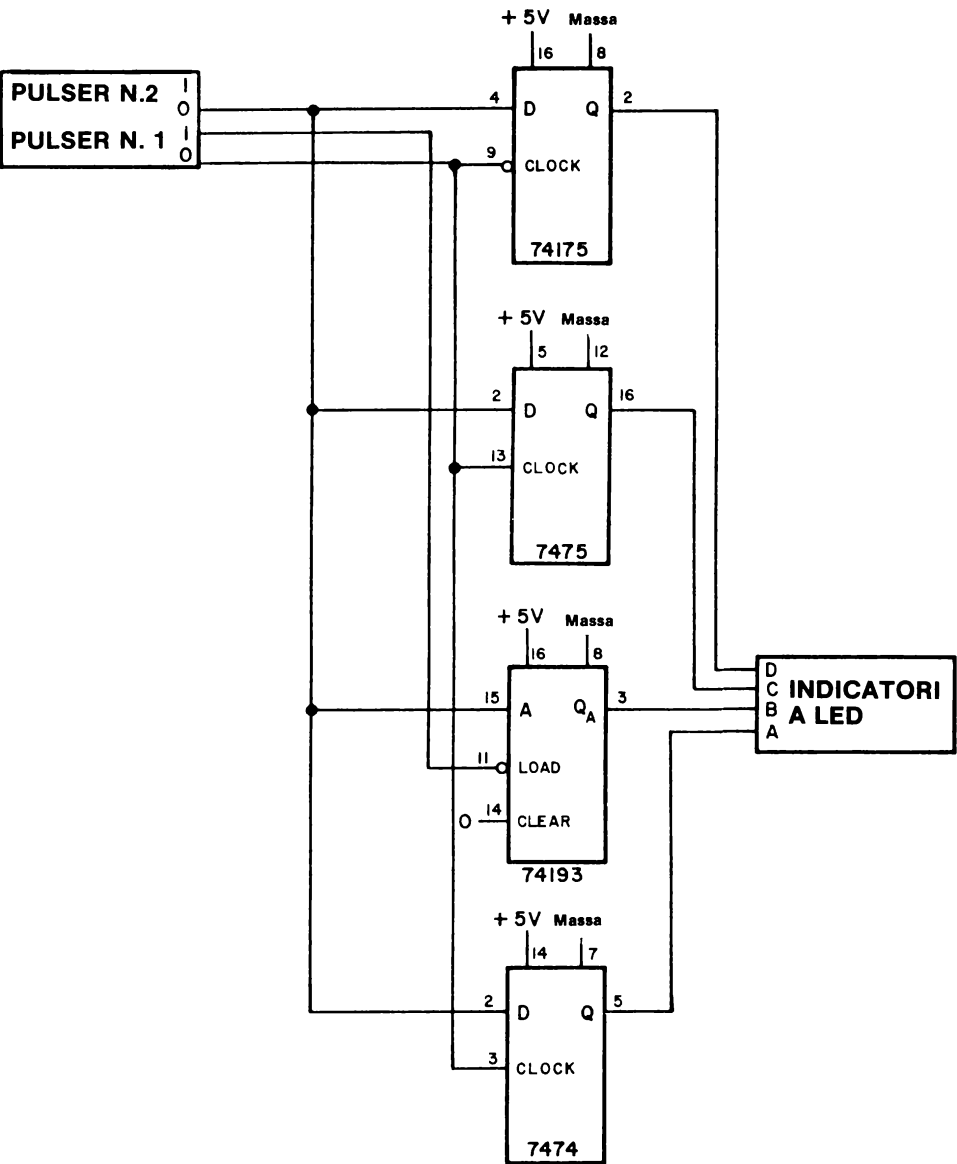
Passo 15

Qual'è la funzione del pin 1 dell'integrato 7474? In che modo esso influenza l'uscita Q dell'integrato? Quale stato logico è necessario per fare ciò?

ESPERIMENTO N. 10

Scopo

Questo esperimento consente il confronto delle operazioni dei latch 7474, 7475, 74175 e 74193 per determinare quali di essi operano allo stesso modo. L'integrato 74193 è in realtà un latch/contatore binario; a noi interessa soltanto l'aspetto di latch di questo integrato.

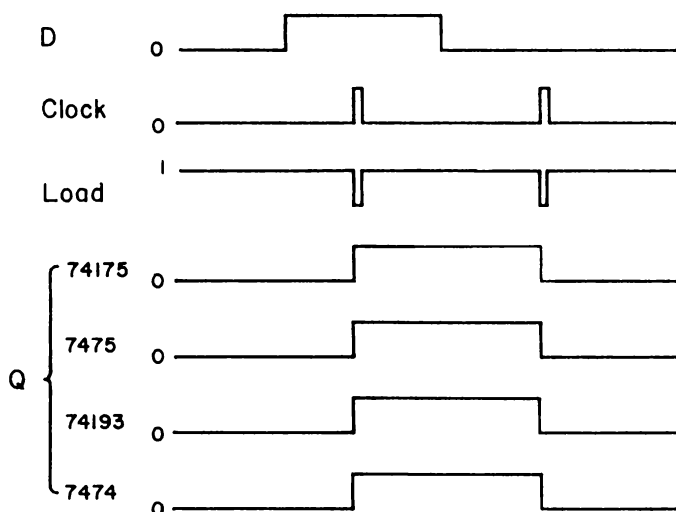
Configurazioni dei pin dei circuiti integrati

Schema del circuito

Passo 1

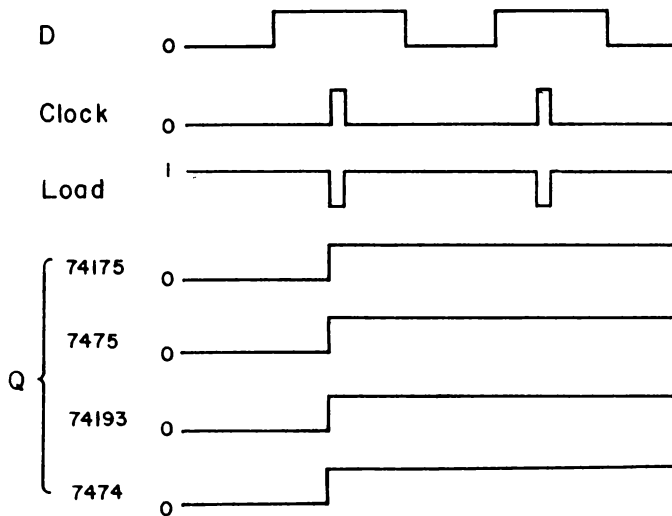
Collegate il circuito come mostrato. Notate che tutti e quattro i chip ricevono l'impulso di clock contemporaneamente (impulso di gate nel caso dell'integrato 7475, e di LOAD nel caso dell'integrato 74193). Applicate l'alimentazione alla piastra.

Passo 2

Il pulser N. 1 fornisce un impulso positivo a tre circuiti integrati ed un impulso negativo ad uno solo. Nello spazio seguente indicate quale circuito integrato riceve un impulso di clock negativo.

Passo 3

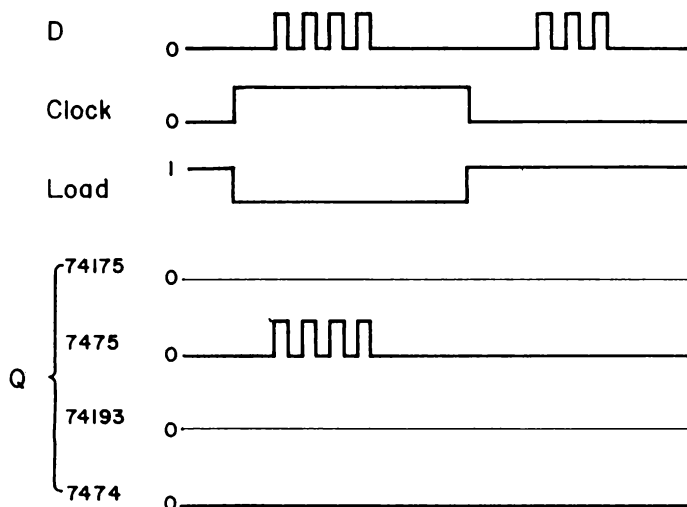
Verificate che ciascuno dei quattro latch memorizzi i dati con il fronte positivo dell'impulso di clock dell'uscita "0" del pulser N. 1. Notate che il segnale LOAD è semplicemente il complemento del segnale CLOCK. A quale integrato è necessario il segnale di LOAD?

Passo 4

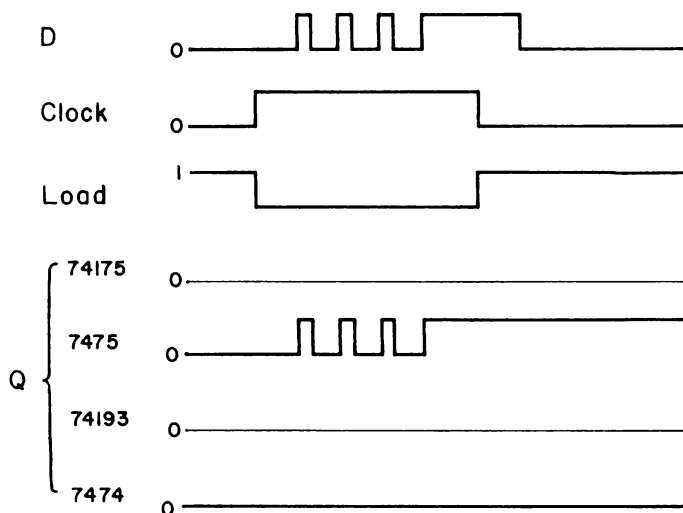
Verificate che tutti i latch continuino a memorizzare lo stato logico 1 nonostante ricevano due impulsi di clock, come indicato nel diagramma dei tempi riportato qui sotto.

Perché i latch restano stabili? Date la vostra risposta qui sotto.

Passo 5

Eseguite ora un esperimento che mostrerà le differenze tra i quattro latch. Usando i pulsanti che generano i segnali D e CLOCK, riproducete le forme d'onda digitali indicate e determinate il funzionamento dei circuiti integrati 74175 e 74193. Disegnate le forme d'onda che sono state omesse. Nello spazio qui sotto indicate quali latch possiedono un identico funzionamento.

Il latch 74175 assomiglia al latch

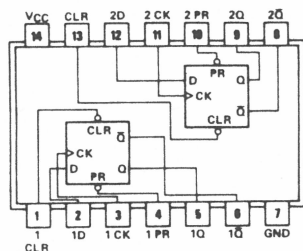
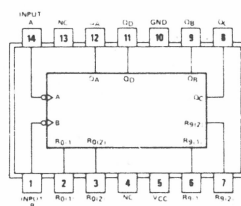
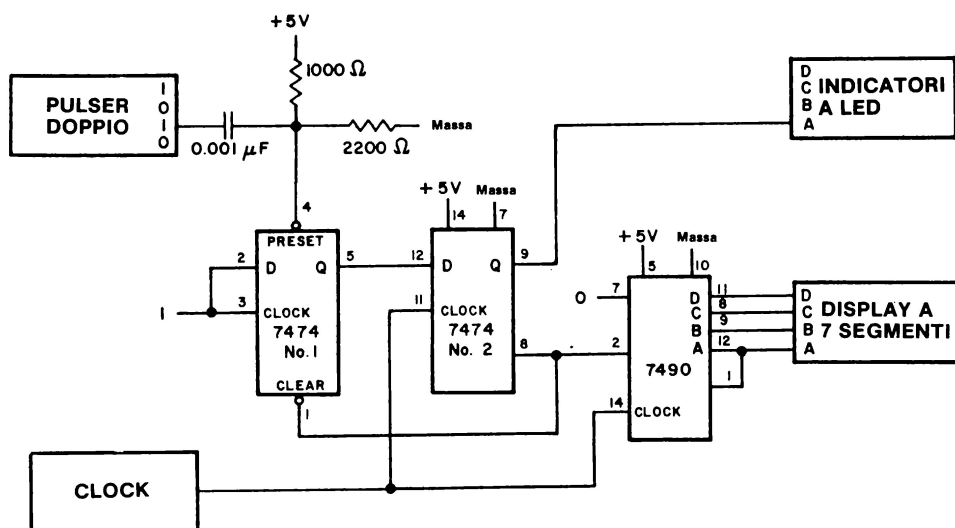
Il latch 74193 assomiglia al latch

Passo 6

L'ultimo diagramma dei tempi è il seguente

Prevedete teoricamente le forme d'onda per quanto riguarda i latch 74175 e 74193, quindi eseguite l'esperimento per determinare se le vostre previsioni erano corrette.

ESPERIMENTO N. 11

Scopo

Questo esperimento consente la costruzione e la prova del funzionamento di un *sincronizzatore*. Un sincronizzatore è un dispositivo che allinea dei segnali casuali provenienti dall'esterno e li rende di durata fissa rispetto a un sistema interno di temporizzazione. Un sincronizzatore viene usato per convertire un singolo segnale di comando esterno, quale un impulso od un pulsante, in un segnale di durata precisa, che duri cioè per 1 ed 1 soltanto periodo di clock del sistema. Per ulteriori informazioni per quanto riguarda i sincronizzatori ci si riferisca a D. E. Lancaster, "*TTL Cookbook*," Howard W. Sams & Co., Inc., Indianapolis, 1974, p. 207.

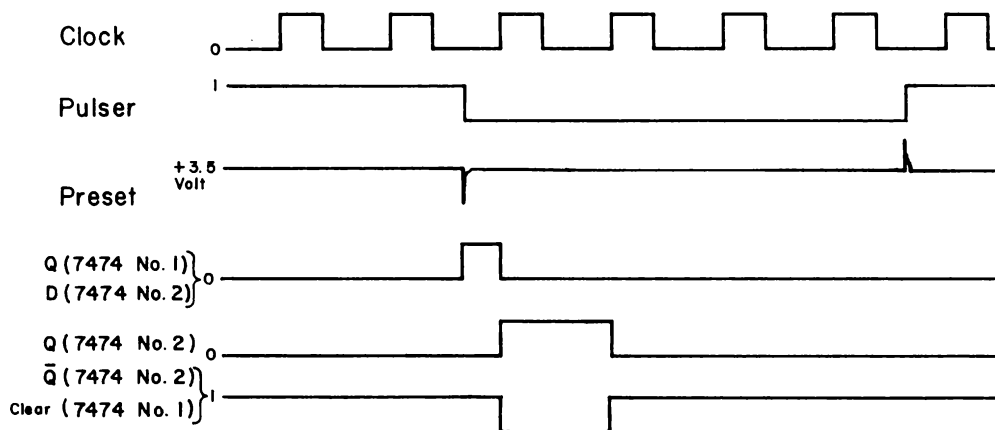
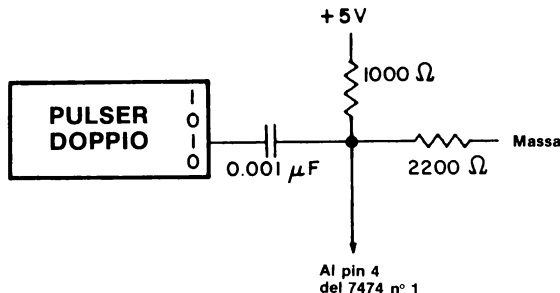
Configurazioni dei pin dei circuiti integrati

Schema del circuito

Passo 1

Studiate attentamente il circuito quindi collegatelo. Non dimenticate di collegare l'alimentazione al circuito integrato 7474.

Passo 2

La base del circuito sono il pulser e due flip-flop tipo D 7474. Il contatore decimale 7490, il display a LED a sette segmenti ed il clock sono dei circuiti extra per poter illustrare meglio alcune caratteristiche di un sincronizzatore. Innanzitutto presenteremo come il sincronizzatore operi.

Inizialmente, l'uscita Q del flip-flop 7474 N. 1 è allo stato logico 0, come anche l'uscita del flip-flop 7474 N. 2. Il pulser è allo stato logico 1 e l'ingresso di PRESET del flip-flop N. 1 è a circa +3,5 Volt [notate che i due resistori di 1000 Ω e di 2200 Ω, operano come un "divisore di tensione"], che corrisponde ancora ad uno stato logico 1. L'ingresso di CLEAR dell'integrato 7474 N. 1 è allo stato logico 1. Tutto ciò come "condizioni iniziali".

Riferiamoci ora alle forme d'onda indicate qui sotto. Le useremo per capire cosa succede dopo la pressione del pulser.

La prima domanda alla quale dobbiamo rispondere, è cosa succede quando premiamo il pulser, quindi portando di colpo un capo del condensatore di 0,001 μF a massa. Come indicato nel diagramma dei tempi per la tensione di ingresso di PRESET, si genera un breve "spike" della durata di due o tre microsecondi. Questo impulso negativo nasce come risultato del circuito formatore d'impulsi composto da resistenze e capacità mostrato qui sotto oltre che nello schema elettrico,

Un passaggio rapido dallo stato logico 1 allo stato logico 0 dell'uscita del pulser (¯¯|__) causa un breve impulso negativo sul pin 4, mentre il ritorno dallo 0 logico all'1 logico dell'uscita del pulser (__|¯¯) causa un breve impulso di +5 V di ampiezza. L'impulso negativo causa che il flip-flop 7474 N. 1 porti la propria uscita Q allo stato logico 1. Ciò avviene in circa un microsecondo dopo che il pulser si è portato allo 0 logico. Poiché l'uscita Q del flip-flop N. 1 è collegata con l'ingresso D del flip-flop N. 2, quest'ultimo ingresso si porta anch'esso allo stato logico 1 circa un microsecondo dopo che il pulser si è portato allo 0 logico.

Ora, non succede più nulla finché il flip-flop N. 2 non riceve un impulso di clock. Questo impulso di clock può far parte di un treno di impulsi, o può essere generato da un secondo pulser. Finché non arriva l'impulso di clock, l'uscita Q del flip-flop N. 1 resta all'1 logico. Quando esso viene generato, il fronte positivo dell'impulso causa che l'uscita Q del flip-flop N. 2 si porti all'1 logico e che l'uscita negata $\overline{Q}$ del flip-flop N. 2 si porti allo 0 logico. Quest'ultima uscita è collegata all'ingresso di CLEAR del flip-flop N. 1, e quindi provoca che il flip-flop N. 1 venga azzerato, cioé che l'uscita Q del flip-flop N. 1 ritorni allo stato logico 0, e quindi anche l'ingresso D del flip-flop N. 2. All'arrivo del successivo impulso di clock ricevuto dal flip-flop N. 2, l'uscita Q di quest'ultimo ritorna allo 0 logico.

Non avviene nulla, né al flip-flop N. 1 né al flip-flop N. 2, finché il pulser non viene premuto di nuovo.

Il risultato di tutto il processo, quindi, è che l'uscita del flip-flop N. 2 si porta all'1 logico e ritorna allo 0 logico solamente dopo un periodo di clock. Sino a frequenze di clock di 300.000 cicli/secondo, si ha un solo impulso in uscita dal flip-flop N. 2 ogni volta che il pulser viene premuto. Attualmente, questo circuito è abbastanza infrequente. Abbiamo provato il circuito con frequenza sino a 10.000 cicli/secondo ed ha sempre generato un singolo impulso alla volta.

Passo 3

Ponete la frequenza di clock ad un valore molto basso, dell'ordine cioé di 0,1 sino ad 1 Hz. Applicate tensione al breadboard. Premete il pulser e mantenetelo premuto. Cosa osservate sul display a LED e sull'indicatore a LED?

Il display e l'indicatore a LED indicano brevemente una transizione dallo 0 logico all'1 logico e quindi ritornano allo stato logico 0, almeno questo è ciò che succede al nostro circuito. Speriamo che anche voi osserviate lo stesso funzionamento.

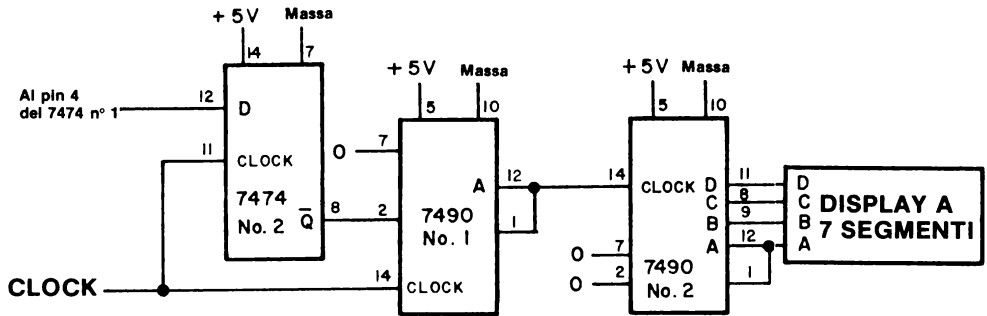
Passo 4

Aumentate la frequenza di clock a 10 Hz e ripetete il precedente test. Dovrete riscontrare il medesimo risultato: il contatore decimale 7490 conta solamente un impulso e quindi torna al valore 0. Ciò indica che è stato generato un solo impulso. Inoltre, ed è molto importante, questo risultato, indica che l'impulso generato possiede una durata identica ad un periodo del clock. Perché possiamo trarre questa seconda conclusione? Scrivete la risposta nello spazio seguente.

Passo 5

Aggiungete ora un secondo contatore decimale 7490 mediante il quale potrete controllare che viene generato un solo impulso. Il motivo di tale aggiunta è che diventa veramente difficile vedere la transizione 0-1-0 sul display quando la frequenza di clock supera 30 o 50 Hz. Userete quindi questo singolo impulso come clock di un secondo contatore.

Osservate attentamente lo schema elettrico parziale mostrato qui sotto ed eseguite i cambiamenti necessari al precedente circuito per adattarlo al nuovo schema. Applicate tensione al breadboard. Premete il pulser ed osservate che il display a LED a sette segmenti aumenti il numero indicato di una sola unità. Rilasciate il pulser ed osservate come non avvenga nulla. Premete e rilasciate il pulser una seconda volta. Notate che il numero indicato dal display si incrementerà ancora una volta di una sola cifra. Aumentate e diminuite la frequenza del clock e dimostrate che, in tutti i casi ed indifferentemente rispetto alla frequenza del clock, il display aumenta di un singolo conteggio ogni volta che il pulser è premuto. Come detto prima, il circuito è fantastico quanto ad affidabilità. Se la durata dell'impulso generato dalla coppia di flip-flop fosse superiore ad un periodo

del clock, dovreste osservare più di un solo conteggio ad ogni pressione del pulser. Divertitevi a provare questo circuito. Non dovrà mai sbagliare.

Domade

1. Cosa significa il termine "spike"? Provate a rispondere.

2. Qual'è la differenza tra uno "spike negativo" e uno "spike positivo"? Provate ancora a rispondere.

3. Potete spiegare perché il circuito composto da resistori e condensatore mostrato in questo esperimento produce uno spike negativo quando viene premuto il pulsante? Fate attenzione a questa domanda. E' importante per voi conoscere come generare spike sia positivi che negativi.

4. Perché è necessario generare un impulso brevissimo negativo per l'ingresso di PRESET del flip-flop 7474 N. 1? Sarebbe accettabile una semplice transizione dallo stato logico 1 allo stato logico 0 e quindi, eventualmente, il ritorno allo stato logico 1? Questa domanda è altrettanto importante per voi. Se volete potete utilizzare dei diagrammi dei tempi per rispondere a questa domanda.

5. Ricordate come nei due precedenti capitoli avete usato il contatore 7490 ed un display a LED a sette segmenti per misurare sia frequenze che capacità. Ricordate inoltre che avete usati vari tipi di gate per permettere la memorizzazione del numero d'impulsi. Per abilitare il contatore avete usato un pulsante collegato ad un AND, NAND, OR o NOR.

Avete ora la possibilità di premere il pulsante una sola volta, e di generare un impulso di durata nota. Spiegate come questa nuova possibilità può essere usata per abilitare un contatore. Come determinate o ponete la durata dell'impulso di gate? Cosa rende il funzionamento di questo circuito simile a quello del monostabile 74121?

ESPERIMENTO N. 12

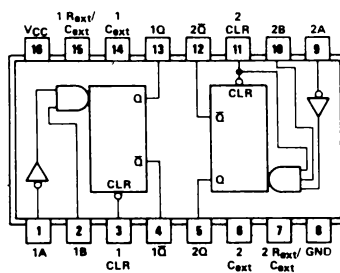
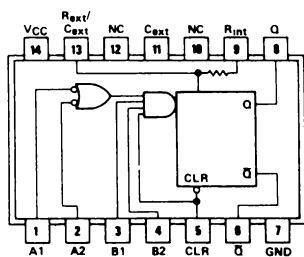
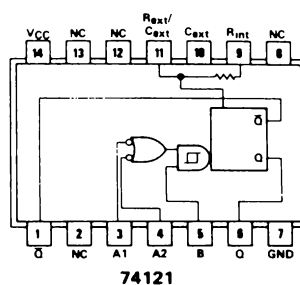
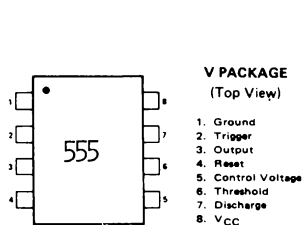
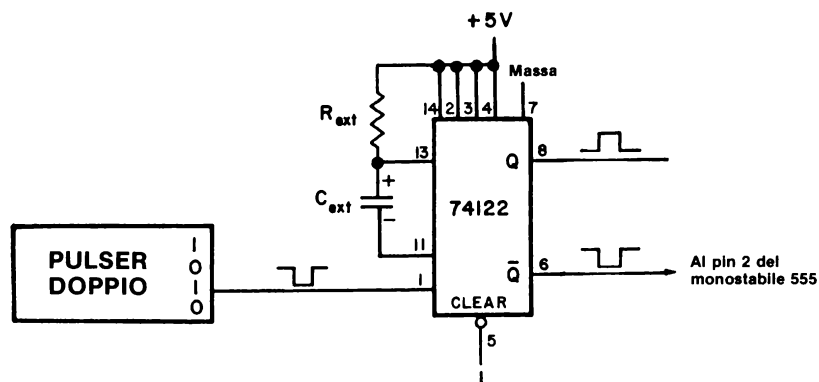
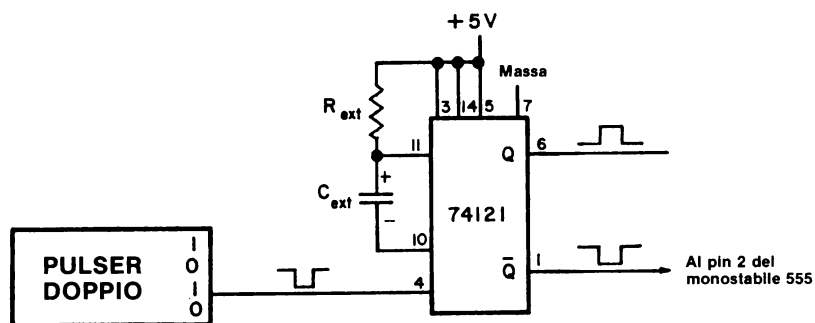
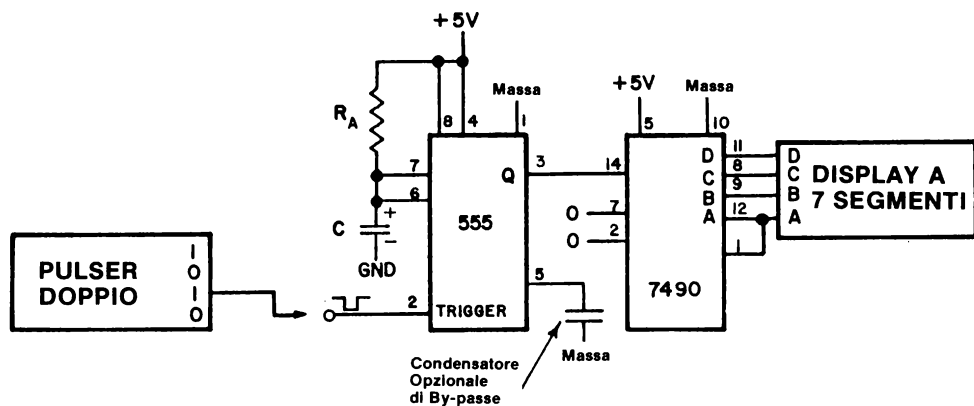
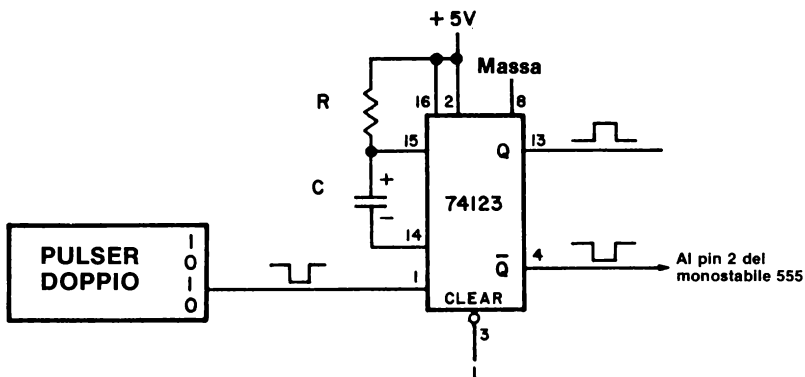
Scopo

Questo esperimento consente di provare il funzionamento di quattro tipi diversi di multivibratori monostabili: 555, 74121, 74122 e 74123. Il monostabile 555 potrà ricevere gli impulsi di trigger da un pulsante e da monostabili 74121, 74122 e 74123.

Configurazioni dei pin dei circuiti integrati

+5V
Massa
+5V
Massa
RA
C
GND
555
TRIGGER
Q
7490
D
C
B
A
DISPLAY A
7 SEGMENTI
PULSER
DOPPIO
Condensatore
Opzionale
di By-passe
Massa

+5V
Massa
R ext
C ext
74121
Q
PULSER
DOPPIO
Al pin 2 del
monostabile 555

+5V
Massa
R ext
C ext
74122
Q
CLEAR
PULSER
DOPPIO
Al pin 2 del
monostabile 555

Passo 1

Studiate i quattro schemi precedenti. Notate che il circuito fondamentale consiste in un singolo monostabile 555 che riceve l'impulso di trigger da uno di quattro differenti tipi di *circuiti generatori di impulsi*:

- Un pulsante con logica antirimbalzi
- Un monostabile 74121 (comandato da un pulsante privo di rimbalzi)
- Un monostabile 74122 (comandato da un pulsante privo di rimbalzi)
- Un monostabile 74123 (comandato da un pulsante privo di rimbalzi)

Scegliendo opportunamente i resistori ed i condensatori di temporizzazione potete variare la durata dell'impulso generato da ciascuno dei quattro monostabili che studierete.
Potrete inoltre contare gli impulsi generati utilizzando un contatore decimale 7490 ed un display a LED a sette segmenti. In questo modo potrete controllare se venga generato più di un impulso alla volta.

Passo 2

Collegate il monostabile 555, il contatore 7490 ed il display a LED a sette segmenti come mostrato nel primo schema. Usate un pulser per generare gli impulsi di trigger necessari sul pin 2 del monostabile 555.

Passo 3

Vi saranno necessari resistori e condensatori di valore piuttosto grande affinché vi sia possibile misurare convenientemente la durata di ogni singolo impulso. Vi consigliamo resistori di 1, 1,5 o 2,7 MΩ [o qualsiasi resistore di valore paragonabile] e condensatori elettrolitici il cui valore sia compreso tra 1 e 10 microfarad.
Ricordatevi di collegare a massa il terminale negativo dei condensatori elettrolitici.

Usando un cronometro, determinate la durata in secondi dell'impulso generato. Un resistore di 1 MΩ ed un condensatore di 1 μF dovranno generare un impulso della durata di circa 1,1 secondi. Usate valori elevati di resistenza e capacità onde assicurarvi un tempo sufficientemente lungo da misurare. Scrivete le risposte nel seguente spazio.

Resistenza di Timing *MΩ*	*Capacità di Timing* *μF*	*Durata dell'impulso* *secondi*

Passo 4

Abbiamo eseguito l'esperimento descritto nel Passo 3 ed abbiamo ottenuto i seguenti risultati:

Resistenza di Timing *MΩ*	*Capacità di Timing* *μF*	*Durata dell'impulso* *secondi*
2,7	1	ca. 2,6
2,7	2	ca. 5,5
2,7	5	ca. 45
2,7	1 (Mylar)	ca. 2,6
10	1 (Mylar)	ca. 10
10	1	ca. 11
10	2	ca. 23
22	1 (Mylar)	ca. 21
22	1	ca. 22
22	2	ca. 44

Il monostabile ha funzionato come previsto tranne che nel caso con condensatore di 5 μF, che è di valore eccessivo. Questo condensatore può possedere forti correnti di perdita e conseguentemente è difficile da caricare richiedendo perciò un tempo considerevole. Tale condensatore sarà quindi inutilizzabile per qualsiasi apparecchiatura. Notate come il tempo misurato sia approssimato, in quanto abbiamo usato un cronometro, invece di un circuito di conteggio quale quello descritto negli esperimenti del Capitolo 4.

Passo 5

In uno dei nostri esperimenti, abbiamo osservato un altro funzionamento inconsueto. Abbiamo mantenuto il pulser premuto per troppo tempo. Usate il resistore da 2,7 MΩ ed il condensatore da 1 μF e premete il pulser mantenendolo premuto, mentre osservate il display a LED a sette segmenti. Nello spazio seguente spiegate cosa osservate sul display.

Nel nostro caso, abbiamo osservato che, dopo circa tre secondi, il display comincia a contare molto velocemente. Il conteggio è apparso casuale e la sua velocità non era uniforme. Il numero 8, che normalmente appare sul display alle alte velocità di conteggio, non è stato osservato. La ragione del fenomeno suddetto consiste nel fatto che *la durata dell'impulso di trigger superava la durata dell'impulso d'uscita.* In effetti, il monostabile 555 cominciò ad oscillare dopo 2,6 o 2,7 secondi. Ciò dimostra l'importanza della regola scritta nell'introduzione: *gli impulsi di trigger del monostabile 555 devono essere di durata inferiore rispetto agli impulsi di uscita.*

Passo 6

Usando un resistore di temporizzazione di 1 MΩ ed un condensatore il cui valore sia compreso tra 0,02 ed 1 μF, determinate con che velocità siete capaci di premere e rilasciare il pulser. Potete determinare il vostro limite dal fatto che il monostabile comincerà ad oscillare sicuramente se premete il pulsante per troppo tempo. Noi ci siamo trovati in difficoltà con un condensatore da 0,1 μF, che corrisponde a 0,1 secondo di durata dell'impulso di uscita.

Passo 7

Usate ora un resistore da 1 MΩ ed un condensatore da 0,001 μF. Premete e rilasciate ripetutamente il pulser il più rapidamente possibile. Osserverete che è impossibile evitare che il monostabile 555 entri in oscillazione. Nel nostro caso il monostabile genera vari impulsi ad ogni impulso in ingresso. Molto frequentemente, il display a LED a sette segmenti aumentava di due conteggi ad ogni pressione del pulser.

Passo 8

Lo scopo di questo passo è di dimostrare che la combinazione di un monostabile 74121 con un pulsante può generare degli impulsi di trigger molto brevi per il monostabile 555, molto più brevi cioé di 0,1 secondi. Seguite il secondo schema dei quattro precedenti. Usate un condensatore di 100 pF ed un resistore di 10 KΩ come C_{ext} e R_{ext}. Secondo le caratteristiche fornite dal costruttore per il monostabile 74121, potrete aspettarvi un impulso in uscita dal monostabile 74121 di durata 0,7 microsecondi. Se volete potete studiare le caratteristiche e controllare voi stessi la nostra affermazione, che la durata degli impulsi in uscita sarà di 0,7 microsecondi.

Passo 9

Collegate l'uscita complementare, $\overline{Q}$, del circuito integrato 74121 al pin 2, ingresso di trigger, del monostabile 555. Applicate tensione al breadboard e premete e rilasciate il pulser. Usate R_A = 1 MΩ e C = 0,001 fino ad 1 μF. Per tutto questo range di valori del condensatore di temporizzazione del monostabile 555, dovrete osservare che viene generato un solo impulso. Nello spazio seguente, spiegate il perché.

Passo 10

Diminuite ora la durata dell'impulso di uscita, del monostabile 555, sino a che esso abbia una durata confrontabile con quella dell'impulso di uscita del monostabile 7471. A questo punto, dovrete osservare che il funzionamento del monostabile 555 diviene ancora una volta casuale.

Utilizzate i seguenti componenti di temporizzazione nel vostro circuito:

R_A = 10 KΩ

C = 0,001 μF

R_{ext} = 10 KΩ

C_{ext} = 100 pF = 0,0001 μF

Premete e rilasciate il pulsante e controllate che venga generato un solo impulso dal monostabile 555. Dovrete osservare il conteggio di un solo impulso ad ogni pressione del pulser. Avviene tutto ciò? Rispondete si o no.

Passo 11

Riducete R_A a 4700 Ω. Osservate un solo conteggio sul display a LED ogniqualvolta premete e rilascite il pulser? Rispondete si o no.

Nel nostro caso la risposta è si.

Passo 12

Riducete R_A a 2200 Ω. Osservate un solo conteggio sul display a LED ogniqualvolta premete e rilasciate il pulser? Rispondete si o no.

Nel nostro caso la risposta è no!
Abbiamo osservato due conteggi ogniqualvolta premiamo e rilasciamo il pulser. Il monostabile 555 inizia a sbagliare quando l'impulso d'uscita ha una durata di 1,54 μs e la durata dell'impulso d'ingresso è di 0,7 microsecondi. Questo è esattamente il limite operativo inferiore del monostabile 555, cosicché potete fermarvi a questo punto.

Passo 13

Come esperimento finale ponete i componenti di temporizzazione ai seguenti valori:

R_A = 4700 Ω

C = 0,001 μF

R_{ext} = 1000 Ω

C_{ext} = nessuno

Applicate tensione al breadboard e dimostrate che il monostabile 555 genera un solo impulso. In questo caso l'impulso di trigger al monostabile 555 è di soli 30 nanosecondi = = 0,000000030 secondi di durata. Questa durata di impulso costituisce il limite inferiore di funzionamento del monostabile 74121.

Passo 14

Ripetete dal passo 8 al passo 13 utilizzando il monostabile 74122 al posto del monostabile 74121, come indicato dal terzo schema elettrico. Con R_A = 10000 Ω, C = 0,001 μF, R_{ext} = 10000 Ω, e C_{ext} = 0 abbiamo osservato un solo impulso sul display a LED ogniqualvolta abbiamo premuto e rilasciato il pulser. La durata dell'impulso generato dal monostabile 74122 è in questo caso di circa 100 nanosecondi.

Passo 15

Ripetete dal passo 8 al passo 13 utilizzando il monostabile 74123 al posto del monostabile 74122, come indicato dal quarto schema elettrico. Con R_A = 10000 Ω, C = 0,001 μF, R_{ext} = 10000 Ω e C_{ext} = 0, abbiamo osservato un solo impulso sul display a LED ogniqualvolta abbiamo premuto e rilasciato il pulser. La durata dell'impulso generato dal monostabile 74123 è in questo caso di circa 100 nanosecondi.

Domande

1. Questo è stato un esperimento molto lungo. Noi vi abbiamo fornito indicazioni ma non vi abbiamo posto praticamente nessuna domanda. Se avete ulteriore tempo a disposizione, usatelo per questo esperimento. Questo è l'unico esperimento in cui provate le proprietà dei quattro monostabili più facilmente reperibili sul mercato. Vi invitiamo ad utilizzare l'uscita di un monostabile per triggerare l'altro; divertitevi a provare. Potreste inoltre ripetere l'esperimento N. 9 del Capitolo 4. Sostituite il monostabile 74121 con il 74122 o con il 74123.

COSA AVETE REALIZZATO CON QUESTO CAPITOLO?

Uno sguardo agli obiettivi

Abbiamo fissato nell'introduzione a questo Capitolo che alla fine sareste stati in grado di:

- Provare il funzionamento dei flip-flop 7470, 7473, 7474, 7475, 7476, 74106 e 74175 sia come flip-flop sia come latch.

  Lo avete fatto negli Esperimenti dal N. 1 al N. 11.

- Provare il funzionamento di quattro differenti multivibratori monostabili, i circuiti integrati 555, 74121, 74122, 74123.

  Lo avete fatto nell'Esperimento N. 12.

- Costruite un sincronizzatore di impulsi.

  Lo avete realizzato nell'Esperimento N. 11.

- Memorizzare quattro bit binari codificati in decimale, costituiti dall'uscita di un contatore decimale 7490 utilizzando un Latch 7475.

  Lo avete fatto nell'Esperimento N. 2.

CAPITOLO 9

MEMORIE A SEMICONDUTTORE: RAM E ROM

INTRODUZIONE

Benvenuti a quello che pensiamo sia il Capitolo più interessante di questo manuale
Gli esperimenti sono interessanti di per se stessi, ma ciò che implicano i circuiti integrati che userete - RAM e ROM - sono molto più importanti. Una memoria RAM da 4K, ad esempio è in grado di memorizzare 4096 parole di un bit ciascuno. Otto di tali RAM costituiscono quindi una memoria di 4096 parole di 8 - bit. Oggi queste memorie RAM sono di gran lunga più economiche di qualche anno fa. La memorizzazione di informazioni in memorie a semiconduttore o di altro tipo è essenziale in molti campi dell'elettronica digitale, il più importante dei quali è naturalmente, quello dei calcolatori. Tuttavia, con l'avvento di tecniche sempre più avanzate nel campo dei semiconduttori è ora possibile realizzare un intero calcolatore in un singolo circuito integrato. Tali "calcolatori in un solo chip" contengono una unità centrale, delle porte ingresso/uscita, e memorie sia a sola lettura che ad accesso casuale. I primi modelli potevano costare fino a 2000 $, da allora tale prezzo è notevolmente diminuito (circa 1/20). Questa è l'attuale rivoluzione dell'elettornica digitale e la ragione di quali implicazioni abbia il suo attuale sviluppo. Il meglio sta per arrivare!

OBIETTIVI

Alla fine di questo capitolo sarete in grado di:

- Dimostrate il funzionamento delle memrie RAM 7489 e 74170.
- Usare due RAM 74170 per creare qualsiasi tipo di configurazione di segmenti su un display a LED a sette segmenti.
- Costruire e far funzionare una decodifica non sequenziale.
- Costruire e far funzionare una decodifica non sequenziale programmabile.
- Simulare il funzionamento di un display alfanumerico MAN 2A usando due RAM 7489 per comandare le sette righe del display.
- Provare il funzionamento del decoder driver 7447 come memoria ROM.

DEFINIZIONI

Cilindro magnetico (Magnetic drum)	Un tipo di memoria che consiste in un cilindro ruotante rapidamente, la cui superficie può essere facilmente magnetizzata e quindi ricordare dei dati. Le informazioni sono memorizzate sotto forma di punti magnetici (od assenza di essi) sulla superfice del disco.[2]
Disco magnetico (Magnetic disc)	Un disco circolare piano, avente una superfice magnetica sulla quale possono essere memorizzati dati, mediante una magnetizzazione selettiva di parti della superficie del piatto stesso.[2]
Ingresso/Uscita (Input-output)	Un termine generale applicato ai sistemi usati per comunicare con un calcolatore e con i dati in esso contenuti.
Lettura (Read)	Nel caso di componenti a semiconduttore: La trasmissione di dati da una memoria a semiconduttore a qualsiasi altro dispositivo elettronico digitale. Il termine, "lettura", si applica anche ai calcolatori ed a qualsiasi altro tipo di memoria.
Memoria (Memory)	Qualsiasi dispositivo che possa memorizzare più informazioni composte da un 1 logico od uno 0 logico (bit), in modo tale che ogni singolo bit o gruppo di bit possa essere raggiunto e riletto.[2]
Memoria d'accesso casuale (Random access memory)	Abbreviata in RAM (random-access memory). Una memoria a semiconduttore nella quale possono essere scritti stati logici 1 o 0 (memorizzati) e quindi riletti (recuperati).[2]
Memoria a nastro magnetico (Magnetic tape storage)	Un sistema di memorizzazione basato sull'uso di punti magnetici (bit) su un nastro metallico o di plastica trattata. I punti sono organizzati in modo tale che sia possibile leggere il codice desiderato quando il nastro viaggia sotto il dispositivo di lettura-scrittura.[1]
Memoria a nuclei (Magnetic core storage)	Un tipo di memoria di calcolatore che utilizza dei nuclei di materiale magnetico percorsi da fili. Il nucleo può essere magnetizzato in modo tale da rappresentare un 1 logico od uno 0 logico.
Memoria a sola lettura (Read-only memory)	Abbreviata in ROM (read-only memory). Una memoria a semiconduttore dalla quale i dati possono essere ripetutamente letti, ma nella quale non possono essere scritti, come nel caso delle memorie RAM.[2]
Memoria non volatile (Non volatile memory)	Una memoria a semiconduttore nella quale i dati memorizzati non vengono persi quando la tensione di alimentazione viene tolta.
Memoria volatile (Volatile memory)	Una memoria a semiconduttore nella quale i dati memorizzati vengono persi quando la tensione di alimentazione è tolta.
Microprogramma (Microprogram)	Un programma di un calcolatore scritto nelle istruzioni più semplici (o sottocomandi) che possano essere eseguite dal calcolatore. Frequentemente esso è memorizzato in memorie a sola lettura.[1]
RAM dinamica (Dynamic Ram)	Una memoria ad accesso casuale che utilizza fenomeni capacitivi per la memorizzazione dei dati.[1]
RAM statica (Static RAM)	Una memoria ad accesso casuale che usa un flip-flop per la memorizzazione di un bit di dati.
ROM programmabile (Programmable ROM)	Abbreviata in PROM o pROM. Una memoria a sola lettura che può essere programmata dall'utilizzatore.[2]

Scrittura (Write)

Nel caso di componenti a semiconduttore: La trasmissione di dati entro una memoria a semiconduttore, da parte di un qualsiasi altro dispositivo elettronico digitale o circuito integrato. Il termine "scrittura", si applica anche ai calcolatori ed a qualsiasi altro tipo di memoria. Un sinonimo è *memorizzare*.

Unità centrale-CPU (Central Processing Unit)

Abbreviata in CPU (central processing unit). Chiamata anche processore centrale. Parte di un calcolatore che contiene la memoria principale, l'unità aritmetica ed un gruppo di registri speciali. Esegue le operazioni aritmetiche, controlla l'esecuzione delle istruzioni, genera i segnali di temporizzazione e provvede ad altre particolari operazioni interne.(1)

COSA E' UNA MEMORIA?

In elettronica digitale, una *memoria* è un qualsiasi dispositivo che possa memorizzare più informazioni composte da un 1 logico e da uno 0 logico, in modo tale che ogni singolo bit o gruppo di bit possa essere raggiunto e riletto.[2] L'uso principale delle memorie è nei calcolatori, che sostanzialmente possono essere considerati composti da tre elementi,

- Una unità centrale (CPU) od unità aritmetica, che esegue i calcoli ed un certo numero di altre operazioni,
- Le memorie, sia permanente che temporanea, ed
- I dispositivi di ingresso/uscita (Input/output), che permettono al calcolatore di interagire e comunicare con il "mondo esterno" in modo tale che quest'ultimo possa rapidamente capire ed interpretare.

Enormi quantità di memoria sono necessarie per memorizzare i programmi di un calcolatore, i dati, i linguaggi speciali del calcolatore, le procedure operative per il calcolatore e le informazioni temporanee generate durante un calcolo. Alcuni tipi comuni di memoria di un calcolatore sono

- Schede di carta perforate e nastri perforati, nei quali un foro rappresenta un 1 logico, mentre l'assenza di foro rappresenta uno 0 logico,
- Nastri magnetici, incluse le cassette magnetiche, nei quali gli 0 logici e gli 1 logici sono memorizzati sottoforma di variazioni di magnetizzazione,
- Dischi magnetici, nei quali il supporto, invece di essere un nastro, è un disco rigido o flessibile,
- Cilindri magnetici, nei quali il supporto, invece di essere un nastro od un disco è un cilindro ruotante,
- Nuclei magnetici, nei quali uno 0 od un 1 logico è memorizzato in un piccolo anello di materiale magnetico,
- Memorie a bolla, nelle quali un 1 od uno 0 logico è memorizzato in una piccola zona circolare magnetica, chiamata bolla,
- Memorie a semiconduttore, delle quali parleremo tra breve,
- Altri dispositivi che non tratteremo in questa sede.

Il campo delle memorie digitali è così grande che una descrizione ragionevole dei tipi più importanti di memorie potrebbe richiedere un ulteriore volume della dimensione di questo manuale. Noi abbiamo invece a disposizione un solo Capitolo per fornirvi la sensazione di cosa siano le memorie a semiconduttore e come esse possano essere usate. La nostra trattazione, di conseguenza, sarà molto breve, e noi possiamo soltanto consigliarvi di consultare le riviste più aggiornate, nel campo dell'elettronica per un'eventuale visione più dettagliata dell'evoluzione attualmente in corso, nel campo delle memorie.

Una *memoria a semiconduttore* è un dispositivo elettronico digitale di memorizzazione nel quale gli stati logici 1 o 0 sono memorizzati mediante segnali elettrici in una matrice di semiconduttore. Le memorie a semiconduttore sono conosciute sotto vari nomi, tra i quali "random access memory read-only memory, scratch pad memory, shift register, holding register, memory buffer, FIFO, programmable read-only memory, ecc. In questo manuale, tratteremo essenzialmente delle memorie ad accesso casuale, "random access memory", (RAM) e degli shift register, inoltre parleremo brevemente di cosa è una memoria a sola lettura, "read-only memory", (ROM) e come funziona. L'argomento degli shift register sarà trattato nel Capitolo 10.

MEMORIE RAM

Una *memoria ad accesso casuale*, in breve *RAM*, è una memoria a semiconduttore nella quale possono essere scritti (memorizzati) dati - stati logici 0 e stati logici 1 - e quindi riletti di nuovo. Ogni cella della RAM deve essere accessibile indipendentemente da ogni altra cella. Una tipica RAM possiede i seguenti ingressi ed uscite:

INGRESSI

- Ingressi di selezione delle celle di memoria.

  Questi ingressi selezionano la cella od il gruppo di celle desiderato per l'operazione di lettura/scrittura.

- Ingresso di abilitazione della memoria

  Questo ingresso determina l'accesso o meno alla memoria. Quando esso abilita, è possibile leggere o scrivere nella memoria. Quando esso disabilita lo scambio dei dati con la memoria è inibito. Il circuito integrato, quando è disabilitato, è come inesistente.

- Ingresso di selezione lettura/scrittura

  Questo ingresso determina se l'operazione in corso è una operazione di scrittura nella memoria oppure se è una operazione di lettura della memoria

- Ingressi od ingresso dei dati

  Questo ingresso o questo gruppo di ingress ricevono i dati che devono essere scritti nella memoria.

USCITE

- Uscite od uscita dei dati

  Questa uscita o gruppo di uscite presenta i dati, a volte negati, che sono memorizzati in una cella od in un gruppo di celle selezionate dagli ingressi di selezione delle celle.

UNA RAM TIPICA: IL CIRCUITO INTEGRATO 7489 (o 8225)

Una memoria ad accesso casuale della serie 7400 poco costosa ed abbastanza conosciuta è la memoria da 64 - bit 7489, che è anche conosciuta come memoria "scratch pad" da 64 - bit 8225 (RAM da 16 X 4). Questi due circuiti integrati sono essenzialmente identici nel loro funzioanmento e, per quanto ci concerne, sono abbastanza piccoli perché li si possa provare.

La disposizione dei pin della RAM 7489 della Texas Instruments Incorporated è

E' molto comodo rappresentare lo schema blocchi di questo chip in modo tale che gli ingressi, le uscite ed i collegamenti della tensione di alimentazione siano posti su differenti lati del simbolo. Vi forniamo lo schema blocchi sia del chip 7489 che dell'8225, in modo da poter eseguire un confronto tra i due,

Si deve innanzitutto notare che i due circuiti integrati sono identici per quanto riguarda la posizione dei pin. Gli ingressi dei dati per entrambi i chip sono i pin 4, 6, 10 e 12; le uscite dei dati, negati, sono i pin 5, 7, 9 ed 11; i quattro ingressi di selezione delle celle sono i pin 1, 15, 14 e 13; e i restanti pin corrispondono anch'essi.

Come secondo punto, notiamo che i due differenti costruttori - Texas Instruments (7489) e Signetics (8225) -danno un nome diverso agli ingressi ed alle uscite. La Texas Instruments chiama gli ingressi D4, D3, D2 e D1, dove D significa "dati", mentre la Signetics li chiama I_D, I_C, I_B, I_A, dove I significa "ingresso". Lo stesso si può dire per le uscite, che la Texas Instruments chiama S4, S3, S2 ed S1, dove S significa "sense", mentre la Signetics usa l'indicazione più standard $\overline{Q}$ e scrive $\overline{Q}_D$, $\overline{Q}_C$, $\overline{Q}_B$ e $\overline{Q}_A$. Il tratto sopra la lettera Q indica che le uscite sono negate rispetto ai dati scritti nella memoria.

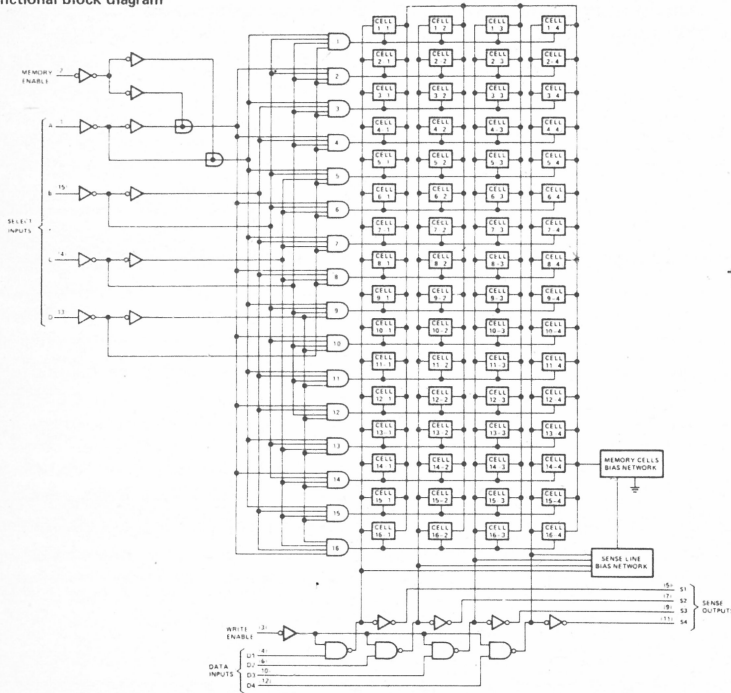
Da questo momento, siete in grado di studiare la disposizione dei pin di qualsiasi circuito integrato di questo tipo e disegnarne lo schema a blocchi, nel quale gli ingressi sono sul lato sinistro del simbolo, le uscite sono sul lato destro, gli ingressi di selezione sono sul lato inferiore, mentre i collegamenti di alimentazione sono sul lato superiore del simbolo.

Gli schemi a blocchi - schemi nei quali gli elementi fondamentali del sistema sono rappresentati sotto forma di blocchi e in cui i relativi collegamenti presenti tra loro sono rappresentati da linee appropriate di collegamento - della RAM 7489 della Texas Instruments Incorporated e della RAM 8225 della Signetics Corporation sono indicati qui di seguito. Lo schema a blocchi della Texas Instruments Incorporated è più dettagliato, ma entrambi forniscono lo stesso tipo di informazioni.

Si può osservare che i quattro ingressi di selezione delle celle sono collegati ad un blocco di sedici porte AND a quattro ingressi che operano come decodifica degli indirizzi della RAM. I dati sono presentati attraverso delle porte NAND a due ingressi, che possono essere disabilitate dall'ingresso di WRITE ENABLE. I dati in ingresso sono memorizzati in sedici gruppi di quattro celle di memoria, che possono essere abilitati uno alla volta.

La tabella della verità dell'integrato 7489, applicabile anche all'integrato 8225, è

MEMORY ENABLE	READ/WRITE ENABLE	OPERAZIONE	CONDIZIONE DELLE USCITE
0	0	Scrittura	Complemento dei dati in ingresso
0	1	Lettura	Complemento del contenuto della parola selezionata
1	0	Scrittura disabilitata	Complemento dei dati in ingresso
1	1	Nessuna operazione	Tutti allo stato logico 1

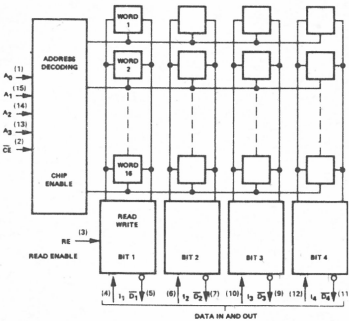
functional block diagram

TEXAS INSTRUMENTS
INCORPORATED

7489

description

This 64-bit active-element memory is a monolithic, high-speed, transistor-transistor logic (TTL) array of 64 flip-flop memory cells organized in a matrix to provide 16 words of four bits each. Each of the 16 words is addressed in straight binary with full on-chip decoding.

FUNCTION TABLE

ME	WE	OPERATION	CONDITION OF OUTPUTS
L	L	Write	Complement of Data Inputs
L	H	Read	Complement of Selected Word
H	L	Inhibit Storage	Complement of Data Inputs
H	H	Do Nothing	High

SIGNETICS CORPORATION 8225

V_{CC} = (16)
GND = (8)
( ) = Denotes Pin Numbers

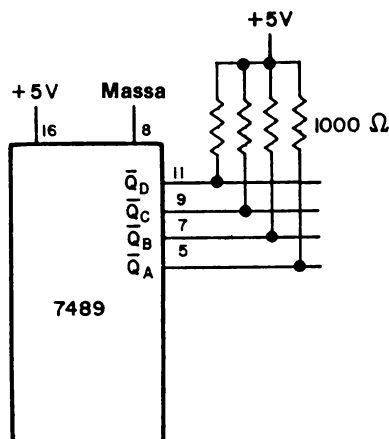
"ONE" LEVEL IN OR DATA INPUT APPEARS AS "ZERO" LEVEL OUT.

Chip is enabled when $\overline{CE}$ = "0"

RE	$\overline{CE}$ (Chip Enable)	MODE	OUTPUTS
0	0	Write	"1"
1	0	Read	Information
X	1	Chip Disable	"1"

X = Either State

Il fatto che le uscite siano sempre il complemento dei dati in ingresso o del contenuto della cella selezionata non è di così grande fastidio come può sembrare all'inizio. Si può sempre collegare un inverter su ciascuna linea di uscita per ottenere i dati corretti.

Come punto finale, si può notare come le uscite sia della RAM 7489 che della 8225 siano di tipo open collector. Ciò significa che è necessaria una resistenza di richiamo (pull-up) su ciascuna linea di uscita.
Le uscite di ciascuno dei due circuiti integrati possono essere rappresentate molto bene nel seguente modo

ESEMPIO: SCRITTURA NELLA RAM 7489 (o 8225)

E' utile mostrare brevemente come usare il circuito integrato 7489 o 8225. Quindi, come esempio, supponiamo di voler scrivere i seguenti sedici numeri decimali, nell'ordine dato, nelle sedici celle della RAM:

Celle di memoria	*Numero memorizzato*
0	8
1	2
2	5
3	6
4	0
5	9
6	7
7	7
8	3
9	2
10	4
11	0
12	1
13	8
14	9
15	5

Per scrivere i dati, poniamo l'ingresso di MEMORY ENABLE allo 0 logico e l'ingresso di READ/WRITE ENABLE anch'esso a 0. Quindi porremo sequenzialmente gli ingressi di SELEZIONE DELLE CELLE DI MEMORIA da 0000 = DCBA a 1111 = DCBA e caricheremo le seguenti informazioni binarie tramite i quattro ingressi, cioé i pin 4, 6, 10 e 12:

INGRESSI DI SELEZIONE DELLE CELLE DI MEMORIA				*DATI*			
D	C	B	A	I_D	I_C	I_B	I_A
0	0	0	0	1	0	0	0
0	0	0	1	0	0	1	0
0	0	1	0	0	1	0	1
0	0	1	1	0	1	1	0
0	1	0	0	0	0	0	0
0	1	0	1	1	0	0	1
0	1	1	0	0	1	1	1
0	1	1	1	0	1	1	1
1	0	0	0	0	0	1	1
1	0	0	1	0	0	1	0
1	0	1	0	0	1	0	0
1	0	1	1	0	0	0	0
1	1	0	0	0	0	0	1
1	1	0	1	1	0	0	0
1	1	1	0	1	0	0	1
1	1	1	1	0	1	0	1

Gli ingressi dei DATI sono la forma binaria codificata decimale dei sedici numeri decimali memorizzati.

Passiamo ora all'operazione di lettura. Manteniamo l'ingresso di MEMORY ENABLE allo 0 logico ma poniamo ora l'ingresso di READ/WRITE ENABLE all'1 logico. Quindi poniamo sequenzialmente gli ingressi di SELEZIONE DELLE CELLE DI MEMORIA da 0000 a 1111 ed osserviamo le uscite sia mediante quattro indicatori a LED che mediante un dispaly a LED a sette segmenti.
Il risultato della lettura, posto sotto forma di tabella della verità sarà il seguente:

INGRESSI DI SELEZIONE DELLE CELLE DI MEMORIA				*USCITE*				*LETTURA DEL DISPLAY*
D	C	B	A	$\overline{Q_D}$	$\overline{Q_C}$	$\overline{Q_B}$	$\overline{Q_A}$	
0	0	0	0	0	1	1	1	7
0	0	0	1	1	1	0	1	
0	0	1	0	1	0	1	0	
0	0	1	1	1	0	0	1	9
0	1	0	0	1	1	1	1	blank
0	1	0	1	0	1	1	0	6
0	1	1	0	1	0	0	0	8
0	1	1	1	1	0	0	0	8
1	0	0	0	1	1	0	0	
1	0	0	1	1	1	0	1	
1	0	1	0	1	0	1	1	
1	0	1	1	1	1	1	1	blank
1	1	0	0	1	1	1	0	
1	1	0	1	0	1	1	1	7
1	1	1	0	0	1	1	0	6
1	1	1	1	1	0	1	0	

Questi non sono affatto i dati che sono stati scritti nella memoria! Se ci pensiamo, diventa chiaro perché i dati letti sono così: i dati in uscita sono il complemento dei dati scritti. Questo è il punto che dovevamo evidenziare in questo paragrafo. Quindi dobbiamo porre degli inverter sulle linee d'ingresso; oppure sulle linee di uscita delle RAM 7489 o 8225.

ALCUNE ALTRE RAM

Abbiamo appena parlato di una RAM di 16 x 4 bit che richiede come tensione di alimentazione solo +5 V. Vogliamo ora confrontare questa RAM con altre per evidenziare le differenze esistenti nella lunghezza di parola, ingressi di selezione della memoria e nelle tensioni di alimentazione. L'abbreviazione presente vicino al numero del chip significa TI = Texas Instruments Incorporated, Sig = Signetics Corporation e NS = National Semiconductor.

N° del chip	*Tipo del chip*	*N° di dati simultanei in ingresso*	*N° di dati simultanei in uscita*	*Ingressi di selezione di memoria*	*Tensioni di alimentazione*
TI 7489	16 wds X 4 bit	4	4	4	+5V, Massa
TI 7481, 7484	16 X 1	1	1	4 X 4	+5V, Massa
TI 74170	4 X 4	4	4	2	+5V, Massa
TI 74200, 74206	256 X 1	1	1	8	+5V, Massa
Sig 8225	16 X 4	4	4	4	+5V, Massa
Sig 82S06, 82S07, 82S16, 82S17	256 X 1	1	1	4 X 4	+5V, Massa
Sig 82S21	32 X 2	2	2	5	+5V, Massa
NS 2102	1024 X 1	1	1	5 X 5	+5V, Massa
NS 1101	256 X 1	1	1	4 X 4	+5V, –7V, –10V
NS 4262, 5262	2048 X 1	1	1	6 X 5	+8,5V, +5V, –15V

Questo elenco non è molto aggiornato. I produttori di semiconduttori hanno ormai introdotto tantissimi altri modelli di RAM.

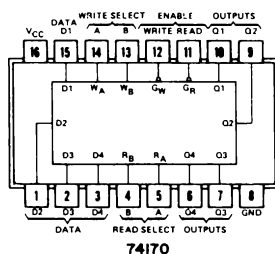
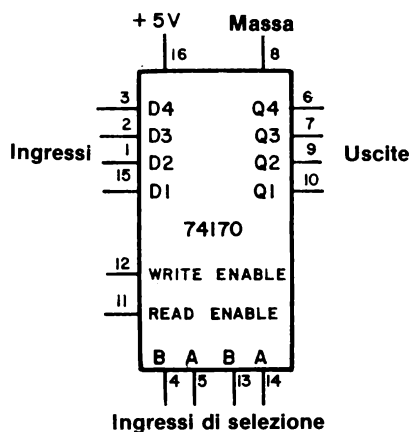
Vi sono alcune importanti considerazioni che devono essere fatte sul precedente elenco:

- Alcune RAM necessitano di tensioni di alimentazione piuttosto scomode. E' facile realizzare un'alimentazione di +5V - una semplice pila a torcia può bastare. E' invece molto più difficile fornire +8,5V, +5V e –15V contemporaneamente. Si possono usare delle batterie, ma è preferibile usare un alimentatore a più uscite.

- RAM che ricevono dati da più ingressi contemporaneamente e presentano in uscita più dati contemporaneamente sono l'eccezione, non la regola. Molte RAM di grossa capacità sono del tipo N parole di 1 bit. Ciò significa che se volete realizzare una memoria per dati a 8-bit, vi serviranno otto RAM da N parole di 1 bit.
- Gli ingressi di selezione delle celle possono essere sia del tipo ABCDEFGH... che del tipo X x Y. Il comando di questi differenti tipi di ingressi di selezione deve essere eseguito con attenzione. Per esempio, la parola 01010010 può significare, nella notazione HGFEDCBA, la cella di memoria numero 82 o, nella notazione XY, colonna (X) 5 e riga (Y) 2.

In questo manuale, useremo i circuiti integrati che necessitano solo di +5V.

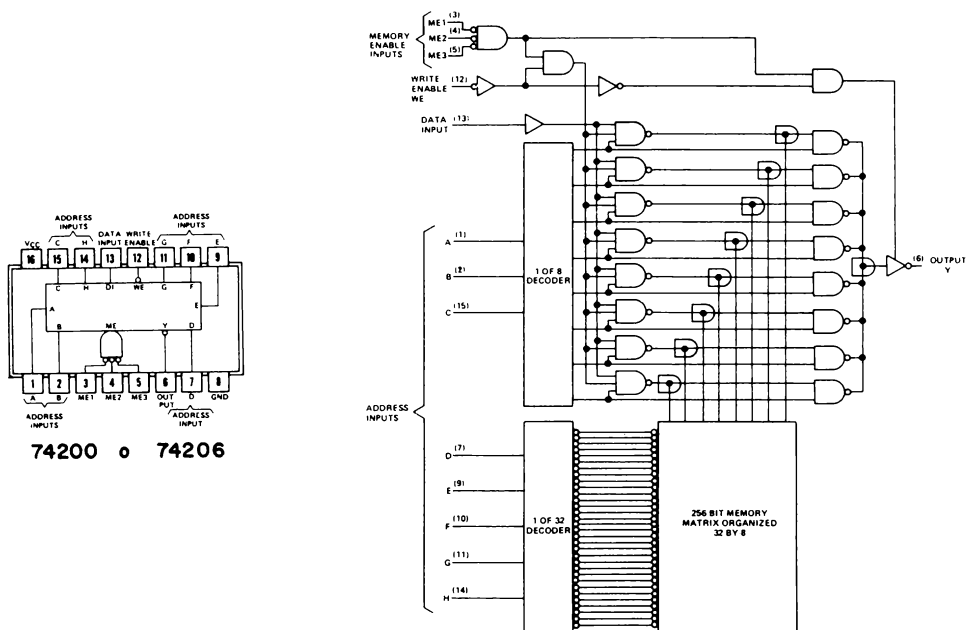
74170, Gruppo di 4 Registri x 4 Bit

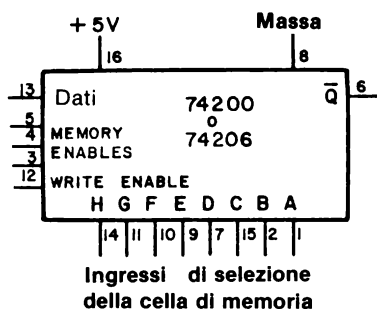
L'integrato 74170, 4 registri di 4 bit, non è altro che una RAM di 4 celle di 4 bit ciascuna. La sua configurazione dei pin è

e può essere rappresentata schematicamente come

Gli ingressi di READ e WRITE ENABLE possono essere collegati alle due uscite complementari di uno stesso pulsante. Quindi, quando il pulsante viene premuto, si opera una scrittura; quando il pulsante è rilasciato, si esegue un'operazione di lettura. Tenete presente che "scrivere" significa memorizzare una parola binaria nella memoria e che "leggere" significa recuperare una parola dalla memoria.

Il circuito integrato possiede ingressi separati di selezione per la lettura e per la scrittura. Poiché vi sono solo quattro parole, sono necessarie solamente due linee di selezione per accedere a tutte le locazioni di memoria. I più recenti circuiti integrati RAM possiedono però un solo set di ingressi di selezione delle celle.

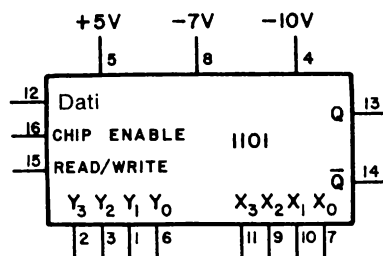
In generale il circuito integrato 74170 è di uso molto limitato. La RAM 7489, che possiede un numero quattro volte superiore di celle di memoria, risulta essere preferibile per molte applicazioni in cui siano necessarie RAM di piccole dimensioni.

74200 e 74206 Memorie RAM di 256 Bit

Le memorie RAM 74200 e/o 74206 possiedono 256 parole di 1 bit. La configurazione dei pin di questi due circuiti integrati è la stessa.

Tuttavia la 74200 possiede una uscita three-state, mentre la 74206 possiede una uscita open collector. Attualmente la 74200 è un circuito integrato poco costoso.

Le RAM 74200 o 74206 possono essere rappresentate schematicamente nel seguente modo:

Si può osservare che si hanno otto ingressi di selezione delle celle di memoria che possono quindi selezionare una cella tra $2^8 = 256$. I pin 3, 4 e 5 sono tre ingressi negati di un AND a tre ingressi che operano come ingressi di MEMORY ENABLE.
Quando l'uscita di MEMORY ENABLE della porta AND, è allo stato logico 1, le operazioni di lettura o di scrittura sono inibite e l'uscita del chip è allo stato di alta impedenza, nel caso della 74200, o allo stato logico 1, nel caso della 74206. Per scrivere dati nella memoria, gli ingressi sia di MEMORY che di WRITE ENABLE devono essere allo 0 logico. Per leggere dati dalla memoria, gli ingressi di MEMORY ENABLE devono essere allo 0 logico e l'ingresso di WRITE ENABLE deve essere all'1 logico.

1101 Memoria RAM di 256 Bit

L'ultima RAM di cui parleremo è la National Semiconductor 1101, RAM di 256-bit. Lo schema a blocchi del chip è

E' interessante notare, per quanto riguarda questo chip, che le 256 locazioni di memoria, ciascuna delle quali memorizza un singolo bit di informazioni, sono indirizzate mediante una matrice di selezione di 4 x 4. Sono presenti quattro ingressi di selezione - i pin 6, 1, 3 e 2 - indirizzi delle quattro righe Y e quattro ingressi di selezione - i pin 7, 10, 9 ed 11 - indirizzi delle quattro colonne X. I dati sono presenti in uscita sia in modo normale che in forma negata sui pin 13 e 14, rispettivamente. Le due uscite sono three state.

Può essere un inconveniente il fatto che il chip richieda delle tensioni di alimentazione particolari: +5V, −7V e −10V. Non abbiamo provato questo chip semplicemente a causa di queste necessità di tensione di alimentazione. Molti lettori di questo manuale potrebbero non aver a disposizione un alimentatore in grado di fornire queste tensioni. E' un peccato, perché il chip viene venduto ad un prezzo molto basso. Con quattro di tali circuiti integrati, è facile realizzare una memoria di 256 parole da 4-bit ciascuna.

MEMORIE A SOLA LETTURA

Una *memoria a sola lettura*, (*read-only memory*), abbreviata in *ROM*, è una memoria a semiconduttore dalla quale i dati possono essere ripetutamente letti, ma nella quale non possono essere scritti, come nel caso delle memorie RAM. Una volta che i dati sono stati programmati in una ROM, non si ha generalmente modo di modificarli senza distruggere il circuito integrato. Vogliamo tracciare una breve distinzione tra il tipo fondamentale di ROM appena descritto ad una *pROM "cancellabile" EPROM (erasable programmable read-only-memory)*, chiamata così perché può essere ripetutamente programmata e quindi cancellata mediante l'uso di tecniche speciali, quali, per esempio, una luce a raggi ultravioletti. La distinzione più importante che può essere fatta tra una RAM che perde il contenuto quando la tensione di alimentazione viene tolta, ed una ROM, pROM o una pROM cancellabile è che queste ultime non perdono le informazioni nemmeno in tale caso. I differenti tipi di ROM che sono disponibili correntemente possono essere descritti nei seguenti modi:

- *ROM*

  Questa ROM viene programmata dal costruttore mentre il circuito integrato viene prodotto. Una volta programmata durante una fase ben precisa di costruzione, non vi è alcun modo di alterare la memoria.

- *ROM programmabile, od anche pROM o PROM*

  Questa ROM viene programmata dall'utilizzatore mediante uno strumento speciale di programmazione, che scrive i dati nella memoria della ROM. Una volta che la memoria è programmata, essa non può essere ulteriormente modificata.

- *ROM cancellabile, conosciuta anche come EPROM.*

  Questa ROM è veramente programmabile, in quanto la memoria può essere ripetutamente programmata. In un tipo di pROM cancellabile, il contenuto della memoria può essere cancellato mediante esposizione a raggi ultravioletti. Un recente tipo di pROM cancellabile richiede invece un impulso elettrico per essere completamente cancellata. E' evidente che questo tipo di ROM diventerà sempre più popolare in futuro.

MEMORIA VOLATILE E MEMORIA NON VOLATILE

I termini, *memoria volatile* e *memoria non volatile*, possono essere definiti come segue:

Memoria volatile (Volatile memory)	Una memoria a semiconduttore nella quale i dati memorizzati sono persi quando la tensione viene tolta.
Memoria non volatile (Non-volatile memory)	Una memoria a semiconduttore nella quale i dati memorizzati non sono persi quando la tensione di alimentazione viene tolta.

Una RAM è una memoria volatile, mentra una ROM è una memoria non volatile. Una ROM programmabile è una sorta di ibrido tra una RAM ed una ROM, ma è più simile a una ROM perché sono necessarie tecniche speciali per programmare la pROM e per cancellare i dati in essa presenti. La scala dei tempi può essere un fattore di distinzione importante tra una RAM ed una pROM cancellabile: una RAM può essrere programmata e cancellata in microsecondi, mentre sono necessari vari minuti per programmare e

cancellare una PROM cancellabile.

QUANDO USARE UNA MEMORIA ROM?

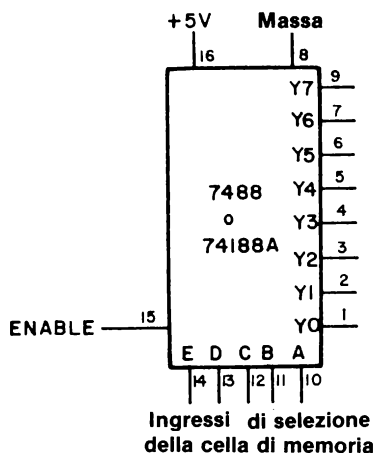
Le memorie ROM sono usate ogni qualvolta sono necessari dati permanenti o semipermanenti in un calcolatore, in uno strumento digitale, od in un dispositivo digitale di telecomunicazioni. Per esempio, le ROM

- Contengono dei programmi, chiamati *microprogrammi*, di un calcolatore o di un qualsiasi tipo di dispositivo basato sullo stesso principio od utilizzante versioni ridotte di un calcolatore. Alcuni termini che definiscono tali tipi di dispositivi sono "microprocessor", "terminali intelligenti", "sistemi di controllo intelligenti" e simili.
- Memorizzano tabelle che possono essere usate da piccoli calcolatori. Tabelle per moltiplicazioni, divisioni, funzioni seno e coseno e funzioni simili sono delle applicazioni molto comuni per le ROM.
- Sostituiscono parti di *reti logiche combinatorie*. In altre parole, invece di usare un gran numero di porte logiche per realizzare una tabella della verità complessa, si può utilizzare una sola ROM per generare l'intera tabella della verità. Questo tipo di soluzione viene indicata col nome di "advanced logic design". Attualmente,le PROM cancellabili sono un mezzo tecnico estremamente potente per generare delle tabelle della verità estremamente complesse. Vi incoraggiamo a famigliarizzarvi con tali circuiti integrati.

RAM DELLA SERIE 7400

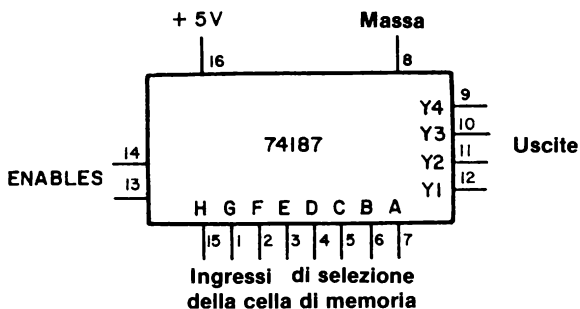
Nella serie di circuiti integrati 7400 sono presenti solamente alcuni tipi di ROM e PROM; nessuno dei quali è cancellabile:

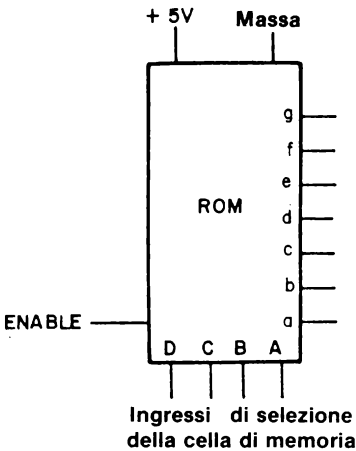
- La ROM 7488 da 256-bit, costituita da 2 parole di 8-bit ciascuna.
- La ROM programmabile 74186 da 512-bit, costituita da 64 parole da 8-bit ciascuna. Questa ROM è programmabile dall'utilizzatore, ma non è cancellabile.
- La ROM 74187 da 1024-bit, costituita da 256 parole di 8-bit ciascuna.
- La ROM 74188A da 256-bit, programmabile, costituita da 32 parole da 8-bit ciascuna e non è cancellabile.

Sfortunamente, nessuno di questi circuiti integrati è disponibile a prezzi molto bassi. Comunque, le ROM programmabili sono le più accessibili. E' utile mostrare lo schema a blocchi di alcune ROM onde evidenziare in cosa differiscono dalle memorie ad accesso casuale (RAM). Per esempio, sia la ROM 7488 che la ROM programmabile 74188A hanno la stessa disposizione dei pin come mostrato qui di seguito,

Come si può vedere dallo schema, sono presenti solamente quattro tipi di ingressi od uscite,

- Ingressi di selezione dell celle di memoria
- Ingressi per le tensioni di alimentazione
- Uscite dei dati
- Un solo ingresso di enable, che, quando è allo stato logico 1, inibisce tutte le uscite portandole allo stato logico 1.

Al contrario, una RAM possiede dei segnali di read/write e frequentemente possiede degli ingressi separati di lettura, oppure permette letture e scritture in modo alternativo mediante un set comune di linee di input/output e read/write.

La memoria ROM da 1024-bit 74127 è un circuito integrato straordinariamente semplice che può essere rappresentato nel seguente modo

Vi sono 256 parole di 4-bit ciascuna, in modo che si ha la possibilità di indirizzare 256 o 2^8 differenti locazioni in memoria. Sono quindi necessari 8-bit di selezione della cella di memoria per poter indirizzare una qualsiasi locazione di memoria; si usa un semplice codice binario ad 8-bit.

Il tipo più semplice di memoria ROM comunemente disponibile, di tipo non cancellabile, è una ROM da 112-bit, che possiede sedici parole di 7-bit ciascuna e che può essere rappresentata nel seguente modo,

Questo circuito integrato è usato così largamente che è programmato dai costruttori con una sola tabella della verità, mostrata qui di seguito:

INGRESSI DI SELEZIONE DELLE CELLE DI MEMORIA				*USCITE*						
D	C	B	A	a	b	c	d	e	f	g
0	0	0	0	0	0	0	0	0	0	1
0	0	0	1	1	0	0	1	1	1	1
0	0	1	0	0	0	1	0	0	1	0
0	0	1	1	0	0	0	0	1	1	0
0	1	0	0	1	0	0	1	1	0	0
0	1	0	1	0	1	0	0	1	0	0
0	1	1	0	1	1	0	0	0	0	0
0	1	1	1	0	0	0	1	1	1	1
1	0	0	0	0	0	0	0	0	0	0
1	0	0	1	0	0	0	1	1	0	0
1	0	1	0	1	1	1	0	0	1	0
1	0	1	1	1	1	0	0	1	1	0
1	1	0	0	1	0	1	1	1	0	0

D	C	B	A		a	b	c	d	e	f	g
1	1	0	1		0	1	1	0	1	0	0
1	1	1	0		1	1	1	0	0	0	0
1	1	1	1		1	1	1	1	1	1	1

Quando l'ingresso di ENABLE è allo 0 logico, anche tutte le uscite sono allo stato logico 0.

Questa tabella della verità vi è familiare? Deve esserlo - è la tabella della verità del decoder/driver da BCD a sette segmenti 7447! Secondo noi questo è un fatto veramente interessante: *tutte le decodifiche sono delle ROM*. L'esempio più ovvio e chiaro di una ROM applicata come decoder nella serie 7400 è la decodifica per sette segmenti di cui gli integrati 7447 e 7448 sono i primi esempi.

In considerazione del fatto che non sarete in grado di ottenere facilmente una ROM od una ROM programmabile della serie 7400, sarete soddisfatti di utilizzare praticamente il circuito integrato 7447 nella sezione sperimentale di questo Capitolo. E' d'altronde chiaro che come esperimento fine a se stesso esso non è necessario; voi infatti siete già pratici nell'uso del 7447 e del 7448, "ROM" utilizzate come decoder per display a sette segmenti.

INTRODUZIONE AGLI ESPERIMENTI

In questo Capitolo proverete la proprietà sia delle memorie ad accesso casuale (RAM) che delle memorie a sola lettura. Sia le RAM che le ROM sono costose, così che ci limiteremo a due soli tipi di RAM - i chip 74170 e 7489 - ed ad una sola ROM - il decoder/driver 7447. I nostri studenti hanno trovato le RAM come i chip più interessanti della serie di circuiti integrati 7400. E' infatti una cosa straordinaria poter memorizzare delle parole a 4-bit in una memoria e quindi rileggerle. La 7489 è una RAM modesta secondo gli standard correnti; è infatti una memoria da 64-bit composta da 16 parole da 4-bit ciascuna. Le RAM correntemente disponibili sul mercato hanno una capacità media di 4096-bit. Tuttavia, la RAM 7489 e la RAM 74170, mostrano molte, se non tutte, le caratteristiche di una RAM più grande.

Gli Esperimenti N. 1 e 6 sono decisamente interessanti. Nell'Esperimento N. 2, utilizzerete due RAM 74170 per creare qualsiasi tipo di configurazione di segmenti sul display Opcoa SLA-1 a LED a sette segmenti. Nell'Esperimento N. 6, uno dei più difficili di questo manuale, potrete generare dei simboli alfanumerici quali la lettera "T" su di un display alfanumerico a LED MAN 2A.

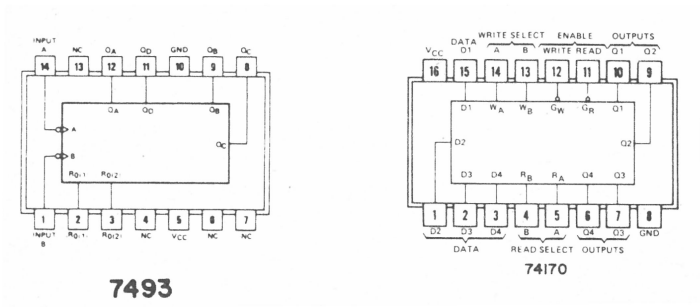
Gli esperimenti in questo Capitolo possono essere classificati come segue:

Esperimento N.	*Tipo di Esperimento*
1	Introduzione alla RAM 74170.
2	Uso di due RAM 74170 come decoder/driver ad 8-bit per un un display a LED a sette segmenti Opcoa SLA-1.
3	Introduzione alla RAM 7489.
4	Costruzione di un decoder non sequenziale.
5	Costruzione di un decoder non sequenziale programmabile.
6	Simulazione delle operazioni di un display alfanumerico MAN 2A.
7	Uso di un decoder/driver 7447 come ROM.

ESPERIMENTO N. 1

Scopo

Questo esperimento prova il ′unzionamento del circuito integrato 74170 come memoria ad accesso casuale. Si utilizza un contatore 7493 per indirizzare le quattro parole a 4-bit della memoria.

Configurazioni dei pin dei circuiti integrati

Schema del circuito

+5V Massa

16 8

SWITCH LOGICI D C B A

3 2 1 15

D C B A

74170

Q_D Q_C Q_B Q_A

6 7 9 10

D C B A DISPLAY A 7 SEGMENTI

PULSER N. 1 I O

PULSER N.2 I O

12 11

B A B A

4 5 13 14

+5V Massa

5 10

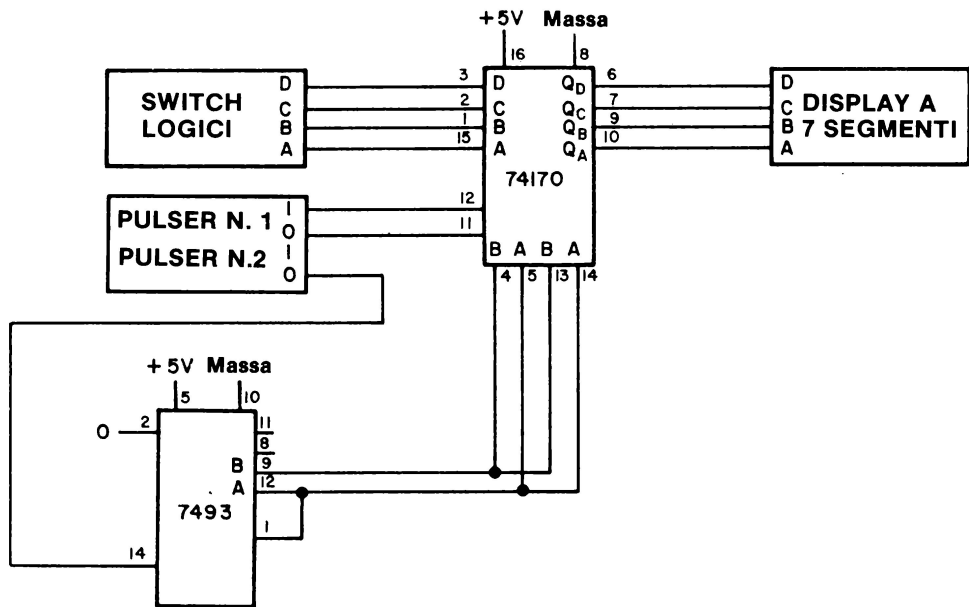
O 2

11 8 9 12

B A

7493

1

14

Passo 1

Collegate il circuito ed applicate tensione alla piastra.

Passo 2

Premete e rilasciate il pulser N. 2 quattro volte. Osservate sul display qualche simbolo o numero?

Noi no.

Passo 3

Ponete gli switch logici a DCBA = 0000 e premete e rilasciate il pulser N. 1. Cosa osservate sul display?

Nel nostro esperimento, abbiamo osservato l'apparizione sul display del numero 0 appena abbiamo rilasciato il pulser N. 1. Ciò significa che abbiamo caricato la parola binaria 0000 in memoria.

Passo 4

Premete e rilasciate, ora, il pulser N. 2. Il display non dovrà rappresentare nulla. Ponete gli switch logici a DCBA = 0101 e premete quindi e rilasciate il pulser N. 1
Quale numero osservate ora sul display?

Il numero 5 è esatto? Se sì, spiegate nello spazio seguente perché appare il numero 5 invece di qualsiasi altro numero o simbolo.

Passo 5

Indirizzate ora la locazione di memoria tre. Fate ciò premendo e rilasciando di nuovo il pulser N. 2. Scrivete il 3 in memoria a questa locazione. Nello spazione seguente scrivete quale configurazione degli switch logici DCBA è necessaria per ottenere ciò.

DCBA =

Passo 6

Procedete alla quarta ed ultima locazione della memoria e scrivetevi il numero 9. Quale parola DCBA è necessaria questa volta?

DCBA =

Premete e rilasciate il pulser N.2 ed osservate ciò che avete fatto: avete scritto i numeri 0, 5, 3 e 9 nelle quattro celle di memoria, nell'ordine dato. Potete rileggere di nuovo questo numeri semplicemente facendo avanzare il contatore binario 7493.

Passo 7

Se volete modificare i numeri scritti, indirizzate semplicemente la cella di memoria desiderata e caricate un nuovo numero. Invece di rileggere i numeri 0, 5, 3 e 9, ecc. caricate le seguenti serie di numeri e dimostrate a voi stessi che i numeri sono stati caricati correttamente in memoria:

a. 8, 1, 4 e 2

b. 1, 4, 2 e 8

c. 0, 0, 1 e 0

d. 3, 3, 3 e 3

f. 1, 0, 0 e 1

Benvenuti nel mondo delle memorie ad accesso casuale!

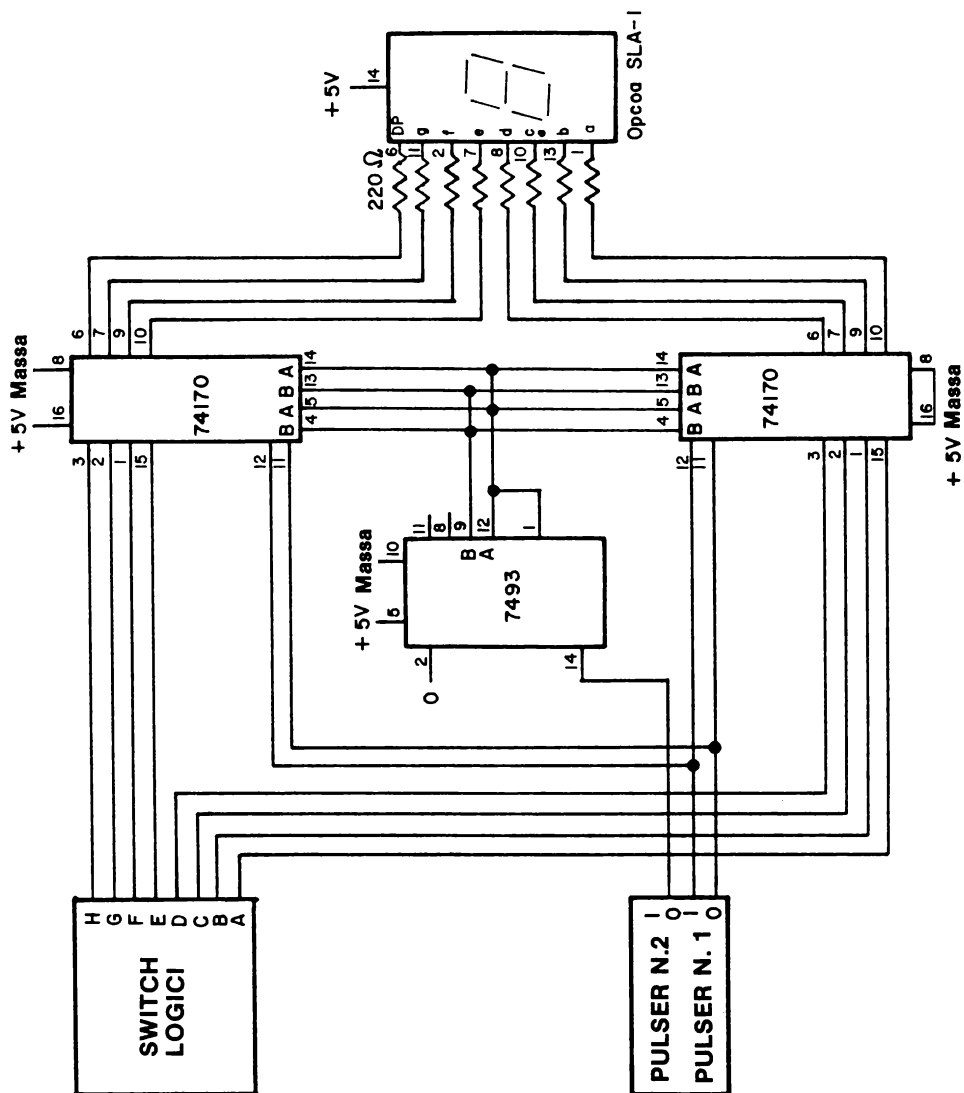
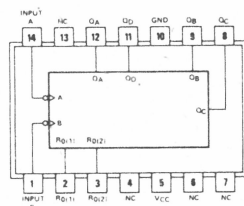
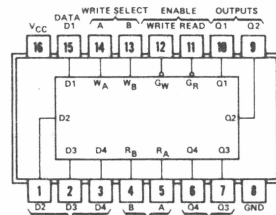
Domande

1. Cosa è una memoria ad accesso casuale (Random Access Memory)? Cosa si intende con il termine, "random"?

ESPERIMENTO N. 2

Scopo

Questo esperimento dimostra l'uso di due 74170, RAM a 4-bit, come decoder/driver ad 8-bit per un display a LED a sette segmenti + punto decimale Opcoa SLA-1. Vi consigliamo di realizzare questo esperimento se possedete due circuiti integrati 74170.

Schema del circuito

Configurazioni dei pin dei circuiti integrati

Passo 1

Studiate attentamente lo schema elettrico e notate come esso appaia molto simile al circuito dell'esperimento precedente. Avete semplicemente aggiunto un secono circuito integrato 74170 ed avete sostituito il display a LED a sette segmenti (che comprende un decoder/driver 7447) con un display a LED a sette segmenti Opcoa SLA-1 senza decoder/driver. Le due RAM 74170 operano in questo esperimento come decoder/driver del display numerico.

Passo 2

Collegate il circuito come abbiamo indicato. Applicate tensione al breadboard.

Passo 3

Premere e rilasciare il pulser N.`2 quattro volte per vedere quali informazione sono memorizzate nella memoria di quattro parole da 8-bit/parola. Non sorprendetevi se qualche segmento o il punto decimale si illuminano. Non è possibile predire cosa sia contenuto in memoria quando il circuito integrato viene alimentato e quali operazioni possa eseguire durante l'accensione.
Se togliete la tensione e quindi la applicate di nuovo, potrete scoprire che si illuminano dei segmenti diversi, od anche nessuno. Tale esperimento dimostra la natura irregolare del fenomeno di accensione.

Passo 4

Vi sarà necessaria la tabella della verità del decoder/driver da BCD a decimale 7447 per assistervi nella creazione di un decoder/driver utilizzando le RAM 74170. La tabella della verità è indicata qui sotto,

Numero decimale	D	C	B	A	a	b	c	d	e	f	g
0	0	0	0	0	0	0	0	0	0	0	1
1	0	0	0	1	1	0	0	1	1	1	1
2	0	0	1	0	0	0	1	0	0	1	0
3	0	0	1	1	0	0	0	0	1	1	0
4	0	1	0	0	1	0	0	1	1	0	0
5	0	1	0	1	0	1	0	0	1	0	0
6	0	1	1	0	1	1	0	0	0	0	0
7	0	1	1	1	0	0	0	1	1	1	1
8	1	0	0	0	0	0	0	0	0	0	0
9	1	0	0	1	0	0	0	1	1	0	0
Simbolo											
⊏	1	0	1	0	1	1	1	0	0	1	0
⊐	1	0	1	1	1	1	0	0	1	1	0
⊔	1	1	0	0	1	0	1	1	1	0	0
⊆	1	1	0	1	0	1	1	0	1	0	0
⊨	1	1	1	0	1	1	1	0	0	0	0
blank	1	1	1	1	1	1	1	1	1	1	1

Passo 5

Ponete abcdefg = 0000001 ed il punto decimale (DP) = 1. Premete e rilasciate il pulser N. 1. Dovrete osservare il numero 0 sul display. Tenete presente che quando diciamo, "porre abcdefg = 0000001," intendiamo dire porre gli switch logici ABCDEFGH = 00000011. Lo switch logico H è il punto decimale, che in questo caso è allo stato logico 1. Aggiungete il punto decimale ponendo gli switch logici ABCDEFGH = 00000010. Premete e rilasciate il pulser N. 1 onde cambiare l'informazione contenuta in memoria. Dovrete ora osservare sul display il numero "0".

Passo 6

Come dovrete porre gli switch logici se desiderate rappresentare il numero 1 sul display? Scrivete la vostra risposta nello spazio seguente e quindi eseguite l'esperimento.

Passo 7

Come dovete porre gli switch logici se desiderate rappresentare il numero 7 sul display? Scrivete qui sotto la vostra risposta.

ABCDEFGH =

Eseguite l'esperimento e controllate che la vostra risposta sia esatta.

Passo 8

Supponiamo ora che non abbiate possibilità di controllare l'accensione o lo spegnimento del punto decimale, quindi in questo caso potrete controllare solo sette segmenti. Quanti tipi diversi di simboli potete rappresentare sul display? Scrivete la risposta nello spazio seguente.

Passo 9

Rappresentate i seguenti simboli sul display a sette segmenti. Scrivete nello spazio a destra di ogni simbolo, quale configurazione degli switch logici é necessaria per realizzarlo.

a. f b e c

b. a g d

c. a g

d. a

e.

f. d f b e d c

g. e/ /c

h. /b
e/

i. f/
/c

j. a

d

k. f/g
/c

i.
g /b
e/

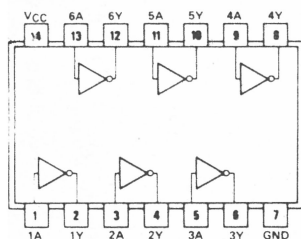
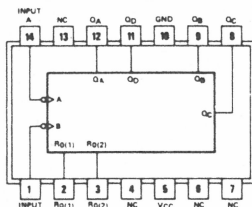
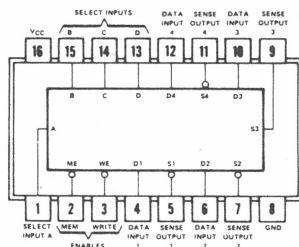
Domande

1. Perché è impossibile rappresentare il nono simbolo utilizzando un decoder/driver da BCD a decimale 7447?

ESPERIMENTO N. 3

Scopo

Questo esperimento dimostra come sia possibile scrivere dati e rileggerli da, o in una memoria RAM 7489 od 8225.

Configurazioni dei pin dei circuiti integrati

Schema del circuito

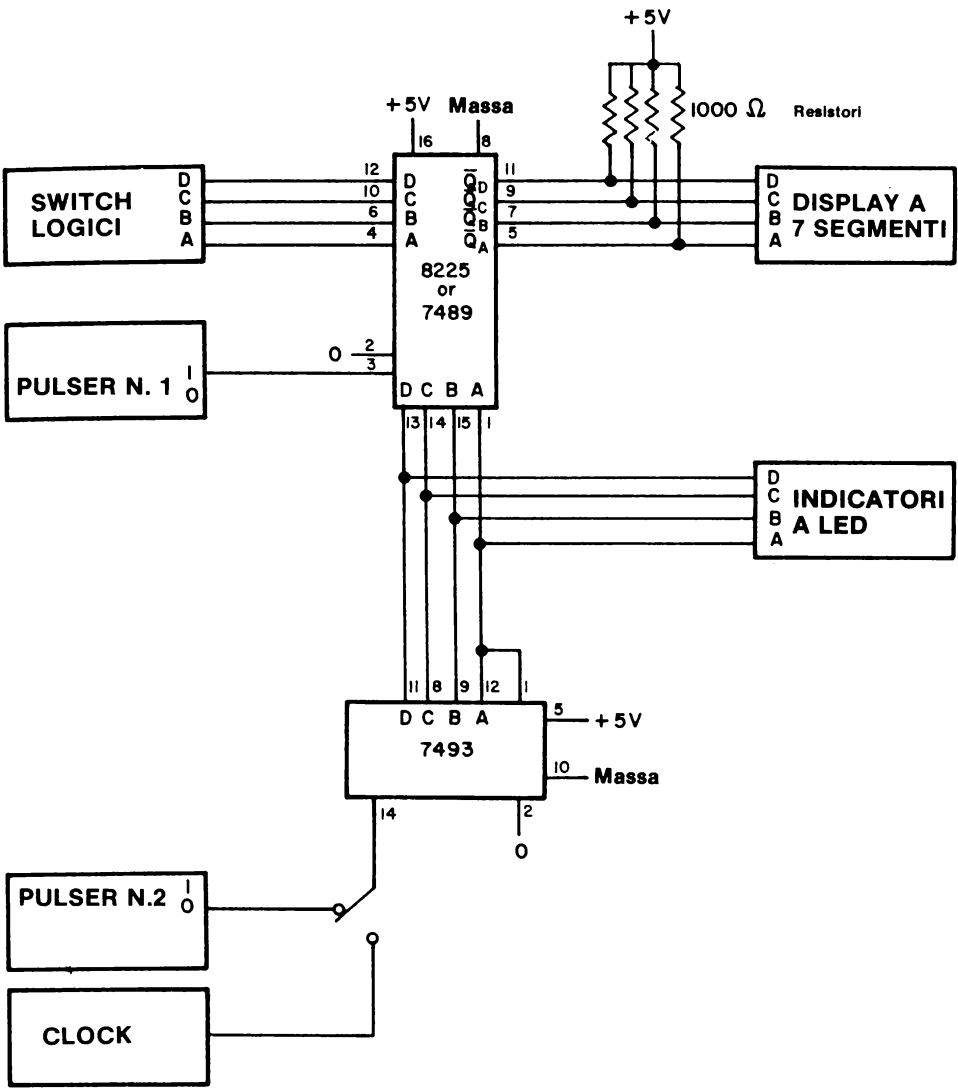
Passo 1

Collegate il circuito come indicato. Si può usare sia la RAM 7489 che la 8225; funzionano entrambe nello stesso modo. La RAM utilizzata in questo esperimento possiede 16 locazioni di memoria, di 4-bit ciascuna. Essa possiede un numero quattro volte superiore di celle di memoria al chip 74170.

Il pulser N. 1 è il pulser di "read". Quando è premuto, provoca il caricamento dei dati presenti sugli switch in memoria. Il pulser N. 2 è il pulsante degli "indirizzi di memoria". Esso può indirizzare tutte le sedici locazioni di memoria mediante un contatore binario 7493.

Passo 2

Applicate tensione al breadboard. Indirizzate sequenzialmente tutte le sedici locazioni di memoria e, nello spazio seguente, scrivete i numeri od i simboli che leggete.

Schema del circuito

Quando abbiamo eseguito questo esperimento, le nostre RAM 7489 e 8225 hanno funzionato in modo differente. La 7489 conteneva quattordici volte il numero 4, un 5 ed un 6. Invece la 8225 conteneva undici blank (corrispondente al numero 15), tre ⊐ , ed un ⊢ . Abbiamo concluso che i due chip raggiungono le loro condizioni finali di funzionamento in modi differenti. *I vostri chip possono essere diversi.*

Passo 3

Ponete i quattro switch logici, DCBA, a 1111_2 e quindi premete e rilascite il pulser N. 1. Quale numero appare sul display?

Dovrà apparire sul display il numero 0! Ponete ora i quattro switch logici a 0000_2, quindi premete e rilasciate il pulser N. 1. Quale numero appare sul display?

Il display dovrà essere nella condizione di blank, che corrisponde al numero 15.

Passo 4

Questa osservazione vi potrà apparire strana, secondo la vostra esperienza. Con la RAM 74170, quando voi scriverete 0000_2, mediante gli switch logici, sul display appariva il numero decimale 0. Quando scrivevate 1111_2, il display era nella condizione di blank. Ora con le RAM 7489 o 8225, avviene esattamente il contrario. Perché? Scrivete la vostra risposta nello spazio seguente.

Passo 5

Quale numero decimale prevedete che apparirà sul display se gli switch logici verranno posti ad 1100_2 ed il pulser N. 1 verrà premuto e quindi rilasciato?

La risposta esatta, è il numero decimale 3. Nello spazio seguente spiegate come siete giunti a questa conclusione.

Passo 6

I simboli per le uscite dei chip 7489 e 8225 sono $\overline{Q_A}$, $\overline{Q_B}$, $\overline{Q_C}$ e $\overline{Q_D}$. Cosa significa il trattino sopra la lettera Q? Scrivete la vostra risposta nello spazio seguente.

Passo 7

Caricate 1001_2 nella locazione di memoria 0001_2. Il display dovrà mostrare il numero decimale 6.

Passo 8

Caricate nella locazione di memoria 13 (1101_2) dei dati tali che sul display appaia il numero decimale 5, dopo che avete rilasciato il pulser N. 1.

Passo 9

Caricate nelle locazioni di memoria 1000_2, 1011_2, 1010_2, 1011_2 e 1100_2, dei dati tali per cui sul display appaiono i numeri decimali 0, 1, 2, 3 e 4 per ciascuna delle celle di memoria rispettivamente indicate.

Passo 10

Caricate i numeri decimali 0, 1, 2, 3, 4, 5, 6, 7, 8 e 9 nelle celle di memoria dalla 0 alla 9 (1001_2). In questo caso, caricate il complemento del numero, di modo che sul display appaiano i numeri da 0 a 9 quando voi indirizzate ciclicamente la memoria.

Passo 11

Caricate il numero decimale 0 nella sedicesima cella di memoria. Ancora una volta vi può essere confusione: potete caricare 0000 così che sul display apparirà blank, oppure caricare 1111 così che sul display apparirà il numero decimale 0. Potete notare come esista una potenziale confusione quando le uscite di una memoria sono il complemento degli ingressi.

Passo 12

Nel caso in cui abbiate avuto difficoltà con i passi precedenti, tenete presente la seguente procedura per caricare informazioni nella memoria:

a. Premete e rilascite ripetutamente il pulser N. 2 finché non appaia il numero esatto della locazione di memoria sui quattro indicatori a LED.

b. Ponete gli switch logici al complemento dal numero o del simbolo che desiderate vedere sul display.

c. Premete e rilasciate il pulser N. 1 onde caricate l'informazione nella cella di memoria desiderata.

d. Per caricare delle informazioni in una differente cella di memoria, ritornate al punto a. e ripetete i punti b. e c.. Potete caricare completamente la memoria ripetendo i punti da a. a c. sedici volte.

Passo 13

Eseguendo i precedenti esperimenti avete potuto osservare che:

- Si possono indirizzare sedici differenti celle di memoria mediante il contatore binario 7493 ed il pulser N. 2. Le celle sono indirizzate sequenzialmente.
- In ogni cella di memoria, è possibile memorizzare uno parola binaria di valore compreso tra 0000_2 ed 1111_2.

Passo 14

Togliete brevemente la tensione al breadboard e quindi riapplicatela. Dovrete osservare che le informazioni precedentemente scritte sono state cancellate dall'azione di rimozione della tensione. La RAM è, nel gergo elettrico, una memoria "volatile". Se la tensione viene a mancare per qualsiasi ragione, l'informazione posta in memoria è persa. Ciò è veramente poco desiderabile, ma se considerate quanto poco costano le RAM, sarete disposti a tollerare questo inconveniente. E' ormai possibile memorizzare 4096 parole di 4-bit in modo economico.

Passo 15

Abbiamo trovato che le RAM 7489 od 8225 sono fra i più interessanti e divertenti chip della serie di circuiti integrati 7400. Vi incoraggiamo a "giocare" con essi ulteriormente. Provate a scrivere differenti numeri e simboli in diverse locazioni di memoria. Indirizzate sequenzialmente la RAM e dimostrate che le informazioni appaiono sempre nella cella di memoria nella quale sono state poste. *Conservate il circuito.*

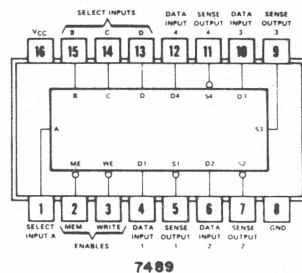
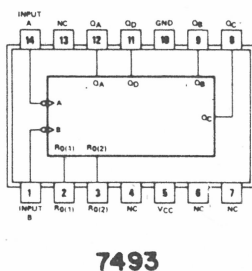
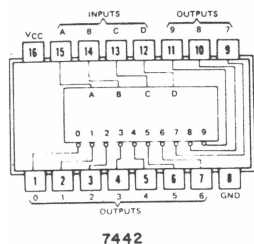
Domande

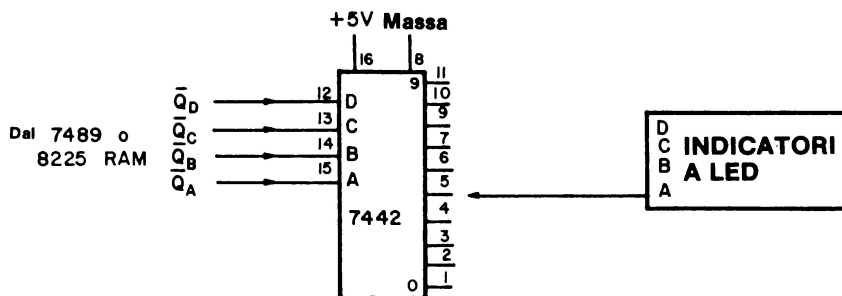
1. Fornite differenti possibilità d'uso per una piccola memoria quale la 7489 o la 8225. Non ponete come possibile uso i calcolatori. Non è pratico attualmente realizzare un calcolatore utilizzando RAM così piccole.

ESPERIMENTO N. 4

Scopo

Questo esperimento consente di costruire e provare un decoder non sequenziale utilizzando una decodifica da BCD a decimale 7442 ed il circuito realizzato nel precedente esperimento.

Configurazioni dei pin dei circuiti integrati

Schema del circuito

Il circuito è praticamente identico a quello dato nel precedente esperimento. Le uscite della RAM 7489 od 8225 forniscono gli ingressi DCBA al decoder 7442, come mostrato nello schema elettrico seguente. Si utilizza un indicatore a LED per determinare quale delle dieci uscite è decodificata.

Passo 1

Realizzate le connessioni mostrate nello schema elettrico.

Passo 2

Cosa intendiamo per decoder sequenziale? Scrivete la vostra risposta nello spazio seguente.

Passo 3

Cosa intediamo, ora, per decoder non sequenziale? Scrivete la vostra risposta nello spazio seguente.

Passo 4

Applicate tensione al breadboard e caricate il numero binario 1111_2 in tutte e sedici le locazioni di memoria della RAM 7489 o 8225 così che il numero binario 0000_2 appare all'uscita di tutte e sedici le locazioni di memoria. Collegate l'indicatore a LED al pin 1 del chip 7442 e dimostrate che l'indicatore a LED rimane spento per tutte le sedici celle di memoria.

Passo 5

Ritornate alla locazione di memoria 0001_2 e scrivete il numero decimale 1 in memoria. Ricordate; le uscite della memoria devono presentare il valore decimale 1, valore che deve apparire anche sul display. Ciò significa che dovete scrivere in memoria il valore 1110, che verrà poi presentato in uscita negato, e quindi apparirà come 0001.

Provate ora che il pin 1 del chip 7442 diventa alto solo per la locazione di memoria 0001_2. Corrispondentemente, il pin 2 del chip 7442 si porta allo stato logico 0 in corrispondenza della locazione di memoria 0001_2. Collegate l'indicatore a LED al pin 2 del chip 7442 e dimostrate che ciò avviene.

Passo 6

Ritornate alla locazione di memoria 0010_2 e scrivete in essa il numero decimale 7. Ciò

significa che dovrete scrivere nella memoria ponendo gli switch logici DCBA $= 1000_2$. Collegate l'indicatore a LED al pin 9 dell'integrato 7442 e dimostrate che si spegne solamente in coincidenza con la locazione di memoria 0010_2.

Avete provato un decoder non sequenziale, che decodifica le uscite decimali 0, 1 e quindi 7 nell'ordine dato. Il decoder tree-state decodifica in modo sequenziale le uscite decimali 0,1 e 2. Ponendo i numeri decimali appropriati nelle sedici parole di memoria, sarete in grado di creare la sequenza in uscita al chip 7442 secondo l'ordine da voi desiderato.

Passo 7

Create la seguente sequenza di sedici stati in uscita alla decodifica 7442:

0, 1, 7, 3, 5, 6, 2, 9, 3, 0, 1, 8, 5, 4, 9 e 4.

Provate la sequenza mediante l'indicatore a LED. Questo è certamente un circuito di decodifica non sequenziale. *Conservate questo circuito per il prossimo esperimento.*

Domande

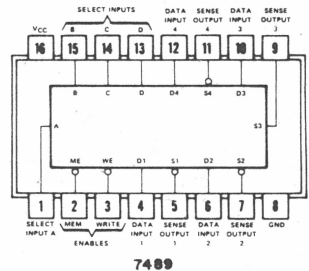
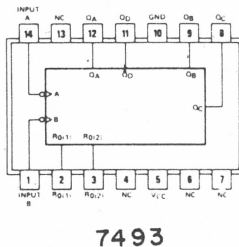
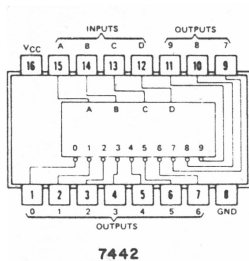
1. Potete indicare qualche uso per un decoder non sequenziale?

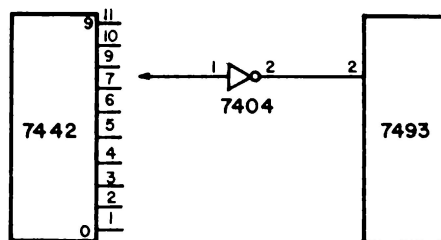
2. Il decoder non sequenziale che avete realizzato in questo esperimento è programmabile o no?

ESPERIMENTO N. 5

Scopo

Questo esperimento consente di usare il circuito del precedente esperimento per realizzare un decoder non sequenziale che possa operare ciclicamente tra due fino a sedici stati diversi.

Configurazioni dei pin dei circuiti integrati

Schema del circuito

Il circuito impiegato in questo esperimento è praticamente identico a quello del precedente esperimento. L'unico cambiamento necessario è una connessione tra una delle dieci uscite del chip 7442, attraverso un inverter 7404, e il pin 2 dell'integrato 7493. Quando appare in uscita alla RAM il numero decimale appropriato, il contatore binario 7493 viene azzerato ed il decoder non sequenziale riparte dalla locazione di memoria 0000_2. Il collegamento suddetto è mostrato qui sotto:

Passo 1

Realizzate il collegamento. Vi sarà necessario un ulteriore circuito integrato, cioé un 7404. Vi è abbastanza spazio sul breadboard SK-10 per realizzare questa aggiunta.

Passo 2

Collegate il pin 11 del circuito integrato 7442 al pin 1 del chip 7404. Tale collegamento indica che solamente quando sul display a sette segmenti appare il numero decimale 9 il contatore 7493 viene azzerato.

Passo 3

Applicate tensione al breadboard. Partendo dalla locazione di memoria 0000_2, caricate la memoria con il *complemento* dei seguenti numeri:

0, 0, 0, 0, 0, 0, 0, 0, 1, 1, 1, 1, 1, 1, 1 e 1

Notate che potete indirizzare sequenzialmente tutte e sedici le locazioni di memoria premendo e rilasciando ripetutamente il pulser N. 2. Mentre eseguite l'operazione, i precedenti numeri dovranno apparire sul display a sette segmenti.

Passo 4

Caricate ora le sedici locazioni di memoria con il *complemento* dei seguenti numeri;

0, 0, 0, 0, 0, 0, 0, 0, 9, 1, 1, 1, 1, 1, 1 e 1.

Semplicemente, indirizzate la cella di memoria 1000_2 e scrivete in essa il complemento del numero decimale 9 nella RAM. Appena fatto ciò, sul display a sette segmenti apparirà il numero decimale 0. Premete e rilasciate ripetutamente il pulser N. 2 e controllate come sia impossibile indirizzare una locazione di memoria, di indirizzo superiore a 1000_2, come mostrato dagli indicatori a LED. In realtà, viene raggiunta la cella di memoria di indirizzo 1000_{22}, ma il contatore 7493 viene azzerato a 0000_2 così rapidamente che non si é in grado di vedere il numero decimale 9 sul display.

Passo 5

Caricate ora la memoria con il complemento dei seguenti numeri:

0, 1, 2, 3, 4, 9

iniziando dall'indirizzo di memoria 0000_2. Premete e rilasciate ripetutamente il pulser N. 2 e controllate che il display mostri la seguente sequenza:

0, 1, 2, 3, 4, 0, 1, 2, 3, 4, 0, ecc.

Passo 6

Nel caso in cui abbiate delle difficoltà nel caricare il numero decimale 9 in memoria,

tenete presente che vi sono due modi che vi possono aiutare a correggere qualsiasi errore di programmazione:

- Per azzerare il contatore 7493, cioé portarlo al valore 0000_2, scollegate semplicemente l'ingresso di reset, cioé il pin 2, del chip 7493.
- Per permettere al contatore 7493 di indirizzare tutte e sedici le locazioni di memoria, ponete semplicemente a massa il pin 2 del chip 7493.

In questo modo, potete porre il numero decimale 9 in qualsiasi locazione di memoria compresa tra 0000_2 e 1111_2.

Passo 7

Nei passi precedenti, avete usato il numero decimale 9 e collegato il pin 11 del chip 7442, come numero che determina la lunghezza della sequenza. In effetti avete realizzato un decoder non sequenziale programmabile. Negli esperimenti seguenti, potete usare altri numeri per determinare la sequenza.

a. Realizzate la sequenza con i numeri 0, 1, 3, 5 e 7 ed usate il numero decimale 8 per terminare la sequenza ed azzerare il contatore 7493.

b. Realizzate la sequenza con i numeri 0, 2, 4, 8 e blank ed usate il numero decimale 1 per terminare la sequenza ed azzerare il contatore 7493.

c. Realizzate la sequenza con i numeri 1, 2, 3, 4, 5, 6, 7 ed usate il numero decimale 0 per terminare la sequenza ed azzerare il contatore 7493.

In questi tre esperimenti il primo numero della sequenza è posto nella locazione di memoria 0000_2. Il numero che determina la fine della sequenza è in effetti l'ultimo numero della sequenza. Ciò dovrà essere sufficiente per mettervi in grado di realizzare correttamente gli esperimenti.

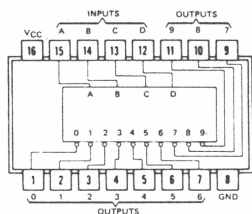
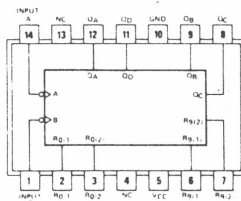
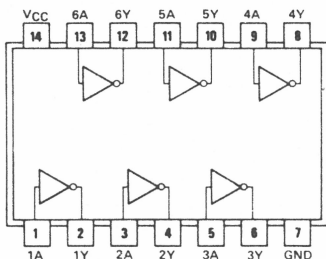
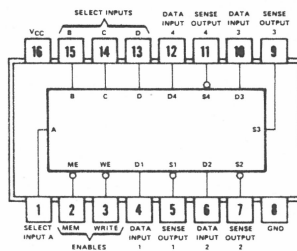
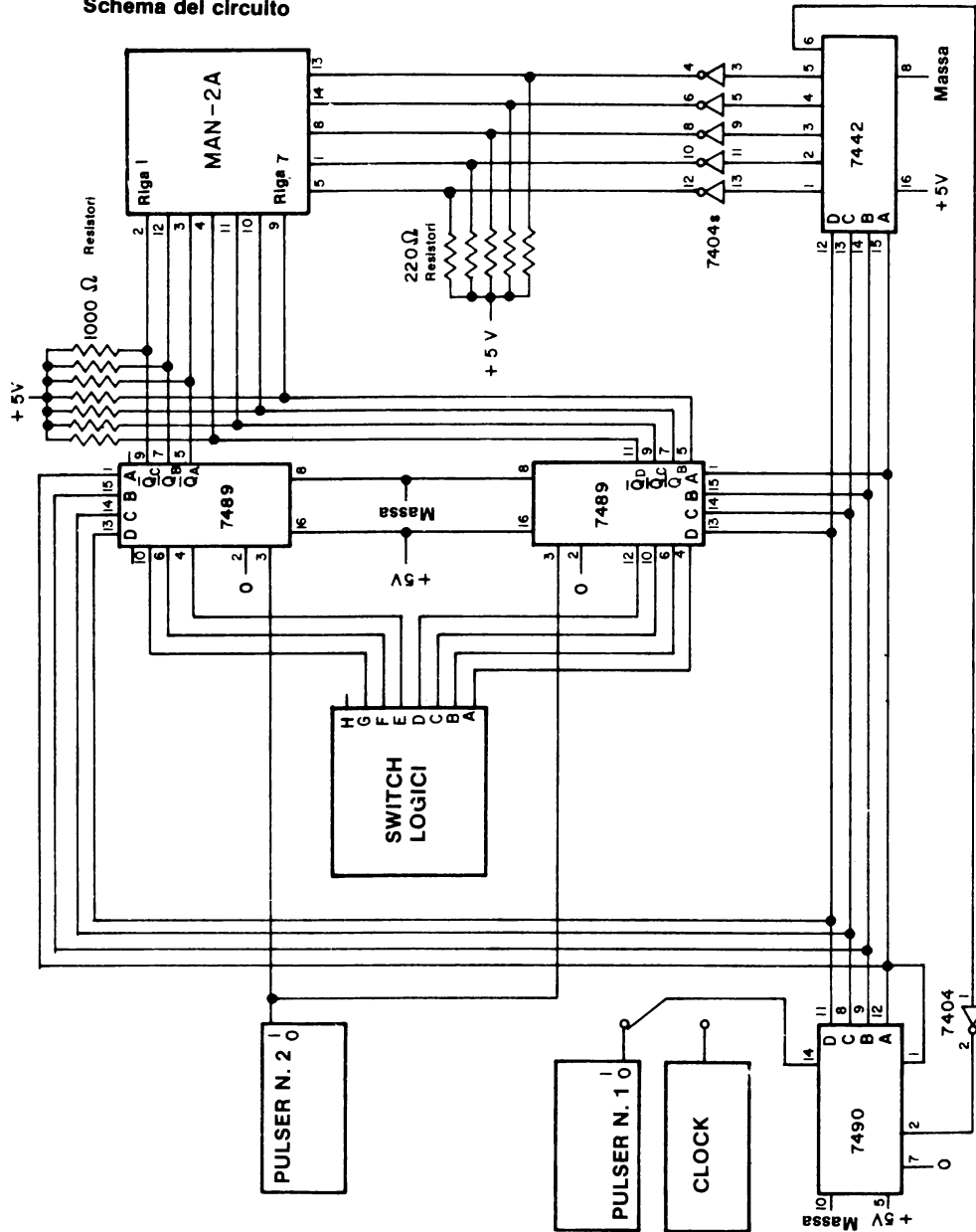
Domande

1. Definite il termine, "decoder programmabile non sequenziale".

ESPERIMENTO N. 6

Scopo

Questo esperimento simula il funzionamento di un display alfanumerico MAN 2A indirizzando sequenzialmente due memorie ad accesso casuale (RAM) a 4-bit 7489, che forniscono gli ingressi alle sette righe del display. Una decodifica 7442 viene usata per comandare sequenzialmente le cinque colonne. Le informazioni sono caricate nelle RAM, e quindi nel display alfanumerico, utilizzando due pulser ed otto switch logici.

Configurazioni dei pin dei circuiti integrati

Schema del circuito

Passo 1

Studiate attentamente lo schema elettrico del circuito. Notate i seguenti punti:

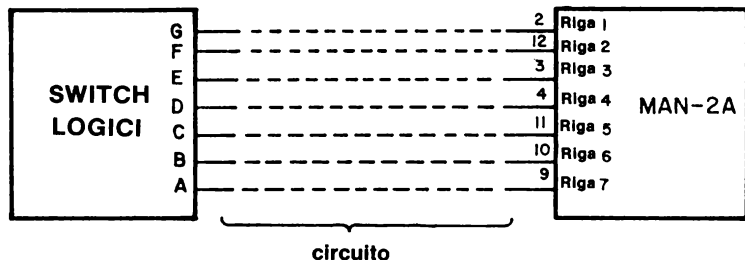
- Vi sono due gruppi di resistori di pull-up. Un gruppo di resistori da 1KΩ serve come richiamo delle uscite open collector delle RAM. L'altro gruppo di resistori di 220 Ω sono i resistori di limitazione della corrente, che assicurano il corretto passaggio di corrente attraverso i LED del display alfanumerico.
- Sono necessari sette switch logici. Sono utilizzati sette ingressi degli otto disponibili sulle RAM, cioé gli ingressi I_A, I_B, ecc. Sette, quindi, delle otto uscite delle RAM sono utilizzate per comandare le sette righe del display.
- Il contatore decimale 7490 comanda sia le due RAM che la decodifica 7442.
- L'uscita 6 dell'integrato 7442, attraverso un inverter, comanda il pin 2 del contatore 7490 e provvede quindi alla generazione della sequenza 0, 1, 2, 3, 4, 0, 1, 2, 3, 4, 0 ecc. Questa sequenza è necessaria alla scansione delle cinque colonne del display.
- Il pulser N. 1 è usato solamente durante la scrittura delle RAM. Una volta caricate, si utilizzerà una frequenza di clock superiore ai 1000 cicli/secondo onde produrre un simbolo alfanumerico stabile sul display.
- Il pulser N. 2 è usato per caricare i dati degli switch logici nella RAM.
- *Questo circuito è uno dei più complessi di questo manuale. Esso richiede due breadboard SK-10.*
- *Per qualsiasi simbolo che appaia sul display alfanumerico, tutti i punti non avranno un'intensità luminosa uguale. Vi inviteremo poi a spiegare perché accade questo.*
- Buona fortuna!

Passo 2

Con l'alimentazione disconnessa, collegate il circuito. Fate particolare attenzione alla disposizione dei circuiti, affinché i collegamenti siano brevi. Per esempio, il contatore 7490 può essere posto tra le due RAM. Il display MAN 2A può essere posto vicino alle RAM ed alla decodifica 7442. Anche gli switch logici possono essere posti tra le due RAM. Nonostante queste precauzioni, realizzerete tuttavia un groviglio di fili. Utilizzate un paio di pinze a molla per inserire i terminali dei fili nei punti esatti del circuito.

Passo 3

E' importante indicare chiaramente la relazione tra i sette switch logici, ABCDEFG, e le

sette righe (catodi) del display alfanumerico MAN 2A. Il seguente schema,

mostra che

- Lo swtch logico A corrisponde alla riga 7, la riga di punti luminosi inferiore.
- Lo switch logico B corrisponde alla riga 6
- Lo switch logico C corrisponde alla riga 5
- Lo switch logico D corrisponde alla riga 4
- Lo switch logico E corrisponde alla riga 3
- Lo switch logico F corrisponde alla riga 2
- Lo switch logico G corrisponde alla riga 1, la riga di punti luminosi superiore.

La configurazione ABCDEFG = 1000001 corrisponderà quindi a

- Lo switch logico A è all'"1 logico" e causa la possibile accensione dei punti luminosi della riga 7.
- Lo switch logico G è all'"1 logico" e causa la possibile accensione dei punti luminosi della riga 1.
- Gli switch logici B, C, D, E ed F sono tutti allo "0 logico" e quindi i punti luminosi delle righe dalla 2 alla 6 resteranno spenti.

Notate che l'informazione presente sugli switch logici viene caricata nella RAM e quindi presentata al display solamente quando il pulser N. 2 e premuto e rilasciato!

Passo 4

Applicate tensione ai breadboard. Potrete vedere alcuni punti della colonna N. 1 accesi. Non pensateci per il momento. Ponete ABCDEFG = 1111111.

Passo 5

Premete e rilasciate il pulser N. 2. Dovrete ora osservare sette punti luminosi nella colonna N. 1 del display. Se non vedete questo risultato, dovete controllare i collegamenti del vostro circuito e trovare qualche errore. Il circuito è troppo complesso per potervi fornire una sufficiente assistenza. Utilizzate l'esperienza da voi accumulata nel campo dell'elettronica digitale per scoprire l'errore. Cercate comunque di comprendere perfettamente come vedete collegato il vostro circuito. Ciò vi richiederà da dieci a venti minuti. Siete sufficientemente addestrati perché sviluppiate dei vostri sistemi di collaudo per controllare un circuito collegato erroneamente, piuttosto che dipendere da qualcuno.

Passo 6

Premete e rilasciate il pulser N. 1. State ora comandando la colonna N. 2, che potrà avere uno o più punti illuminati. Premete e rilasciate il pulser N. 2 ed osservate che ora appaiono sette punti illuminati nella colonna N. 2.

Passo 7

Premete e rilasciate il pulser N. 1. State ora comandando la colonna N. 3. Premete e rilasciate il pulser N. 2 ed osservate che vi siano sette punti illuminati nella colonna N. 3. Fate attenzione che ABCDEFG = 1111111 in tutti questi passi.

Passo 8

Premete e rilasciate il pulser N. 1 quindi premete e rilasciate il pulser N. 2. Avete ora sette punti illuminati nella colonna N. 4. Finalmente, premete e rilasciate il pulser N. 1 e quindi il pulser N. 2. Avete sette punti luminosi anche nella colonna N. 5.

Passo 9

Premete e rilasciate ripetutamente il pulser N. 1. Dovrete osservare che saltate da una colonna all'altra del display a cinque colonne. Quando raggiungete la colonna N. 5, tornate automaticamente alla colonna 1 e il processo riparte. Ogni colonna dovrà contenere sette punti luminosi. Se osserverete tali risultati potrete congratularvi con voi stessi per avere compiuto un eccellente lavoro di collegamento di un circuito abbastanza complesso.

Passo 10

Non avete ancora finito; avete ora molte prove da eseguire su questo circuito. Ponete ABCDEFG = 0000000, e premete alternativamente il pulser N. 1 ed il pulser N. 2. Se lavorate bene, dovrete azzerare il display alfanumerico, spegnendone tutti i punti in circa cinque secondi. Noi lo abbiamo fatto in un po' meno di tre secondi. Voi, con un po' di

pratica potrete probabilmente farlo in un paio di secondi.

Passo 11

Il nuovo lavoro consiste nella creazione di una lettera sul display. Premete e rilasciate il pulser N. 1 sino a ritornare alla colonna N. 1. Vi consigliamo di posizionare gli switch ad ABCDEFG = 1000000 in modo da visualizzare le lettere. Volendo, potete ottenere lo stesso scopo togliendo tensione al breadboard e quindi riapplicandola, dopo di ciò, dovreste essere automaticamente sulla colonna N. 1.

Passo 12

Dovrete formare la lettera "T". Ponete ABCDEFG = 0000001. Premete e rilasciate il pulser N. 2. Quindi, premete e rilasciate il pulser N. 1 così che vi portate sulla colonna N. 2. Di nuovo premete e rilasciate il pulser N. 2. Premete e rilasciate il pulser N. 1 due volte, così che vi portate sulla colonna N. 4. Premete e rilasciate il pulser N. 2. Finalmente, premete e rilasciate il pulser N. 1, quindi premete e rilasciate il pulser N. 2. Avete ora caricato le informazioni corrette nelle colonne 1, 2, 4 e 5. Dovete ora caricare una riga di sette punti nella colonna N. 3. Passate al prossimo passo che vi indicherà come fare.

Passo 13

Premete e rilasciate il pulser N. 1 ripetutamente finché non siete sulla colonna N. 3. Ponete ABCDEFG = 1111111. Premete e rilascite il pulser N. 2. A questo punto il lavoro è terminato. Dovrete avere una lettera "T" posta in memoria. Controllatela premendo e rilasciando ripetutamente il pulser N. 1. Se vi è qualche errore, correggetelo.

Passo 14

Ora, spostate il collegamento realizzato sul pin 14 del contatore decimale 7490 dal pulser N. 1 al clock, che deve essere posto ad una frequenza un po' superiore ai 1000 cicli/secondo. Dopo aver realizzato questo collegamento (ricordate, non togliete tensione al breadboard, altrimenti perderete tutte le informazioni caricate nelle RAM), dovrete vedere apparire sul display la lettera "T". L'unico difetto della rappresentazione è che la riga orizzontale sarà molto più brillante della riga verticale di punti.
Nello spazio seguente, spiegate perché vi è questa differenza d'intensità.

Passo 15

Dovreste ora essere in grado di rappresentare sul display una qualsiasi delle 64 possibili lettere alfanumeriche, comprendendo in esse numeri e simboli, modificando la precedente procedura usata per rappresentare la lettera "T". Provate a rappresentare la lettera "H", quindi la lettera "L". Entrambe sono abbastanza facili da creare. Ricordate i seguenti punti:

- Il pulser N. 1 è utilizzato per selezionare la colonna del display. Premendo e rilasciando ripetutamente questo pulser, comandate sequenzialmente le colonne dalla 1 alla 5.
- Il pulser N. 2 è usato per caricare le informazioni presenti sugli switch logici. Questa informazione appare, dopo aver premuto e rilasciato il pulsante del pulser, sia nelle RAM che sul display alfanumerico.
- Potete caricare l'opportuna informazione nelle RAM ponendo allo stato logico opportuno gli switch logici, premendo e rilasciando il pulser N. 2, e quindi premendo e rilasciando il pulser N. 1, per indirizzare la successiva colonna, dove questa procedura è ripetuta.

Questo non è un modo molto efficiente per creare lettere e numeri su di un display, ma almeno mostra alcuni dei problemi presenti nell'uso di un display alfanumerico a matrice di 7 x 5 punti MAN 2A.

Domande

1. Perché, nel passo 14 avete spostato il collegamento di un pin del contatore 7490 del pulser N. 1 al clock? Cosa avete realizzato facendo ciò? Dovreste conoscere perfettamente la risposta a questa domanda, al termine di questo esperimento.

2. Cosa intendiamo con il termine display alfanumerico "refreshed"? In particolare cosa significa la parola, "refresh" (rinnovare, rinfrescare)?

3. Perché sono necessarie delle memorie RAM per produrre delle lettere o dei numeri su di un display alfanumerico? Quale compito è svolto dalle RAM?

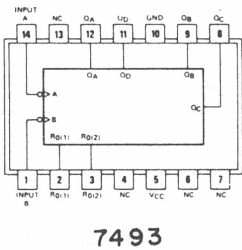
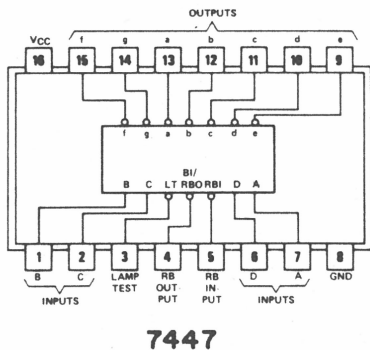
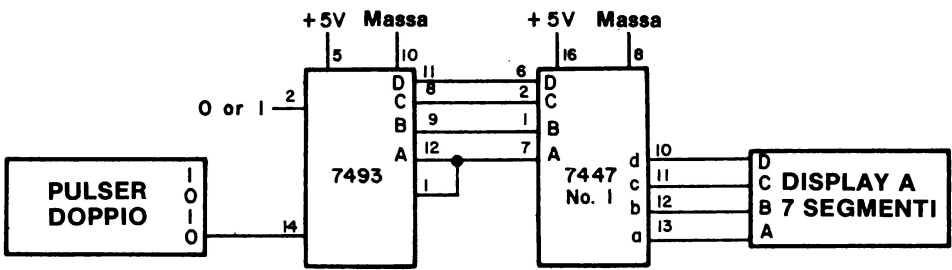
4. Perché vi servono due RAM in questo circuito?

5. Spiegate come comandate sequenzialmente le cinque colonne. Quali circuiti integrati sono coinvolti in questo processo? Quale o quali sono i collegamenti critici che rendono possibile la sequenza di solo cinque stati?

ESPERIMENTO N. 7

Scopo

Lo scopo di questo esperimento è quello di provare l'uso di un decoder/driver 7447 come memoria a sola lettura (ROM). Il metodo che vi interessa, consiste nell'utilizzare il chip 7447 come una memoria da sedici parole di 4-bit ciascuna, le cui uscite verranno collegate ad un display a LED a sette segmenti, che contiene tra l'altro proprio un decoder/driver 7447.

Configurazioni dei pin dei circuiti integrati

Schema del circuito

Passo 1

Studiate attentamente il circuito. Tenete presente che il display a sette segmenti contiene un chip 7447, così che state utilizzando un 7447 per comandare un altro 7447. Il primo chip 7447 serve come memoria, mentre il secondo come decodifica per il display.

Passo 2

Collegate il circuito ed applicate tensione al breadboard. In generale, vorrete innanzitutto conoscere il contenuto della locazione di memoria 0000_2 del chip 7447. Il pin 2 del contatore 7493 vi dà questa possibilità: quando esso è allo stato logico 1, *indirizzate automaticamente la locazione di memoria* 0000_2 *del chip 7447 N. 1.* Quando il pin 2 è allo stato logico 0, potete indirizzare una qualsiasi delle 16 celle di memoria.

Passo 3

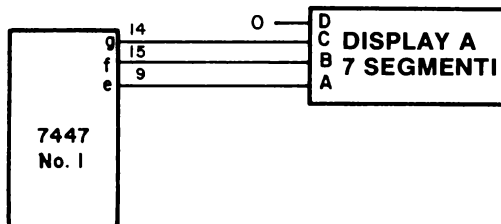
La cosa più utile che potete fare, è quella di costruire una tabella della verità delle quattro uscite del chip 7447 N. 1. Con il pin 2 del chip 7493 allo 0 logico, premete e rilasciate ripetutamente il pulser ed avanzate sequenzialmente lungo tutte e sedici le locazioni di memoria della "ROM" 7447. Dovrete osservare i seguenti numeri o simboli:

INGRESSI DI SELEZIONE DELLA CELLA DI MEMORIA				*USCITE*				
D	C	B	A	d	c	b	a	*NUMERI O SIMBOLI*
0	0	0	0					0
0	0	0	1					9
0	0	1	0					4
0	0	1	1					0
0	1	0	0					9
0	1	0	1					2
0	1	1	0					3
0	1	1	1					8
1	0	0	0					0
1	0	0	1					8
1	0	1	0					7
1	0	1	1					3
1	1	0	0					⊑
1	1	0	1					6
1	1	1	0					7
1	1	1	1					blank

Scrivete lo stato logico delle uscite d, c, b, a, secondo quanto osservate sul display. Nello spazio seguente spiegate perché avete osservato i precedenti numeri o simboli.
CONSIGLIO: quale relazione esiste tra la presente tabella della verità e quella normalmente usata per un decoder/driver 7447?

Ci auguriamo che abbiate risposto correttamente alla precedente domanda. Dovreste inoltre comprendere chiaramente perché il circuito integrato 7447 si comporta come una memoria a sola lettura (ROM).

Passo 4

Come esperimento finale, cambiate i collegamenti tra il chip 7447 ed il display a sette segmenti come indicato di seguito,

e quindi compilate la seguente tabella della verità. Dovrete inoltre indicare anche quali simboli o numeri appaiono sul display a sette segmenti, in corrispondenza delle varie

configurazioni degli ingressi A, B e C del display. Questi ingressi corrispondono rispettivamente alle uscite e, f e g del circuito integrato 7447.

INGRESSI DI SELEZIONE DELLA CELLA DI MEMORIA				*USCITE*			
D	C	B	A	g	f	e	*NUMERI*
0	0	0	0				4
0	0	0	1				7
0	0	1	0				2
0	0	1	1				3
0	1	0	0				
0	1	0	1				
0	1	1	0				
0	1	1	1				
1	0	0	0				
1	0	0	1				
1	0	1	0				
1	0	1	1				
1	1	0	0				
1	1	0	1				
1	1	1	0				
1	1	1	1				

Nel seguente spazio spiegate la relazione esistente tra la precedente tabella della verità ed una normale tabella della verità di un decoder/driver 7447. Perché non avete trovato alcun numero di valore maggiore di sette?

Domande

1. Perché un chip 7447 può essere considerato una memoria a sola lettura?

2. Quali numeri o simboli potete osservare se, nel passo 3, sostituite il chip 7447 con un 7448? Compilate la seguente tabella della verità.

INGRESSI DI SELEZIONE DELLA CELLA DI MEMORIA				USCITE				
D	C	B	A	d	c	b	a	NUMERI O SIMBOLI
0	0	0	0					
0	0	0	1					
0	0	1	0					
0	0	1	1					
0	1	0	0					
0	1	0	1					
0	1	1	0					
0	1	1	1					
1	0	0	0					
1	0	0	1					
1	0	1	0					
1	0	1	1					
1	1	0	0					
1	1	0	1					
1	1	1	0					
1	1	1	1					

Quale relazione osservate tra questa tabella della verità e quella del Passo 3?

3. Quali numeri o simboli potrete osservare se sostituite il chip 7447 con un 7448 nel Passo 4? Compilate la seguente tabella della verità e, se lo desiderate, eseguite l'esperimento. I chip 7447 e 7448 possiedono la medesima disposizione dei pin.

INGRESSI DI SELEZIONE DELLA CELLA DI MEMORIA				*USCITE*			
D	C	B	A	g	f	e	*NUMERI*
0	0	0	0				
0	0	0	1				
0	0	1	0				
0	0	1	1				
0	1	0	0				
0	1	0	1				
0	1	1	0				
0	1	1	1				
1	0	0	0				
1	0	0	1				
1	0	1	0				
1	0	1	1				
1	1	0	0				
1	1	0	1				
1	1	1	0				
1	1	1	1				

Quale relazione osservate tra questa tabella della verità e quella del Passo 4?

COSA AVETE REALIZZATO CON QUESTO CAPITOLO?

Uno sguardo agli obiettivi

Avevamo posto nell'Introduzione a questo Capitolo che alla fine voi sareste stati in grado di:

- Provate il funzionamento delle memorie ad accesso casuale 7489 e 74170.

  L'avete fatto negli Esperimenti da N. 1 al N. 6. Avete utilizzato per la prima volta la RAM 74170 nell'Esperimento N. 1 e la RAM 7489 nell'Esperimento N. 3.

- Utilizzare due RAM 74170 per creare qualsiasi tipo di configurazione dei segmenti di un display a LED a sette segmenti.

  L'avete fatto nell'Esperimento N. 2.

- Costruire e provare un decoder non sequenziale.

  L'avete fatto nell'Esperimento N. 4.

- Costruire e provare un decoder non sequenziale programmabile.

  L'avete realizzato durante l'Esperimento N. 5.

- Simulare il funzionamento di un display alfanumerico MAN 2A usando due RAM 7489 per comandare le sette righe del display.

  L'avete fatto nell'Esperimento N. 6, che è uno dei più difficili da collegare di tutto il manuale pratico. Se avete successo con questo circuito, potete utilizzare i circuiti presentati nei vari manuali di elettronica.

- Provare il funzionamento del decoder/driver 7447 come memoria ROM.

  L'avete fatto nell'Esperimento N. 7.

CAPITOLO 10

REGISTRI, CONTATORI, ELEMENTI ARITMETICI E TRIGGER DI SCHMITT

INTRODUZIONE

Questo è l'ultimo capitolo di un manuale che ora è almeno tre volte più ampio di quanto previsto inizialmente. Non abbiamo nè le pagine nè il tempo per approfondire i seguenti quattro punti in modo efficace, come è stato il caso di molti dei precedenti Capitoli. Di conseguenza, noterete alcuni cambiamenti nel modo in cui questo Capitolo è stato scritto, cioè:

- Molti schemi dei circuiti integrati sono forniti nel materiale introduttivo. In molti casi dovrete dedurre lo schema elettrico direttamente dal circuito integrato; dovreste tuttavia avere sufficiente esperienza con la serie di circuiti integrati 7400 per essere capaci di realizzare lo schema elettrico da soli.
  Esso è comunque fornito negli esperimenti.
- E' fornito un numero elevato di specifiche dei costruttori, comprese tabelle della verità, schemi a blocchi e diagrammi dei tempi. Lo abbiamo fatto deliberatamente per incoraggiarvi a familiarizzare con i manuali dei fornitori e la ricchezza di dati in essi disponibili. Di particolare interesse sono i diagrammi dei tempi dei contatori e degli shift registers.
- Il paragrafo delle definizioni è stato omesso dal materiale introduttivo.
- Il paragrafo della definizione degli obiettivi è stato omesso dal materiale introduttivo. Il riassunto degli obiettivi è stato omesso dalla fine del Capitolo. Il vostro obiettivo principale è quello di eseguire tutti gli esperimenti di questo Capitolo in modo corretto e di collegare l'esperienza pratica acquisita al contenuto generale del Capitolo.

Se siete arrivati sin qui ed avete eseguito almeno il 50% degli esperimenti dati nei Capitoli precedenti, percentuale che deve includere anche alcuni di tipo difficile, non avrete difficoltà a studiare questo Capitolo. La vostra conoscenza del funzionamento dei flip-flop potrà aiutarvi notevolmente nella comprensione delle caratteristiche dei contatori e shift register della serie 7400. Il punto *elementi aritmetici* è nuovo per voi, ma non vi sarà di difficile comprensione.

COSA E' UNO SHIFT REGISTER?

Un *register* (registro) è un elemento di memoria. Graf ha definito il termine come

Registro — Abbreviazione utilizzata nel campo dell'elettronica digitale che definisce un circuito di memoria la cui capacità di memorizzazione è quella di una parola di dati.[1]

Le parole di dati di un calcolatore variano da otto bit a 32 bit, così che un tipico registro deve essere in grado di trattare parole digitali composte da multipli di 4 od 8 bit. Il tipo di registro più comune è lo *shift register,* che può essere definito come

Shift register — Un circuito digitale di memorizzazione in cui l'informazione viene trasferita da un flip-flop a quello adiacente, ad ogni applicazione di un impulso di clock. I dati possono essere trasferiti verso destra o verso sinistra anche di molti posti, in funzione degli impulsi di clock applicati e del numero di flip-flop costituenti la catena. A seconda del numero di spostamenti effettuati, i dati più a destra vengono persi, durante uno shift verso destra, mentre vengono persi i dati più a sinistra nel caso di shift a sinistra.[1]

Shift register statico — Uno shift register in cui vengono utilizzati per la memorizzazione dei dati dei flip-flop logici. Questa tecnica, nel caso dei circuiti integrati, provoca che ciascuna cella di memoria sia di dimensioni relativamente grandi e quindi la realizzazione di shift register "corti". Il suo vantaggio principale consiste nel fatto che l'informazione è conservata sinchè non viene tolta tensione al dispositivo.[1] Non è necessaria una frequenza minima di clock e quindi il dispositivo necessita di continui impulsi di clock.

Shift register dinamico — Uno shift register in cui le informazioni sono memorizzate mediante delle tecniche di conservazione temporanea di cariche elettriche. Il maggior svantaggio di questo metodo è che l'informazione viene persa se la frequenza di clock scende al di sotto di un valore minimo.[1]

Nella serie 7400 sono disponibili solo shift register di tipo statico. Essi consistono di una serie di flip-flop opportunamente collegati tra loro, normalmente 4, 5 od 8. Sono disponibili anche shift register molto grandi, presso le varie società produttrici di semiconduttori, ma essi sono realizzati mediante la tencologia MOS (metal-oxide-semiconductor). Per esempio, il chip 2502 Signetics è costituito da quattro shift register da 256 bit ciascuno, il 2503 contiene due shift register da 512 bit ed il 2504 contiene uno shift register da 1024 bit. Il terzo chip, il 2504 è un circuito integrato con 8 pin, dei quali due sono gli ingressi dei segnali di clock, due le connessioni per l'alimentazione, uno l'ingresso seriale dei dati ed uno l'uscita seriale dei dati; come circuito integrato è estremamente facile da capire.

Oltre l'oggetto shift register, è utile definire il verbo o l'azione di scorrimento, cioè *shift:*

Shift — Il processo di movimento dei dati da un posto all'altro. Generalmente, molti bit si muovono contemporaneamante. Lo spostamento è eseguito in modo sincrono e su comando del clock. Una parola di 8 bit, per esempio, può essere spostata (shifted) sequenzialmente (serialmente), cioè il primo bit viene perso, il secondo bit prende il posto del primo, il terzo quello del secondo e così via. Parlando genericamente, si ha uno shift verso sinistra o verso destra. Sono necessari otto impulsi di clock per realizzare uno shift di una parola di otto bit, a meno che tutti gli

otto bit di una parola possano essere trasferiti in un solo colpo. In questo caso si ha uno shift parallelo, od un caricamento parallelo.

Una definizione leggermente differente è data da Graf,[1]

Shift 1. Spostamento di uno o più posti, a sinistra o a destra, di una serie ordinata di caratteri di un calcolatore. Se i caratteri sono le cifre di una espressione numerica, uno shift è equivalente alla moltiplicazione per una potenza della base.
2. Il processo di movimento di informazioni da un posto all'altro in un calcolatore; generalmente, viene mosso un certo numero di bit alla volta. Una parola può essere spostata sequenzialmente (generalmente ci si riferisce ad uno shift a destra o a sinistra), oppure tutti i bit di una parola possono essere spostati nello stesso istante (detto caricamento parallelo o shift parallelo).[1]

TIPI DI SHIFT REGISTER

E' utile distinguere tra i termini, *seriale* e *parallelo,*

Seriale Si riferisce alla tecnica di trattamento di una parola di dati binari composti da più di un bit. I bit vengono spostati di *una posizione alla* volta [enfasi dell'autore]. Tutto ciò è molto simile ad una sfilata osservata da un punto fisso. Per la trasmissione dei dati sono necessari solamente due fili.

Parallelo Si riferisce alla tecnica di trattamento di una parola di dati binari composta da più di un bit. Tutti i bit vengono spostati *simultaneamente* [enfasi dell'autore]. Tutto ciò è molto simile ad un allineamento di una squadra di football all'inizio di una partita.[1] Per la trasmissione dei dati paralleli sono necessari tanti fili quanti sono i bit da trasmettere.

Inoltre, dobbiamo far distinzione quando le informazioni sono in entrata e quando sono in uscita da uno shift register. Esistono quattro possibilità:

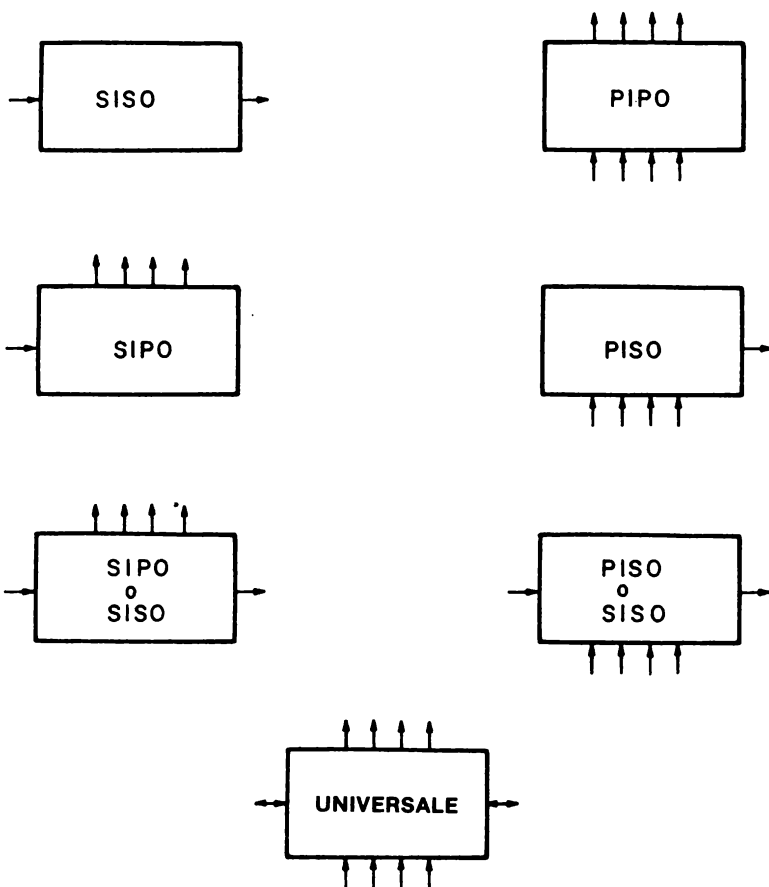
- Serial-in (SI)
- Serial-out (SO)
- Parallel-in (PI)
- Parallel-out (PO)

E' inoltre scorretto definire uno shift register come un "serial-in" oppure come un "parallel-out". Le informazioni, infatti, devono sia entrare che uscire dallo shift register, come, per esempio, nei tipi seguenti di shift register.

- serial-in serial-out (SISO)
- serial-in parallel-out (SIPO)
- parallel-in serial-out (PISO)
- parallel-in parallel-out (PIPO)

o come le varie combinazioni di questi tipi di shift register.

I termini, *shift a sinistra* e *shift a destra,* o *shift left* e *shift right,* si applicano solamente ai shift register seriali. Il termine "sinistra" si riferisce all'ingresso dello shift register, mentre "destra" si riferisce all'uscita. Uno shift register di tipo right passa le informazioni dall'ingresso all'uscita del registro. Il tipo generale di shift register è quello che può acquisire e trasmettere dati sia in modo seriale che parallelo; esso inoltre può eseguire shift, sia a destra, che a sinistra.

Qui di seguito sono mostrati dei semplici schemi di sette diversi tipi di shift register: (1) serial-in serial-out (SISO), (2) parallel-in parallel-out (PIPO), (3) serial-in parallel-out (SIPO), (4) parallel-in serial-out (PISO), (5) serial-in parallel-out e serial-out (SIPO e SISO), (6) parallel-in serial-out e parallel-out (PISO-PIPO) e, finalmente, (7) parallel-in parallel-out shift-left shift-right.

DOVE SONO USATI I REGISTRI?

Il termine, registro, è abitualmente applicato ai dispositivi di memoria che contengono più di un singolo elemento di memoria, quale il flip-flop. Potete trovarli nei calcolatori di tutti i tipi: microprocessori, minicomputer e grossi computer. Per esempio, in un minicomputer molto conosciuto quale il PDP8 della Digital Equipment Corporation, potete trovare i seguenti registri:

- Registro accumulatore, un registro di 12 bit sul quale sono eseguite le operazioni aritmetiche e logiche.
- Registro del quoziente, uno shift register a 12 bit bidirezionale che opera come una estensione del registro accumulatore durante le operazioni di moltiplicazione.
- Registro program counter, un registro a 12 bit che viene usato per controllare la sequenza di programma.
- Registro di indirizzamento, un registro a 12 bit che contiene l'indirizzo della cella di memoria in cui leggere o scrivere.
- Registro buffer, un registro a 12 bit che viene usato per realizzare il trasferimento di tutte le informazioni tra i registri dell'unità centrale e la memoria.
- Registro di Link, un registro di 1 bit che viene usato come registro di riporto durante le operazioni in aritmetica in complemento a 2.
- Registro dell'istruzione, un registro a 3 bit che contiene il codice operativo dell'istruzione in esecuzione.

Da questo elenco, potete dedurre che il minicomputer PDP8 è probabilmente un calcolatore a 12 bit.

Nell'Esperimento N° 2 del Capitolo 8, avete creato un registro a 4 bit per memorizzare il contenuto di un contatore 7490. Il latch a 4 bit 7475 agiva come un registro parallel-in parallel-out ed il display a LED a sette segmenti indicava il contenuto di tale registro.

SHIFT REGISTER DELLA SERIE 7400

I registri della serie di circuiti integrati 7400 sono conosciuti con i seguenti numeri:

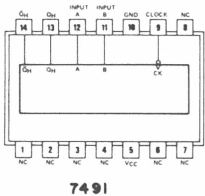
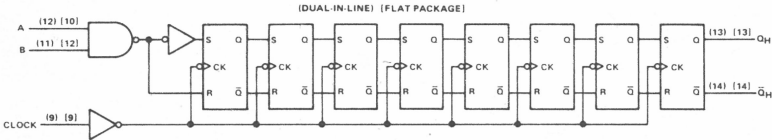
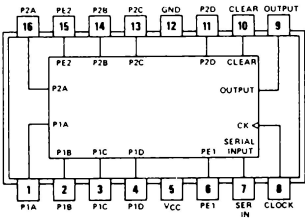
7491	74172
7494	74173
7495	74178
7496	74179
7498	74194
7499	74195
	74198
74164	74199
74165	74278
74166	74295

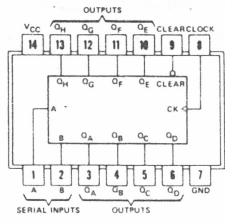
Per risparmiare spazio, discuteremo le caratteristiche di alcuni soltanto tra i più conosciuti registri della serie.

Lo shift register ad otto bit 7491 è uno dei più semplici tra i circuiti integrati della serie 7400. Come mostrato nella disposizione dei pin qui sotto, si hanno due collegamenti per la tensione di alimentazione, due ingressi dei dati, un ingresso di clock e due uscite dei dati complementari l'una all'altra. La tabella della verità del chip è mostrata anch'essa qui sotto, come anche lo schema a blocchi funzionale, che mostra otto flip-flop RS collegati in serie e con l'ingresso di clock in comune. Questi schemi sono concessi gentilmente dalla Texas Instruments Incorporated.

FUNCTION TABLE

INPUTS AT t_n		OUTPUTS AT t_{n+8}	
A	B	Q	$\bar{Q}_H$
H	H	H	L
L	X	L	H
X	L	L	H

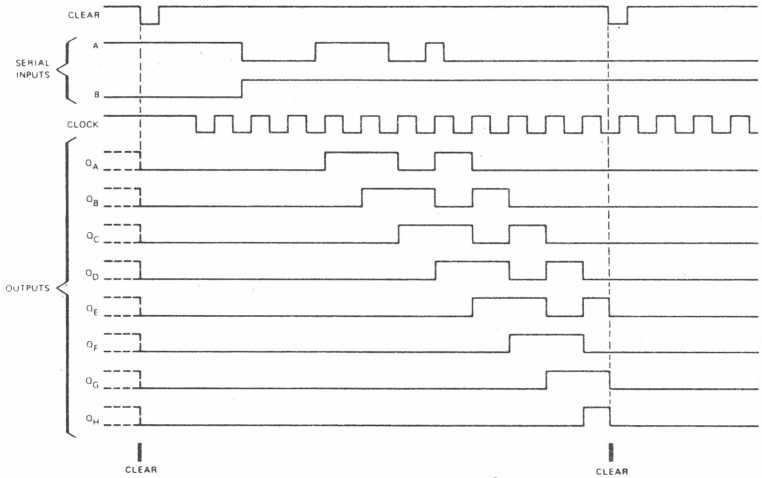
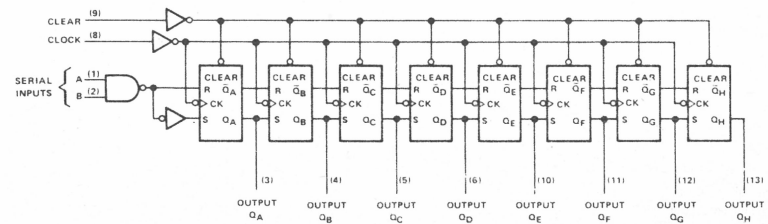
H = high, L = low, X = irrelevant
t_n = Referance bit time, clock low
t_{n+8} = Bit time after 8 low-to-high clock transitions.

Qui sotto è mostrata la disposizione dei pin dello shift register a 4 bit 7494. Nel Capitolo nº 1, lo shift register universale bidirezionale 74194 è stato per errore siglato come 7494.

7494

Lo shift register ad 8 bit 74164 serial-in parallel-out è molto popolare. Di seguito è fornita la disposizione dei pin e la sua tabella della verità, come pure il suo schema a blocchi che mostra gli otto flip-flop RS con l'ingresso di clock in comune ed anche una serie di forme d'onda che mostrano il funzionamento dello shift register. Nella rappresentazione digitale, notate come i dati siano spostati in coincidenza del fronte positivo degli impulsi di CLOCK. Quando l'ingresso di CLEAR è allo 0 logico, tutti gli otto flip-flop sono settati allo 0 logico.

74164

FUNCTION TABLE

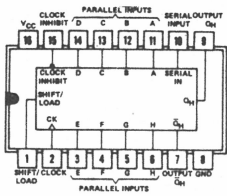
INPUTS				OUTPUTS		
CLEAR	CLOCK	A	B	Q_A	Q_B	... Q_H
L	X	X	X	L	L	L
H	L	X	X	Q_{A0}	Q_{B0}	Q_{H0}
H	↑	H	H	H	Q_{An}	Q_{Gn}
H	↑	L	X	L	Q_{An}	Q_{Gn}
H	↑	X	L	L	Q_{An}	Q_{Gn}

H = high level (steady state), L = low level (steady state)
X = irrelevant (any input, including transitions)
↑ = transition from low to high level.
Q_{A0}, Q_{B0}, Q_{H0} = the level of Q_A, Q_B, or Q_H, respectively, before the indicated steady-state input conditions were established.
Q_{An}, Q_{Gn} = the level of Q_A or Q_G before the most-recent ↑ transition of the clock; indicates a one-bit shift.

typical clear, shift, and clear sequences

functional block diagram

. . . . dynamic input activated by transition from a high level to a low level

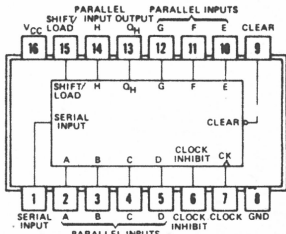
Anche lo shift register a caricamento in parallelo ad 8 bit 74165 parallel-in serial-out (PISO), è molto conosciuto ed utilizzato nella conversione di dati da parallelo a seriale. Qui di seguito vi è la sua disposizione dei pin e la tabella della verità.

FUNCTION TABLE

INPUTS					INTERNAL OUTPUTS		OUTPUT
SHIFT/ LOAD	CLOCK INHIBIT	CLOCK	SERIAL	PARALLEL A . . . H	Q_A	Q_B	Q_H
L	X	X	X	a . . . h	a	b	h
H	L	L	X	X	Q_{A0}	Q_{B0}	Q_{H0}
H	L	↑	H	X	H	Q_{An}	Q_{Gn}
H	L	↑	L	X	L	Q_{An}	Q_{Gn}
H	H	↑	X	X	Q_{A0}	Q_{B0}	Q_{H0}

H = high level (steady state), L = low level (steady state)
X = irrelevant (any input, including transitions)
↑ = transition from low to high level
a . . . h = the level of steady-state input at inputs A thru H, respectively.
Q_{A0}, Q_{B0}, Q_{H0} = the level of Q_A, Q_B, or Q_H, respectively, before the indicated steady-state input conditions were established.
Q_{An}, Q_{Gn}, = the level of Q_A or Q_G, respectively, before the most recent ↑ transition of the clock.

Un registro molto simile è lo shift register ad 8 bit 74166, i cui flip-flop possono essere azzerati da uno 0 logico al pin 9. Il registro 74165 non ha un ingresso di clear. Il chip 74166 è descritto qui di seguito.

FUNCTION TABLE

INPUTS						INTERNAL OUTPUTS		OUTPUT
CLEAR	SHIFT/ LOAD	CLOCK INHIBIT	CLOCK	SERIAL	PARALLEL A . . . H	Q_A	Q_B	Q_H
L	X	X	X	X	X	L	L	L
H	X	L	L	X	X	Q_{A0}	Q_{B0}	Q_{H0}
H	L	L	↑	X	a . . . h	a	b	h
H	H	L	↑	H	X	H	Q_{An}	Q_{Gn}
H	H	L	↑	L	X	L	Q_{An}	Q_{Gn}
H	X	H	↑	X	X	Q_{A0}	Q_{B0}	Q_{H0}

H = high level (steady state), L = low level (steady state)
X = irrelevant (any input, including transitions)
↑ = transition from low to high level
a . . . h = the level of steady-state input at inputs A thru H, respectively.
Q_{A0}, Q_{B0}, Q_{H0} = the level of Q_A, Q_B, or Q_H, respectively, before the indicated steady-state input conditions were established.
Q_{An}, Q_{Gn} = the level of Q_A or Q_G, respectively, before the most-recent ↑ transition of the clock.

Vogliamo lasciare ad un costruttore dello shift register a 4 bit bidirezionale 74194 la presentazione del perchè questo chip è così utile. Quindi:

description

These bidirectional shift registers are designed to incorporate virtually all of the features a system designer may want in a shift register. The circuit contains 46 equivalent gates and features parallel inputs, parallel outputs, right-shift and left-shift serial inputs, operating-mode-control inputs, and a direct overriding clear line. The register has four distinct modes of operation, namely:

Parallel (Broadside) Load
Shift Right (In the direction Q_A toward Q_D)
Shift Left (In the direction Q_D toward Q_A)
Inhibit Clock (Do nothing)

Synchronous parallel loading is accomplished by applying the four bits of data and taking both mode control inputs, S_0 and S_1, high. The data is loaded into the associated flip-flop and appears at the outputs after the positive transition of the clock input. During loading, serial data flow is inhibited.

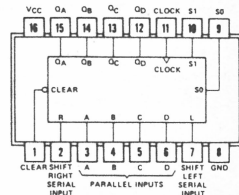
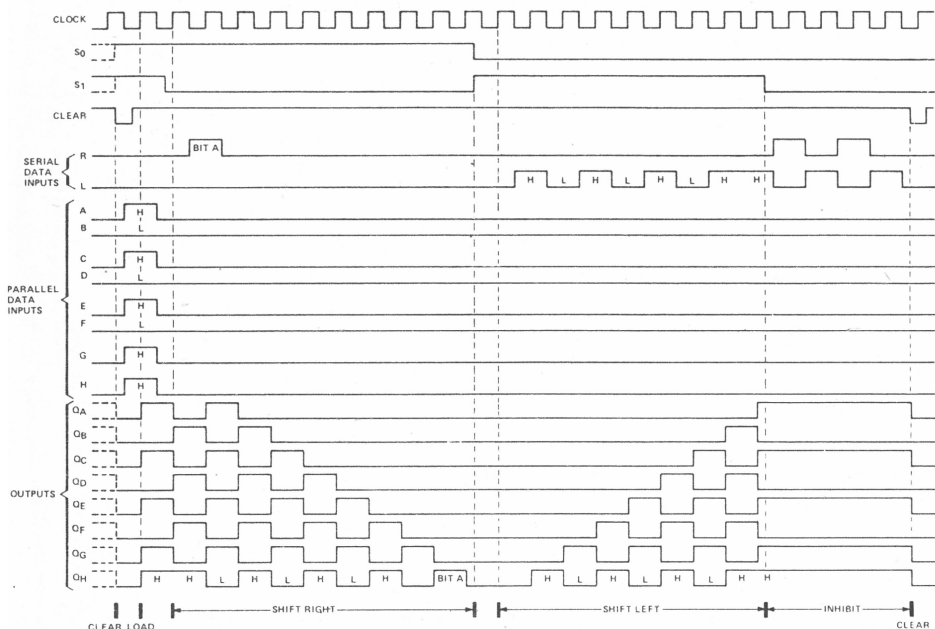
Shift right is accomplished synchronously with the rising edge of the clock pulse when S_0 is high and S_1 is low. Serial data for this mode is entered at the shift-right data input. When S_0 is low and S_1 is high, data shifts left synchronously and new data is entered at the shift-left serial input.

Clocking of the flip-flop is inhibited when both mode control inputs are low. The mode controls of the SN54194/ SN74194 should be changed only while the clock input is high.

Questa descrizione può essere facilmente capita con l'aiuto della sua disposizione dei pin, la tabella della verità ed, in particolar modo, dei suoi diagrammi dei tempi.

TABELLA DELLE FUNZIONI

INPUTS										OUTPUTS			
CLEAR	MODE		CLOCK	SERIAL		PARALLEL				Q_A	Q_B	Q_C	Q_D
	S_1	S_0		LEFT	RIGHT	A	B	C	D				
L	X	X	X	X	X	X	X	X	X	L	L	L	L
H	X	X	L	X	X	X	X	X	X	Q_{A0}	Q_{B0}	Q_{C0}	Q_{D0}
H	H	H	↑	X	X	a	b	c	d	a	b	c	d
H	L	H	↑	X	H	X	X	X	X	H	Q_{An}	Q_{Bn}	Q_{Cn}
H	L	H	↑	X	L	X	X	X	X	L	Q_{An}	Q_{Bn}	Q_{Cn}
H	H	L	↑	H	X	X	X	X	X	Q_{Bn}	Q_{Cn}	Q_{Dn}	H
H	H	L	↑	L	X	X	X	X	X	Q_{Bn}	Q_{Cn}	Q_{Dn}	L
H	L	L	X	X	X	X	X	X	X	Q_{A0}	Q_{B0}	Q_{C0}	Q_{D0}

H = high level (steady state)
L = low level (steady state)
X = irrelevant (any input, including transitions)
↑ = transition from low to high level
a, b, c, d = the level of steady-state input at inputs A, B, C, or D, respectively
Q_{A0}, Q_{B0}, Q_{C0}, Q_{D0} = the level of Q_A, Q_B, Q_C, or Q_D, respectively, before the indicated steady-state input conditions were established
Q_{An}, Q_{Bn}, Q_{Cn}, Q_{Dn} = the level of Q_A, Q_B, Q_C, Q_D, respectively, before the most-recent ↑ transition of the clock.

74194

typical clear, load, right-shift, left-shift, inhibit, and clear sequences

Infine, abbiamo lo shift register ad 8 bit 74198, che è fondamentalmente simile al 74194, ma possiede 4 bit e quindi 4 pin in più. Esso ha inoltre quattro distinti modi di funzionamento, cioè: load parallelo, shift a destra (nella direzione Q_A verso Q_H) shift a sinistra (nella direzione Q_H verso Q_A) ed inhibit clock (nessuna operazione). La disposizione dei pin, la tabella della verità e le forme d'onda digitali sono indicate qui sotto:

'198
TABELLA DELLE FUNZIONI

INPUTS							OUTPUTS			
CLEAR	MODE		CLOCK	SERIAL		PARALLEL	Q_A	Q_B ...	Q_G	Q_H
	S_1	S_0		LEFT	RIGHT	A ... H				
L	X	X	X	X	X	X	L	L	L	L
H	X	X	L	X	X	X	Q_{A0}	Q_{B0}	Q_{G0}	Q_{H0}
H	H	H	↑	X	X	a ... h	a	b	g	h
H	L	H	↑	X	H	X	H	Q_{An}	Q_{Fn}	Q_{Gn}
H	L	H	↑	X	L	X	L	Q_{An}	Q_{Fn}	Q_{Gn}
H	H	L	↑	H	X	X	Q_{Bn}	Q_{Cn}	Q_{Hn}	H
H	H	L	↑	L	X	X	Q_{Bn}	Q_{Cn}	Q_{Hn}	L
H	L	L	X	X	X	X	Q_{A0}	Q_{B0}	Q_{G0}	Q_{H0}

74198

H = high level (steady state), L = low level (steady state)
X = irrelevant (any input, including transitions)
↑ = transition from low to high level
a . . . h = the level of steady-state input at inputs A thru H, respectively.
Q_{A0}, Q_{B0}, Q_{G0}, Q_{H0} = the level of Q_A, Q_B, Q_G, or Q_H, respectively, before the indicated steady-state input conditions were established.
Q_{An}, Q_{Bn}, etc. = the level of Q_A, Q_B, etc., respectively, before the most-recent ↑ transition of the clock.

Per quanto riguarda le caratteristiche degli altri shift register della serie 7400, consultate il manuale di un costruttore, quale *"TTL Data Book for Design Engineers"* [Texas Instrument Incorporated, Dallas, Texas 75222]. Lancaster [D.E. lancaster, *"TTL Cookbook"*, Howard W. Sams & Co., Inc., Indianapolis] ha scritto un eccellente capitolo sugli shift register, nel quale descrive il circuito per realizzare una trasmissione di dati adatta ad una teletype, un generatore di caratteri, un sequenziatore elettronico, un contatore, giochi elettronici, ed un sequenziatore pseudo-random.

CONTATORI

Malmsdt ed Enke ["Digital Electronics for Scientist", W. A. Benjamin, Inc., New York, 1969] hanno definito i termini, *contatore* e *contatore binario,* come segue:

Contatore (Counter) — Un dispositivo in grado di cambiare stato, secondo una sequenza specifica, alla ricezione di un appropriato segnale in ingresso. *L'uscita del contatore indica il numero di impulsi che sono stati applicati* [enfasi dell'autore]. (Vedete anche Divisore). Un contatore è realizzato da flip-flop e da alcuni gate. Le uscite di tutti i flip-flop sono accessibili onde indicare ad ogni istante l'esatto conteggio.[4]

Contatore binario (Binary counter) — Una serie di flip-flop collegati in memoria opportuna aventi un solo ingresso. Ogni volta che viene applicato un impulso su questo ingresso, il contatore cambia stato e presenta in uscita il numero degli impulsi ricevuti in forma binaria. Esso quindi può contare

2^n impulsi, dove n è il numero dei flip-flop. [4]

Il contatore binario è chiamato anche *contatore divisore per n,* in quanto esso produce unimpulso in uscita ad ogni *n* impulsi di ingresso. Esso è anche usato come *riduttore* o *divisore di frequenza,* in quanto la frequenza applicata in ingresso viene ridotta di un fattore *n. I Contatori Decimali* contengono una logica opportuna e quattro flip-flop connessi in modo tale da contare in logica decimale. Essi possiedono dieci stati stabili e vi possono essere fatti passare ciclicamente applicando dieci impulsi di clock all'ingresso opportuno.[1] Un contatore decimale abitualmente conta secondo una sequenza binaria dallo stato 0 allo stato 9 e quindi ritorna a 0, esso viene anche chiamato *contatore divisore per 10.*

Lancaster [*"TTL Cookbook"*] ha elencato un certo numero di caratteristiche dei contatori, che noi riassumiamo qui.

- *Modulo*

  Il *modulo* di un contatore è semplicemente *n,* il numero di stati distinti che il contatore attraversa prima di ripetersi. Un contatore binario a 4 bit ha un modulo di 16; un contatore decimale ha un modulo di 10, ed un contatore divisore per 7 ha un modulo di 7. In un contatore a *modulo variabile, n* può assumere qualsiasi valore entro un determinato campo.

- *Pesatura*

  Quasi tutti i contatori della serie 7400 possiedono le uscite *"pesate",* cioè si può assegnare un valore o peso, ad ogni uscita del contatore. Sommando il prodotto allo stato logico col valore di ogni flip-flop, si può calcolare lo stato del contatore. Per esempio, i fattori di peso per un contatore binario a 4 bit sono D = peso 8, C = peso 4, B = peso 2 ed A = peso di 1. L'uscita, DCBA = 1101, da un contatore binario a 4 bit, significa quindi 13,

  $$13 = 8 \times 1 + 4 \times 1 + 2 \times 0 + 1 \times 1$$

- *Direzione di conteggio*

  Molti contatori, della serie di circuiti integrati 7400, sono degli *up counter,* cioè essi possono contare solo in incremento, o direzione "up". Il contatore 7490 conta, per esempio, da 0 a 9 e quindi torna a 0. Il contatore 7493 conta da 0 a 15 e quindi torna anch'esso a 0. I contatori 74190, 74192 e 74193 sono invece differenti. Essi sono dei *contatori up/down* e quindi sono molto versatili. Essi sono, tuttavia, più costosi dei contatori 7490 e 7493.

- *Sincronismo*

  I contatori possono essere sia *asincroni* (o *ripple*) che *sincroni.* In un contatore asincrono, un cambiamento dell'uscita di un flip-flop può provocare il possibile cambiamento dello stato del flip-flop seguente, e così via. Tali contatori non sono i preferiti, in quanto sono caratterizzati da *tempi di propagazione* (dei segnali) e da *impulsi spurii* in uscita, chiamati *glitches.* Il tipo preferito di contatore è quello sincrono, nel quale le uscite di tutti i flip-flop cambiano stato immediatamente dopo l'arrivo di clock. Essi cambiano stato simultaneamente, e quindi non si avvertono ritardi dovuti ai tempi di propagazione. Se i contatori 7490, 7492 e 7493 sono poco costosi, essi sono, sfortunatamente, asincroni.

I contatori 74160, 74161, 74162, 74163, 74190, 74191, 74192 e 74193 sono tutti sincroni e più costosi.

- *Presettabilità*

  Può essere importante sia azzerare un contatore, cioè portarlo a 0, ma anche *presettarlo,* cioè porlo d'ufficio ad un valore compreso tra il range di conteggio. Il contatore 7490 può essere presettato a qualsiasi valore compreso tra 0 e 9, mentre il contatore 7493 può essere posto solamente a 0. I restanti contatori elencati nella voce "sincronismo" possono essere definiti presettabili, cioè si può caricare in essi qualsiasi valore compreso nel loro rispettivo range di conteggio.

- *Collegamento in cascata*

  I contatori possono essere sempre collegati in sequenza, od *in cascata,* così che l'uscita del primo contatore sia l'ingresso del secondo, l'uscita del secondo l'ingresso del terzo e così via. Il modulo del circuito risultante è il prodotto del modulo dei vari contatori presenti nella catena. Quindi, tre contatori decimali collegati in cascata generano un contatore modulo 1000. I contatori asincroni contano generalmente col fronte negativo dell'impulso di clock, mentre quelli sincroni frequentemente avanzano di un conteggio col fronte positivo dell'impulso di clock.

  Invece di ottenere un contatore il cui modulo sia il prodotto dei moduli dei singoli contatori, è preferibile creare un contatore il cui modulo sia la somma del modulo dei singoli contatori. Può essere il caso di un contatore modulo 273. I contatori dal 74160 al 74163 e dal 74190 al 74193 sono del tipo *unit cascadable,* e possono essere collegati in modo tale da ottenere dei contatori il cui modulo sia particolare.

Lancaster [6] ha inoltre descritto alcune situazioni trabocchetto relative all'uso di particolari sequenze di conteggio. Tali situazioni comprendono stati vietati, problemi di azzeramento, coincidenze autoannullanti, impulsi di reset troppo brevi, tempi di salita troppo lenti e disturbi.

CONTATORI DELLA SERIE 7400

La tabella 10-1 è il confronto tra undici contatori della serie 7400. Di nuovo, presenteremo le caratteristiche di alcuni solamente.

Voi conoscete già ampiamente il contatore decimale 7490 ed il contatore binario 7493. Qui sotto vi sono le tabelle della verità e gli schemi a blocchi di questi due contatori. Notate come siano necessarie due tabelle della verità, una per la sequenza di conteggio, ed un'altra per gli ingressi di reset.

'90A, 'L90
BCD COUNT SEQUENCE
(See Note A)

COUNT	OUTPUT			
	Q_D	Q_C	Q_B	Q_A
0	L	L	L	L
1	L	L	L	H
2	L	L	H	L
3	L	L	H	H
4	L	H	L	L
5	L	H	L	H
6	L	H	H	L
7	L	H	H	H
8	H	L	L	L
9	H	L	L	H

'90A, 'L90
BI-QUINARY (5-2)
(See Note B)

COUNT	OUTPUT			
	Q_A	Q_D	Q_C	Q_B
0	L	L	L	L
1	L	L	L	H
2	L	L	H	L
3	L	L	H	H
4	L	H	L	L
5	H	L	L	L
6	H	L	L	H
7	H	L	H	L
8	H	L	H	H
9	H	H	L	L

'90A, 'L90
RESET/COUNT FUNCTION TABLE

RESET INPUTS				OUTPUT			
$R_{0(1)}$	$R_{0(2)}$	$R_{9(1)}$	$R_{9(2)}$	Q_D	Q_C	Q_B	Q_A
H	H	L	X	L	L	L	L
H	H	X	L	L	L	L	L
X	X	H	H	H	L	L	H
X	L	X	L	COUNT			
L	X	L	X	COUNT			
L	X	X	L	COUNT			
X	L	L	X	COUNT			

TABELLA 10-1. I contatori della serie 7400.

Chip	*Modulo*	*Direzione*	*Tipo*	*Preset?*	*Collegamento in cascata*	*Organizzazione*	*Clock*
7490	10	up	asincrono	0 a 9	no	2 x 5	negative edge
7492	12	up	asincrono	0	no	2 x 6	negative edge
7493	16	up	asincrono	0	no	2 x 8	negative edge
74160	10	up	sincrono	sì	sì	1 x 10	positive edge
74161	16	up	sincrono	sì	sì	1 x 16	positive edge
74162	10	up	sincrono	sì	sì	1 x 10	positive edge
74163	16	up	sincrono	sì	sì	1 x 16	positive edge
74190	10	up/down	sincrono	sì	sì	1 x 10	positive edge
74191	16	up/down	sincrono	sì	sì	1 x 16	positive edge
74192	10	up/down	sincrono	sì	sì	1 x 10	positive edge
74193	16	up/down	sincrono	sì	sì	1 x 16	positive edge

'92A
COUNT SEQUENCE
(See Note C)

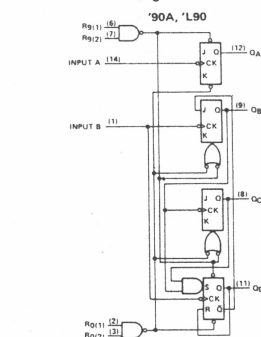
COUNT	OUTPUT			
	Q_D	Q_C	Q_B	Q_A
0	L	L	L	L
1	L	L	L	H
2	L	L	H	L
3	L	L	H	H
4	L	H	L	L
5	L	H	L	H
6	H	L	L	L
7	H	L	L	H
8	H	L	H	L
9	H	L	H	H
10	H	H	L	L
11	H	H	L	H

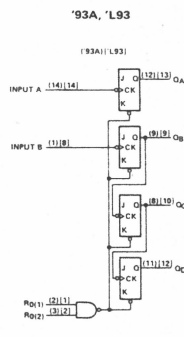
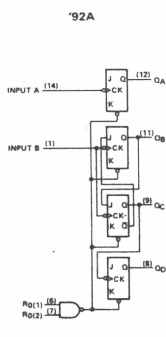
'92A, '93A, 'L93
RESET/COUNT FUNCTION TABLE

RESET INPUTS		OUTPUT			
$R_{0(1)}$	$R_{0(2)}$	Q_D	Q_C	Q_B	Q_A
H	H	L	L	L	L
L	X	COUNT			
X	L	COUNT			

NOTES: A. Output Q_A is connected to input B for BCD count.
B. Output Q_D is connected to input A for bi-quinary count.
C. Output Q_A is connected to input B.
D. H = high level, L = low level, X = irrelevant

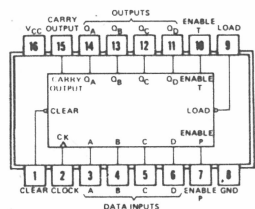
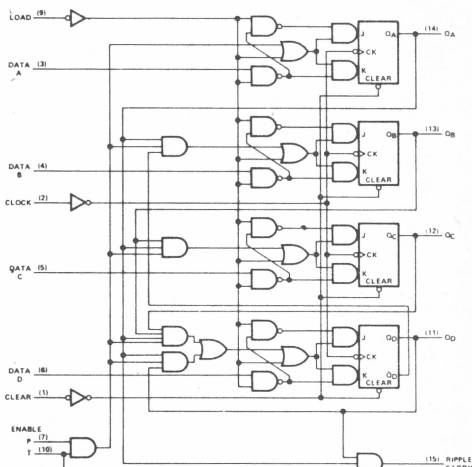
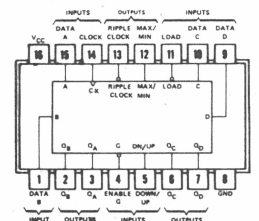
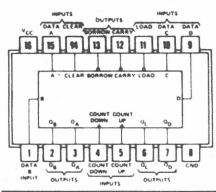
'93A, 'L93
COUNT SEQUENCE
(See Note C)

COUNT	OUTPUT			
	Q_D	Q_C	Q_B	Q_A
0	L	L	L	L
1	L	L	L	H
2	L	L	H	L
3	L	L	H	H
4	L	H	L	L
5	L	H	L	H
6	L	H	H	L
7	L	H	H	H
8	H	L	L	L
9	H	L	L	H
10	H	L	H	L
11	H	L	H	H
12	H	H	L	L
13	H	H	L	H
14	H	H	H	L
15	H	H	H	H

. . . dynamic input activated by transition from a high level to a low level.

The J and K inputs shown without connection are for reference only and are functionally at a high level.

TEXAS INSTRUMENTS
INCORPORATED

Notate come sia molto semplice lo schema a blocchi del contatore 7493. Esso è un contatore a 4 bit asincrono; non sono necessari gate tra i vari flip-flop. Il NAND positivo a due ingressi azzera il contatore a DCBA = 0000.

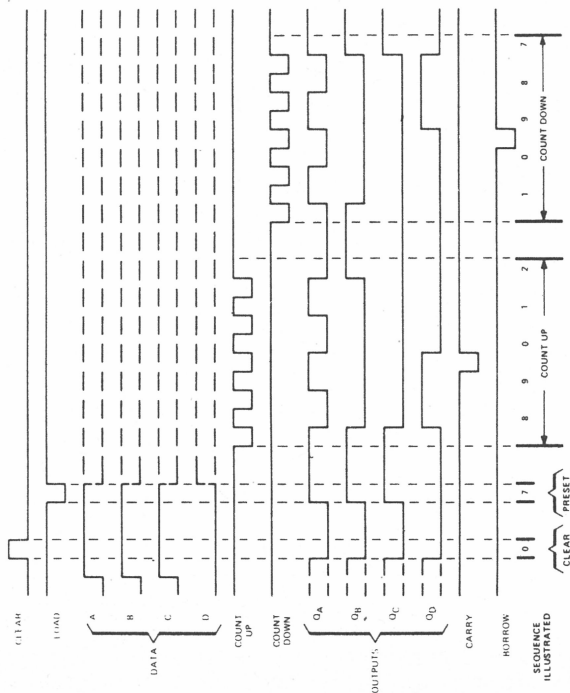
I contatori dal 74160 al 74163 sono delle versioni più sofisticate dei contatori 7490 e 7493. I contatori di questo gruppo sono sincroni e possono essere settati in modo sincrono a qualsiasi valore tra 0 e 9 o tra 0 e 15. La differenza più importante tra i contatori 74160 e 74161, quando sono confrontati con i 74162 e 74163 è che l'ingresso di CLEAR degli ultimi due opera in modo sincrono. La distinzione tra le due coppie di chip è espressa molto bene dal costruttore, quando afferma: "La funzione di clear per quanto riguarda il 74160 ed il 74161 è asincrona e quindi un livello basso sull'ingresso di clear pone tutti e quattro i flip-flop allo stato logico 0 indipendentemente dal livello logico degli ingressi di clock, load ed enable. La funzione di clear per il 74162 ed il 74163 è sincrona e quindi un livello basso sul livello di clear pone tutti e quattro i flip-flop a livello logico 0 solamente in coincidenza con un impulso di clock, indipendentemente dal livello logico dell'ingresso di enable." Qui sotto sono mostrate le forme d'onda digitali relative ai contatori 74160 e 74161. Quindi forniamo la disposizione dei pin relativa ai contatori dal 74160 al 74163, così come lo schema blocchi funzionale del contatore 74160. Dovreste avere abbastanza dimestichezza con l'elettronica digitale per interpretare sia le forme

d'onda digitali che gli schemi a blocchi.

La disposizione dei pin e le forme d'onda per i contatori 74190, 74192 e 74193 sono date qui sotto e nelle seguenti due pagine. Per una più dettagliata descrizione delle differenze che intercorrono tra i contatori 74190 e 74192 e tra i contatori 74191 e 74193, vi consigliamo il libro *"TTL Data Book for Design Engineers,"* pagg. 417 e 427. Noi preferiamo utilizzare i contatori 74192 e 74193 per realizzare conteggi in logica decimale o binaria, rispettivamente. Eseguirete poi un esperimento utilizzando il contatore 74193 per comprendere appieno quali siano le differenze tra questo chip ed il contatore 7493.

NOTA: *usando gli integrati 74192 e 74193, quando si utilizza il pin 4 come ingresso di clock, il pin 5 deve essere disabilitato collegandolo allo stato logico 1. Quando il pin 5 viene usato come ingresso di clock, il pin 4 deve essere disabilitato collegandolo allo stato logico 1.*

'192,'L192, 'LS192 DECADE COUNTERS

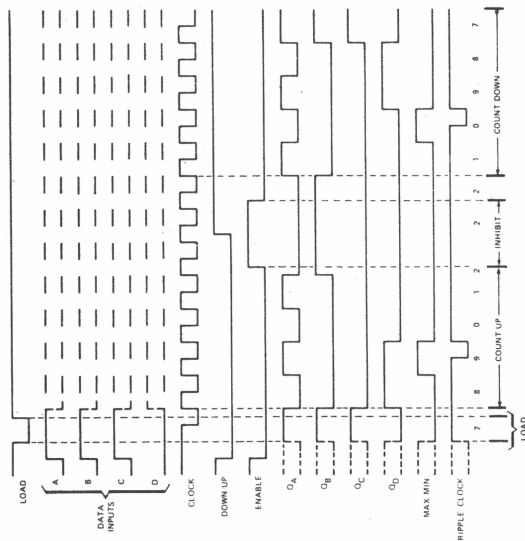
typical clear, load, and count sequences

Illustrated below is the following sequence:

1. Clear outputs to zero.
2. Load (preset) to BCD seven.
3. Count up to eight, nine, carry, zero, one, and two.
4. Count down to one, zero, borrow, nine, eight, and seven.

'190, 'LS190 DECADE COUNTERS

typical load, count, and inhibit sequences

Illustrated below is the following sequence:

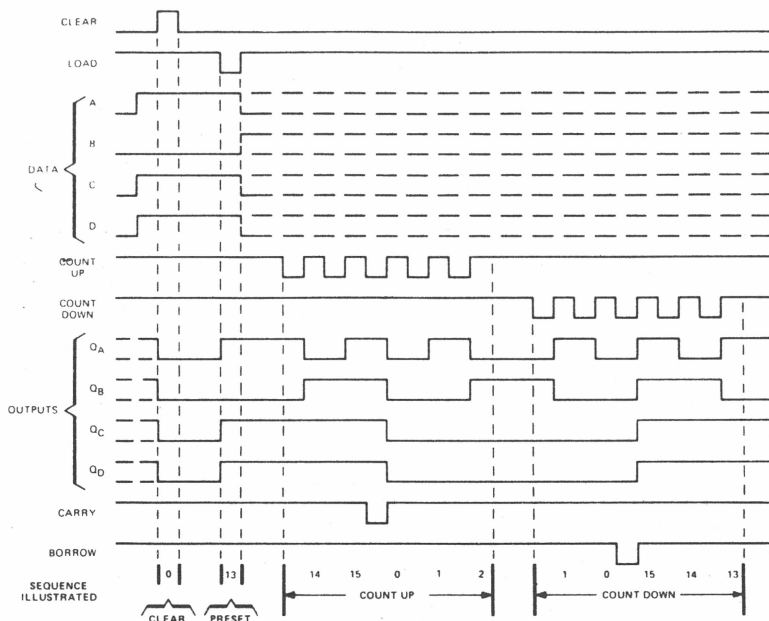
1. Load (preset) to BCD seven.
2. Count up to eight, nine (maximum), zero, one, and two.
3. Inhibit.
4. Count down to one, zero (minimum), nine, eight, and seven.

NOTES: A. Clear overrides load, data, and count inputs.
B. When counting up, count-down input must be high; when counting down, count-up input must be high.

TYPES SN54193, SN54L193, SN54LS193, SN74193, SN74L193, SN74LS193
SYNCHRONOUS 4-BIT UP/DOWN COUNTERS (DUAL CLOCK WITH CLEAR)

'193, 'L193, 'LS193 BINARY COUNTERS

typical clear, load, and count sequences

Illustrated below is the following sequence:

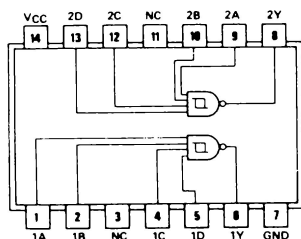
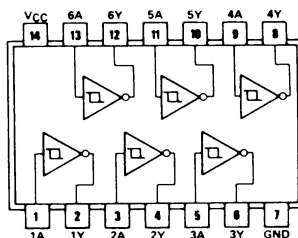
1. Clear outputs to zero.
2. Load (preset) to binary thirteen.
3. Count up to fourteen, fifteen, carry, zero, one, and two.
4. Count down to one, zero, borrow, fifteen, fourteen, and thirteen.

NOTES: A. Clear overrides load, data, and count inputs.
B. When counting up, count-down input must be high; when counting down, count-up input must be high.

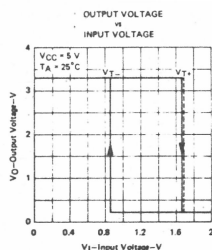
TEXAS INSTRUMENTS
INCORPORATED

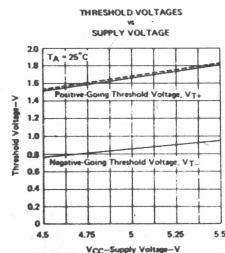
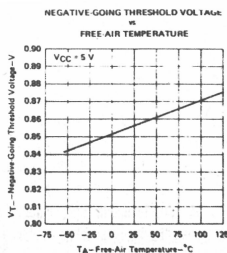
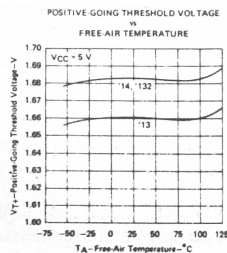
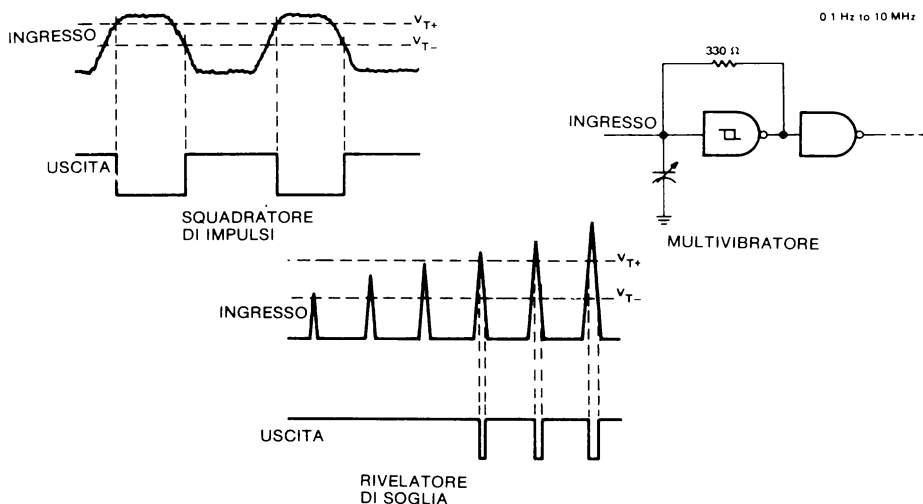
PORTE LOGICHE ED INVERTER CON INGRESSI CON TRIGGER DI SCHMITT

Graf[1]1 ha definito un *trigger di Schmitt* come segue,

Trigger di Schmitt (Schimitt trigger) — Un generatore di impulsi bistabile, in cui si ha un impulso di uscita di ampiezza fissa, fino a quando la tensione di ingresso supera un certo valore DC. Il circuito è quindi in grado di trasformare una forma d'onda d'ingresso che varia lentamente in un segnale di uscita avente transizioni di livello rapide. Normalmente, si ha una isteresi tra il livello superiore e quello inferiore delle soglie d'ingresso.[1]

Le porte logiche e gli inverter con trigger di Schmitt, quali quelli presenti nei chip 7413, doppio NAND positivo a quattro ingressi con trigger di Schmitt, e 7414, sei inverter con trigger di Schmitt, mostrati qui sotto,

7413

7414

sono dei dispositivi ibridi analogico/digitali nei quali *l'azione del gate o dell'inverter dipende dal livello della tensione in ingresso.* Negli altri gate ed inverter della serie 7400, la tensione in ingresso può variare in un campo relativamente ampio, senza influenzare lo stato logico dell'uscita del gate o dell'inverter. Se la tensione di alimetazione del chip è esattamente + 5 V e la temperatura dell'aria è di 25° C., l'uscita dell'inverter con trigger di Schmitt 7414 passa dallo stato logico 1 allo stato logico 0 quando supera + 1,683 V ± 0,005 V e ritornerà allo stato logico 1 quando la tensione in ingresso scende al di sotto di + 0,856 V ± 0,005 V. Questo tipo di funzionamento è mostrato dal seguente *diagramma dell'isteresi* nel quale la tensione in uscita di un inverter 7414 è tracciata come funzione della tensione in ingresso all'inverter.

TEXAS INSTRUMENTS
INCORPORATED

Il livello della tensione in ingresso che causa un cambiamento di stato logico nel trigger di Schmitt, dipende sia dal valore della tensione di alimentazione, che dalla temperatura dell'aria che circonda il circuito integrato.

Le figure che precedono mostrano le curve sperimentali di tali relazioni. I circuiti integrati con trigger di Schmitt possono essere usati come formatori d'impulsi, multivibratori, e rivelatori del superamento di un livello di soglia, come mostrato nelle note applicative della Texas Instruments Incorporated, riportate qui sotto. In questi diagrammi, *VT + - è la tensione di soglia per il fronte di salita,* che è di circa + 1,683 V, e VT - è la *tensione di soglia per il fronte di discesa* ed è di circa + 0,856 V. La differenza tra queste due tensioni è chiamata *isteresi* del trigger di Schmitt; questa tensione è eguale a + 0,8 ± 0,05 V.

ELEMENTI ARITMETICI DELLA SERIE 7400

Un *componenete aritmetico* è un qualsiasi circuito elettronico che può sommare, sottrarre, moltiplicare, dividere od eseguire qualsiasi altra funzione aritmetica su numeri binari. Tali circuiti sono principalmente usati nei calcolatori e nelle calcolatrici elettroniche. L'argomento dell'aritmetica binaria è molto vasto e su di esso sono stati scritti molti libri. Pensiamo di coprire questo argomento in dettaglio in un prossimo Bugbook III, dove tratteremo l'interfacciamento con Picoprocessor ® e Picocomputer ®. Conseguentemente, la nostra attuale analisi sugli elementi aritmetici sarà breve e discorsiva.

I circuiti integrati della serie 7400 che possono essere considerati elementi aritmetici comprendono i seguenti:

Circuito Integrato	*Descrizione del Circuito Integrato*
7480	Gated full adder. Somma due numeri binari di due bit ciascuno più un bit di riporto (carry). Genera il risultato e il suo complemento.
7482	2 - bit binary full adder. Somma due numeri binari a due bit più un bit di riporto.
7483	4 - bit binary full adder. Somma due numeri binari di quattro bit ciascuno più un bit di riporto. E' un chip molto usato.
7485	4 - bit magnitude comparator. Confronta tra loro due numeri binari di quattro bit ciascuno, A e B determina se $A > B$, $A < B$ o $A = B$.
74H87	4 - bit true/complement, zero/one element. Questo chip realizza la funzione di quattro inverter controllabili, ed è composto da quattro porte logiche EXCLUSIVE-OR a due ingressi abilitabili.

74180 — 9 - bit odd/even parity generator/checker. Controlla una parola di nove bit composta da otto bit di dati ed un bit di parità, controllandone la parità, e fornisce due segnali di uscita, uno per la parità pari ed uno per la parità dispari.

74181 — Generatore di funzione e unità aritmetico logica. Un circuito integrato eccezionale che esegue sedici operazioni aritmetiche diverse, su due parole binarie di quattro bit ciascuna, come pure sedici operazioni logiche, tra le quali AND, NAND, OR, NOR ed Exclusive-OR. Esso è inoltre un comparatore a quattro bit.

74182 — Look-ahead carry generator. In grado di generare un riporto in anticipo rispetto a quattro sommatori binari, o gruppi di sommatori. Provvede alle operazioni di riporto, generazione del riporto e propagazione del riporto.

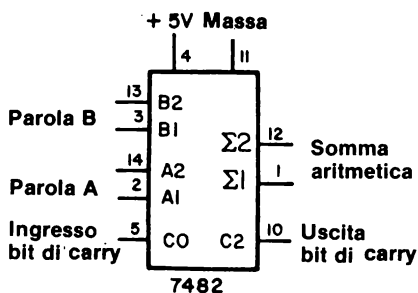
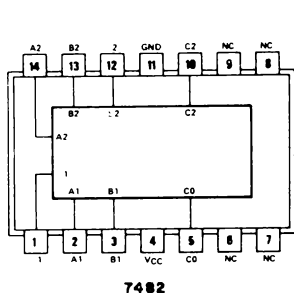
74H183 — dual carry-save full adders.

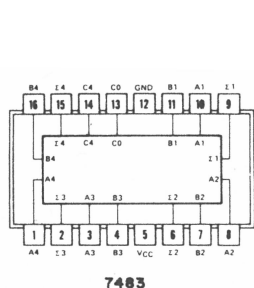
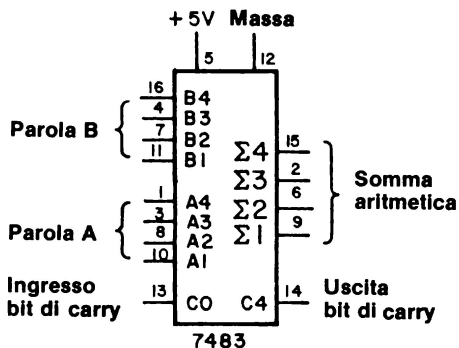
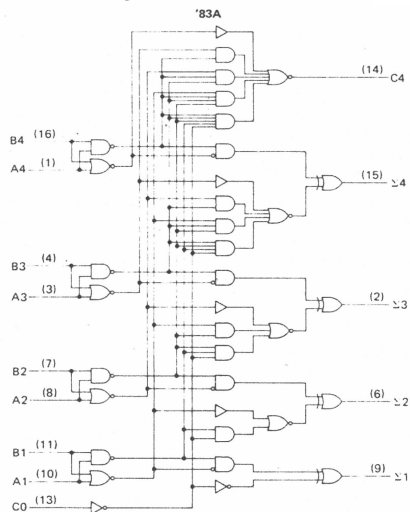
74S280 — 9 - bit odd/even parit generator/checker. Una versione migliorata dall'integrato 74180.

74S281 — 4 - bit parallel binary accumulator. Esegue quindici operazioni aritmetico/logiche diverse, tra le quali addizione, sottrazione, complemento, incremento, trasferimento ed altre dieci funzioni. Possiede una completa capacità di eseguire shift, comprendendo shift logici (a destra o a sinistra), shift aritmetici (a destra o a sinistra) per la protezione del bit di segno, hold e caricamento in parallelo.

74283 — 4 - bit binary full adder con generazione veloce del riporto. E' una versione migliorata dell'integrato 7483.

74284, 74285 — Moltiplicatori paralleli binari di 4 bit per 4 bit. Usati in applicazioni in cui sia richiesta un'alta velocità di esecuzione della moltiplicazione.

La disposizione dei pin e lo schema blocchi del sommatore binario a due bit 7482 è rappresentata qui sotto. E' un chip molto semplice che esegue l'operazione aritmetica, A più B più bit di riporto $= \Sigma$ più bit di riporto nella posizione 2^2.

Il circuito integrato 7483 sommatore binario a quattro bit, è simile al 7482. Esegue l'operazione aritmetica, A più B più bit di riporto $= \Sigma$ più bit di riporto nella posizione 2^4. La disposizione

dei pin e lo schema a blocchi, sono rappresentati qui sotto, insieme alla tabella della verità ed allo schema a blocchi funzionale del circuito. La tabella della verità è un pò complicata da capire; vi suggeriamo di eseguire l'esperimento che vi abbiamo fornito per il circuito integrato 7483 e quindi di persuadervi che il chip esegue, effettivamente, la somma tra due numeri a quattro bit, più un bit di riporto.

FUNCTION TABLE

INPUT				OUTPUT					
				WHEN C0 = L / WHEN C2 = L			WHEN C0 = H / WHEN C2 = H		
A1 / A3	B1 / B3	A2 / A4	B2 / B4	Σ1 / Σ3	Σ2 / Σ4	C2 / C4	Σ1 / Σ3	Σ2 / Σ4	C2 / C4
L	L	L	L	L	L	L	H	L	L
H	L	L	L	H	L	L	L	H	L
L	H	L	L	H	L	L	L	H	L
H	H	L	L	L	H	L	H	H	L
L	L	H	L	L	H	L	H	H	L
H	L	H	L	H	H	L	L	L	H
L	H	H	L	H	H	L	L	L	H
H	H	H	L	L	L	H	H	L	H
L	L	L	H	L	H	L	H	H	L
H	L	L	H	H	H	L	L	L	H
L	H	L	H	H	H	L	L	L	H
H	H	L	H	L	L	H	H	L	H
L	L	H	H	L	L	H	H	L	H
H	L	H	H	H	L	H	L	H	H
L	H	H	H	H	L	H	L	H	H
H	H	H	H	L	H	H	H	H	H

H = high level, L = low level

NOTE: Input conditions at A3, A2, B2, and C0 are used to determine outputs Σ1 and Σ2 and the value of the inturnal carry C2. The values at C2, A3, B3, A4, and B4 are then used to determine outputs Σ3, Σ4, and C4.

Vi rimandiamo al costruttore, la Texas Instruments Incorporated, per la descrizione del comparatore a quattro bit 7485. Nello spazio seguente vi è la disposizione dei pin del circuito integrato, uno schema blocchi, una descrizione del chip ed una sua tipica applicazione, il confronto tra due parole di 24 bit ciascuna. Nella tabella della verità, H = livello alto (1 logico), L = livello basso (0 logico) ed X = irrilevante (sia 0 logico, sia 1 logico). I tre ingressi, cioè i pin 2, 3 e 4, permettono il collegamento in cascata dell'integrato 7485.

description

These four-bit magnitude comparators perform comparison of straight binary and straight BCD (8-4-2-1) codes. Three fully decoded decisions about two 4-bit words (A, B) are made and are externally available at three outputs. These devices are fully expandable to any number of bits without external gates. Words of greater length may be compared by connecting comparators in cascade. The A > B, A < B, and A = B outputs of a stage handling less-significant bits are connected to the corresponding A > B, A < B, and A = B inputs of the next stage handling more-significant bits. The stage handling the least-significant bits must have a high-level voltage applied to the A = B input and additionally for the 'L85, low-level voltages applied to the A > B and A < B inputs. The cascading paths of the '85 and 'S85 are implemented with only a two-gate-level delay to reduce overall comparison times for long words. An alternate method of cascading which further reduces the comparison time is shown in the typical application data.

FUNCTION TABLES

COMPARING INPUTS				CASCADING INPUTS			OUTPUTS		
A3, B3	A2, B2	A1, B1	A0, B0	A > B	A < B	A = B	A > B	A < B	A = B
A3 > B3	X	X	X	X	X	X	H	L	L
A3 < B3	X	X	X	X	X	X	L	H	L
A3 = B3	A2 > B2	X	X	X	X	X	H	L	L
A3 = B3	A2 < B2	X	X	X	X	X	L	H	L
A3 = B2	A2 = B2	A1 > B1	X	X	X	X	H	L	L
A3 = B3	A2 = B2	A1 < B1	X	X	X	X	L	H	L
A3 = B3	A2 = B2	A1 = B1	A0 > B0	X	X	X	H	L	L
A3 = B3	A2 = B2	A1 = B1	A0 < B0	X	X	X	L	H	L
A3 = B3	A2 = B2	A1 = B1	A0 = B0	H	L	L	H	L	L
A3 = B3	A2 = B2	A1 = B1	A0 = B0	L	H	L	L	H	L
A3 = B3	A2 = B2	A1 = B1	A0 = B0	L	L	H	L	L	H

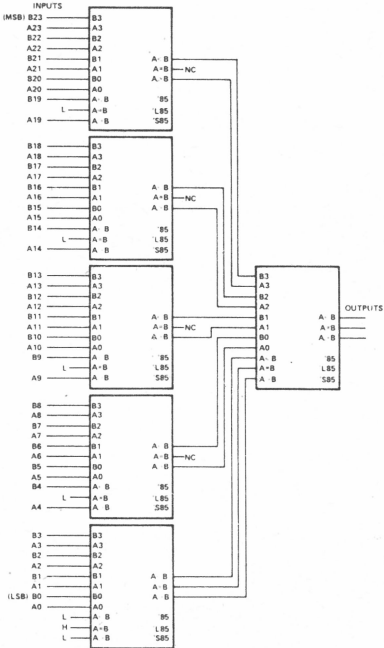
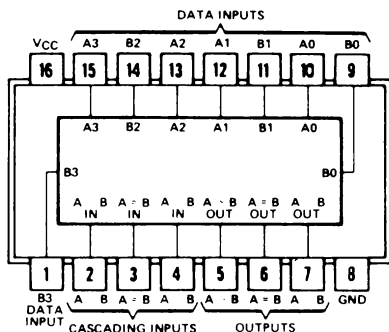
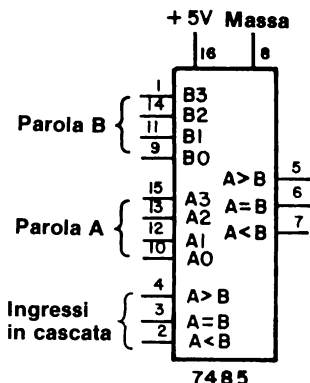
'85, 'S85

A3, B3	A2, B2	A1, B1	A0, B0	A > B	A < B	A = B	A > B	A < B	A = B
A3 = B3	A2 = B2	A1 = B1	A0 = B0	X	X	H	L	L	H
A3 = B3	A2 = B2	A1 = B1	A0 = B0	H	H	L	L	L	L
A3 = B3	A2 = B2	A1 = B1	A0 = B0	L	L	L	H	H	L

TYPICAL APPLICATION DATA

COMPARISON OF TWO N-BIT WORDS

This application demonstrates how these magnitude comparators can be cascaded to compare longer words. The example illustrated shows the comparison of two 24-bit words; however, the scheme is expandable to n-bits. As an example, one comparator can be used with five of the 24-bit comparators illustrated to expand the word length to 120-bits. Typical comparison times for various word lengths using the '85, 'L85, or 'S85 are:

WORD LENGTH	NUMBER OF PKGS	'85	'L85	'S85
1-4 bits	1	23 ns	90 ns	11 ns
5-24 bits	2-6	46 ns	180 ns	22 ns
25-120 bits	8-31	69 ns	270 ns	33 ns

COMPARISON OF TWO 24-BIT WORDS

ALGEBRA DI BOOLE

Prima di parlare degli ultimi elementi aritmetici, l'unità aritmetico logica 74181, eseguiremo una breve digressione nel campo *dell'algebra di Boole*. L'algebra di Boole è la matematica dei sistemi logici. Simboli alfabetici quali A, B, C, ..., Q vengono usati per rappresentare delle variabili logiche ed 1 e 0 per rappresentare gli stati logici. Questa particolare forma di matematica fu creata in Inghilterra da George Boole nel 1847. Essa non venne praticamente usata sino al 1938, quando Claude Shannon l'adattò per analizzare reti di contatti. Ciò che desideriamo voi conosciate qui, sono i tre simboli base che sono utilizzati nelle operazioni dell'algebra di Boole. Essi sono:

+	che significa *somma logica* che ha nome *OR*
•	che significa *moltiplicazione logica* che ha nome *AND*
—	che significa *negazione* chiamata *NOT*

quindi l'equazione secondo l'algebra di Boole per un AND positivo a due ingressi è $Q = A \cdot B$ o semplicemente $Q = AB$, dove il simbolo di eguaglianza, =, significa che le variabili od i gruppi variabili poste ai due lati del simbolo sono eguali, cioè, sono entrambe allo stesso stato logico. Le equazioni secondo l'algebra di Boole, per un certo numero di tipi di porte logiche, è mostrato qui sotto. Notate l'uso del segno -, per i NAND ed i NOR.

$$Q = \overline{B + CD}$$

$Q = AB$

$Q = ABC$

$Q = \overline{AB}$

$Q = \overline{ABC}$

$Q = A + B$

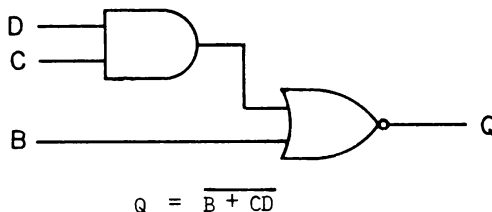
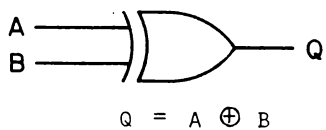
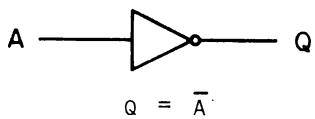
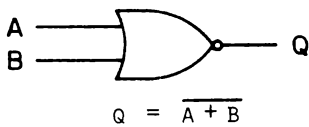
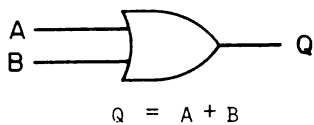
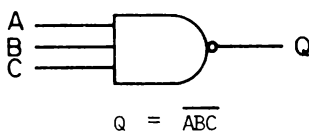
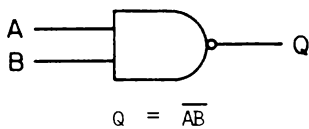
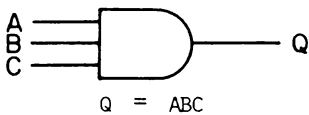
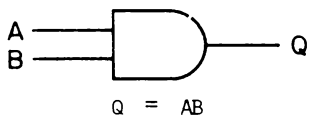
A
B
Q

$Q = \overline{A + B}$

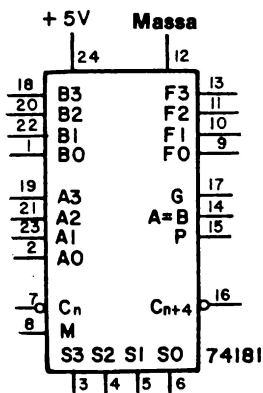
A
Q

$Q = \overline{A}$

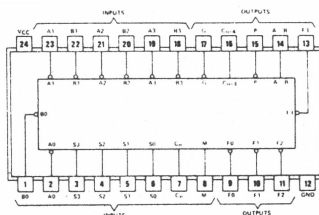
A
B
Q

$Q = A \oplus B$

GENERATORE DI FUNZIONE E UNITA' ARITMETICO LOGICA 74181

L'unità aritmetico logica 74181 è il più complicato elemento aritmetico che studieremo in questo manuale. E'un circuito integrato a 24 pin che ha la complessità di 75 gate equivalenti. La disposizione dei pin e lo schema a blocchi sono mostrati qui sotto.
Il chip consiste di

- Un gruppo di quattro ingressi per la parola binaria A.
- Un gruppo di quattro ingressi per la parola binaria B
- Un gruppo di quattro uscite per la parola binaria F, che è il risultato delle operazioni logiche od aritmetiche tra A e B
- Un ingresso di carry, C_n, che è negato
- Un'uscita di carry $C_n + 4$, che è negata
- Un gruppo di quattro ingressi di selezione, da SO a S3, che determina quale operazione aritmetica o logica deve essere eseguita sulle due parole binarie A e B
- Un ingresso di controllo di modo, M, che determina se devono essere eseguite le operazioni logiche o quelle aritmetiche sulle parole binarie A e B. Quando M = 0 vengono eseguite le operazioni aritmetiche. Quando M = 1 vengono eseguite le operazioni logiche.
- Due ingressi di alimentazione per + 5 Volt e GROUND
- Uscita carry generate, G
- uscita carry propagate, P
- Un'uscita di confronto A = B che è open collector

PIN DESIGNATIONS

DESIGNATION	PIN NOS.	FUNCTION
A3, A2, A1, A0	19, 21, 23, 2	WORD A INPUTS
B3, B2, B1, B0	18, 20, 22, 1	WORD B INPUTS
S3, S2, S1, S0	3, 4, 5, 6	FUNCTION-SELECT INPUTS
C_n	7	INV CARRY INPUT
M	8	MODE CONTROL INPUT
F3, F2, F1, F0	13, 11, 10, 9	FUNCTION OUTPUTS
A B	14	COMPARATOR OUTPUT
P	15	CARRY PROPAGATE OUTPUT
C_{n+4}	16	INV. CARRY OUTPUT
G	17	CARRY GENERATE OUTPUT
V_{CC}	24	SUPPLY VOLTAGE
GND	12	GROUND

+ 5V (24) Massa (12)
B3 (18), B2 (20), B1 (22), B0 (1) — F3 (13), F2 (11), F1 (10), F0 (9)
A3 (19), A2 (21), A1 (23), A0 (2) — G (17), A=B (14), P (15)
C_n (7), M (8) — C_{n+4} (16)
S3 (3) S2 (4) S1 (5) S0 (6)
74181

74181

L'informazione più importante a voi necessaria per utilizzare correttamente l'integrato 74181 è la sua tabella della verità, qui sotto riportata.

TABLE 1

SELECTION				ACTIVE-HIGH DATA		
				M = H LOGIC FUNCTIONS	M = L; ARITHMETIC OPERATIONS	
S3	S2	S1	S0		C_n = H (no carry)	C_n = L (with carry)
L	L	L	L	$F = \overline{A}$	F = A	F = A PLUS 1
L	L	L	H	$F = \overline{A + B}$	F = A + B	F = (A + B) PLUS 1
L	L	H	L	$F = \overline{A}B$	$F = A + \overline{B}$	$F = (A + \overline{B})$ PLUS 1
L	L	H	H	F = 0	F = MINUS 1 (2's COMPL)	F = ZERO
L	H	L	L	$F = \overline{AB}$	F = A PLUS $A\overline{B}$	F = A PLUS $A\overline{B}$ PLUS 1
L	H	L	H	$F = \overline{B}$	F = (A + B) PLUS $A\overline{B}$	F = (A + B) PLUS $A\overline{B}$ PLUS 1
L	H	H	L	$F = A \oplus B$	F = A MINUS B MINUS 1	F = A MINUS B
L	H	H	H	$F = A\overline{B}$	F = $A\overline{B}$ MINUS 1	$F = A\overline{B}$
H	L	L	L	$F = \overline{A} + B$	F = A PLUS AB	F = A PLUS AB PLUS 1
H	L	L	H	$F = \overline{A \oplus B}$	F = A PLUS B	F = A PLUS B PLUS 1
H	L	H	L	F = B	F = $(A + \overline{B})$ PLUS AB	F = $(A + \overline{B})$ PLUS AB PLUS 1
H	L	H	H	F = AB	F = AB MINUS 1	F = AB
H	H	L	L	F = 1	F = A PLUS A*	F = A PLUS A PLUS 1
H	H	L	H	$F = A + \overline{B}$	F = (A + B) PLUS A	F = (A + B) PLUS A PLUS 1
H	H	H	L	F = A + B	F = $(A + \overline{B})$ PLUS A	F = $(A + \overline{B})$ PLUS A PLUS 1
H	H	H	H	F = A	F = A MINUS 1	F = A

*Each bit is shifted to the next more significant position.

Prima di eseguire degli esperimenti con l'integrato 74181, abbiamo trovato la precedente tabella abbastanza confusa. Vi sono molte cose che abbiamo imparato e che vi saranno utili:

- Usando l'integrato 74181 potete eseguire operazioni aritmetiche e logiche sia in logica positiva che negativa. La logica positiva è usata come riferimento dalla Texas Instruments Incorporated, dalla Signetics Corporation e dagli altri costruttori del circuito integrato, alla quale fanno riferimento col termine "active-high data".

  In questo libro di esperimenti, utilizzerete l'integrato 74181 soltanto con logica positiva, come indicato dalla tabella della verità.

- L'integrato 74181 esegue 32 differenti operazioni aritmetiche o logiche. Queste operazioni possono essere suddivise come segue:

  5 operazioni aritmetiche
  16 operazioni logiche
  8 operazioni aritmetico/logiche

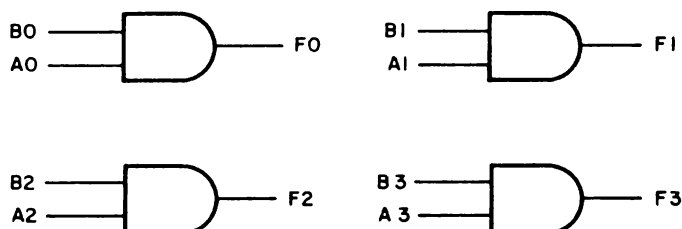
  Queste operazioni sono in totale 29; tre operazioni logiche sono ripetute. Possiamo concludere che il 74181 non è un circuito aritmetico così potente come si poteva sperare all'inizio. L'integrato 74S281 può realizzare solo 16 differenti operazioni aritmetiche e logiche su due parole a quattro bit; tuttavia tutte queste operazioni sono generalmente più efficaci. L'integrato 74181 esegue invece un certo numero di operazioni che sono usate solo raramente.

- Quando eseguite delle operazioni puramente aritmetiche, è molto utile visualizzare le quattro uscite del risultato da FO a F3 con un display a sette

segmenti a LED. Tenete presente tuttavia che l'integrato 74141 non è un sotrattore e sommatore decimale, *ma piuttosto un sotrattore e sommatore esadecimale*. In una somma decimale, 7 più 7 uguale 4 più un riporto nella posizione 10^1. In una somma esadecimale, 7 più 7 uguale a 14, senza riporto. Si ha un riporto solo quando la somma di due numeri esadecimale a 4 bit binari supera 15. Quindi 8 più 10 è eguale a 2 più un riporto nella posizione 16^1. Confrontiamo i sistemi decimali ed esadecimali, usando per quest'ultimo sistema, i simboli che appaiono su di un display a sette segmenti a LED:

Sistema Decimale	*Sistema Esadecimale*	*Commenti*
0	0	Nell'integrato 74181, il bit di riporto dovrebbe essere allo stato logico 0, ma poichè esso è negato, è allo stato logico 1.
9	9	
10	⊏	
11	⊐	
12	⊔	
13	⊑	
14	ᒷ	
15	blank	
16	10	Nell'integrato 74181, il bit di riporto dovrebbe essere allo stato logico 1, ma poichè esso è negato, è allo stato logico 0.
17	11	
18	12	
19	13	
20	14	
21	15	
22	16	
23	17	
24	18	
25	19	
26	1⊏	
27	1⊐	
28	1⊔	
29	1⊑	
30	1ᒷ	
31	1	Il massimo risultato possibile per un 74181
32	20	
33	21	
34	22	
35	23	
36	24	
48	30	
64	40	
80	50	
96	60	
112	70	
128	80	
144	90	
160	⊏0	
176	⊐0	
192	⊔0	
208	⊑0	
224	ᒷ0	
240	0	
255	blank	

- Nell'integrato 74181, la massima somma possibile tra due numeri a 4 bit binari dà come risultato il simbolo "blank" sul display a sette segmenti più un bit di riporto sul pin 16 di livello logico o ([ricordate, che questo bit di riporto è negato], corrispondente al numero decimale 31 = 16 + 15. Se siete in grado di comprendere la sottrazione e la somma esadecimale, non incontrerete alcun problema con le operazioni aritmetiche eseguite dall'integrato 74181.

- Infine, le operazioni logiche sono eseguite *tra i bit corrispondenti dalle due parole a 4 bit A e B.* Quindi una moltiplicazione logica, che è data dall'equazione F = AB, ed ha nome AND, è equivalente ad una situazione in cui si abbiano quattro AND positivi a 2 ingressi che eseguono le operazioni indicate qui sotto,

Invece di usare un display a sette segmenti a LED, *vi consigliamo di utilizzare quattro indicatori luminosi per visualizzare lo stato logico delle uscite F0, F1, F2 ed F3 mentre realizzate le varie operazioni logiche utilizzando l'integrato 74181.* Ciascun indicatore luminoso sarà controllato dallo stato logico dei rispettivi bit delle due parole binarie A e B. Possiamo qui riassumere il significato di alcune operazioni logiche eseguite dall'integrato 74181:

Operazione Logica	*Significato*
$F = \overline{A}$	Quattro inverter che operano sui quattro bit di A
$F = \overline{A + B}$	Quattro gate NOR positivi a due ingressi
$F = \overline{AB}$	Quattro gate NAND positivi a due ingressi
$F = A + B$	Quattro gate exclusive-OR a due ingressi
$F = AB$	Quattro gate AND positivi a due ingressi
$F = A + B$	Quattro gate OR positivi a due ingressi
$F = \overline{B}$	Quattro inverter che operano sui quatto bit di B

Con l'aiuto dei quattro punti presentati ora sarete in grado di usare correttamente l'elemento aritmetico 74181 negli esperimenti di questo Capitolo.

INTRODUZIONE AGLI ESPERIMENTI

Gli esperimenti di questo Capitolo sono per certi aspetti più semplici di quelli dei precedenti Capitoli. Il nostro scopo in questo Capitolo è quello di introdurvi all'uso di un certo numero di elementi aritmetici, shift register e contatori. L'unità aritmetico logica 74181 è un circuito affascinante, certamente uno dei più complicati della serie 7400. Esso vi permette di sommare e sottrarre due parole binarie a 4 bit ed inoltre di operare su tali parole usando le funzioni logiche AND, NAND, OR, NOR, INVERT, exclusive-OR ed exclusive-OR negato. Studierete inoltre alcuni tra i più usati shift register, inclusi gli integrati 74164, 74165, 74166, 74194 e 74198. Potrete inoltre realizzare un esperimento di trasmissione e ricezione seriale (Esperimento N. 7).

Gli esperimenti di questo Capitolo possono essere classificati in funzione del tipo di circuito integrato studiato. Quindi,

Esperimento N.	*Circuito Integrato*
1	74181 unità aritmetico logica
2	7483 sommatore binario a 4-bit
3	74164 shift register a 8-bit serial-in parallel-out
4	74165 e 74166 parrel-in serial-out shift register a 8-bit
5	74194 shift register universale bidirezionale a 4-bit
6	74198 shift register universale bidirezionale a 8-bit
7	74194 shift resgister universale bidirezionale a 4-bit utilizzato come ricevitore/trasmettitore
8	74193 contatore up/down sincrono a 4-bit.

ESPERIMENTO N. 1

Scopo

Lo scopo di questo esperimento è quello di provare il funzionamento del circuito integrato 74181, unità aritmetico logica a 4 bit.

Configurazione dei pin del circuito integrato

Schema del circuito

DISPLAY A 7 SEGMENTI (D C B A)

+ 5V — 24 Massa — 12

SWITCH LOGICI (H G F E) — 18 B3, 20 B2, 22 B1, 1 B0

PULSER DOPPIO (D C B A) — 19 A3, 21 A2, 23 A1, 2 A0

PULSER DOPPIO (1 0 1 0) — 7404 (1, 2) — 7 Cn

8 M

F3 13, F2 11, F1 10, F0 9 — INDICATORI A LED (D C B A)

G 17, A=B 14, P 15

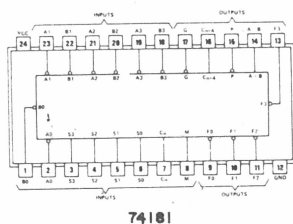
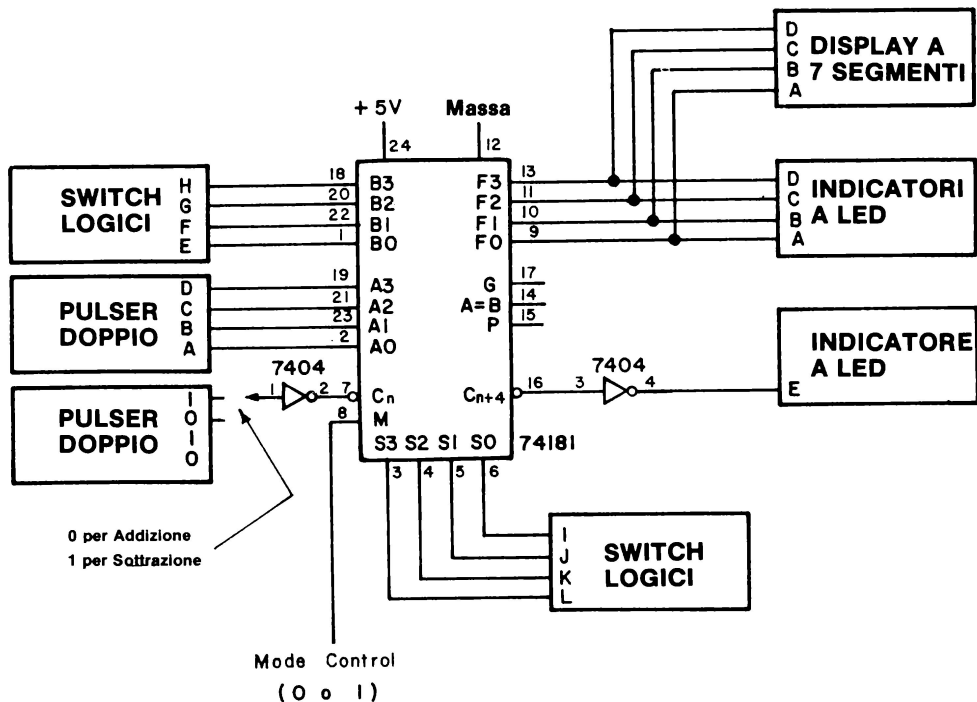
Cn+4 16 — 3 7404 4 — INDICATORE A LED (E)

S3 S2 S1 S0 — 74181 — 3, 4, 5, 6 — SWITCH LOGICI (I J K L)

0 per Addizione

1 per Sottrazione

Mode Control

(0 o 1)

Numeri e simboli del display a LED a sette segmenti

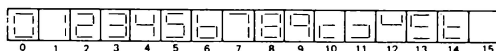



Tabella della verità (logica positiva)

TABLE 1

SELECTION				ACTIVE-HIGH DATA		
				M = H LOGIC FUNCTIONS	M = L; ARITHMETIC OPERATIONS	
S3	S2	S1	S0		C_n = H (no carry)	C_n = L (with carry)
L	L	L	L	$F = \overline{A}$	F = A	F = A PLUS 1
L	L	L	H	$F = \overline{A + B}$	F = A + B	F = (A + B) PLUS 1
L	L	H	L	$F = \overline{A}B$	$F = A + \overline{B}$	$F = (A + \overline{B})$ PLUS 1
L	L	H	H	F = 0	F = MINUS 1 (2's COMPL)	F = ZERO
L	H	L	L	$F = \overline{AB}$	$F = A$ PLUS $A\overline{B}$	$F = A$ PLUS $A\overline{B}$ PLUS 1
L	H	L	H	$F = \overline{B}$	$F = (A + B)$ PLUS $A\overline{B}$	$F = (A + B)$ PLUS $A\overline{B}$ PLUS 1
L	H	H	L	$F = A \oplus B$	F = A MINUS B MINUS 1	F = A MINUS B
L	H	H	H	$F = A\overline{B}$	$F = A\overline{B}$ MINUS 1	$F = A\overline{B}$
H	L	L	L	$F = \overline{A} + B$	F = A PLUS AB	F = A PLUS AB PLUS 1
H	L	L	H	$F = \overline{A \oplus B}$	F = A PLUS B	F = A PLUS B PLUS 1
H	L	H	L	F = B	$F = (A + \overline{B})$ PLUS AB	$F = (A + \overline{B})$ PLUS AB PLUS 1
H	L	H	H	F = AB	F = AB MINUS 1	F = AB
H	H	L	L	F = 1	F = A PLUS A*	F = A PLUS A PLUS 1
H	H	L	H	$F = A + \overline{B}$	F = (A + B) PLUS A	F = (A + B) PLUS A PLUS 1
H	H	H	L	F = A + B	$F = (A + \overline{B})$ PLUS A	$F = (A + \overline{B})$ PLUS A PLUS 1
H	H	H	H	F = A	F = A MINUS 1	F = A

*Each bit is shifted to the next more significant position.

Passo 1

Studiate i paragrafi "algebra di Boole" e "unità aritmetico logica 74181" di questo Capitolo. Essi vi forniranno le informazioni necessarie circa le caratteristiche dell'integrato 74181, in particolar modo il significato delle operazioni presentate nell'ultima tabella della verità.

In questo esperimento proverete solamente alcune delle operazioni che possono essere eseguite dal chip, cioé:

- Due operazioni aritmetiche: somma e sottrazione di due parole binarie a 4 bit.
- Cinque operazioni logiche: AND, NAND, OR, NOR ed exclusive-OR.

Eseguendo queste sette operazioni, raggiungerete abbastanza esperienza per poter eseguire con successo le altre 22 operazioni.

Passo 2

Collegate il circuito come mostrato nello schema elettrico. Ponete gli switch logici da A ad H allo 0 logico. Ponete gli switch logici L, K, J ed I, cioé gli ingressi di selezione della

funzione, ad LKJI = 1001. Applicate tensione al breadboard.

Passo 3

Come prima operazione, eseguirete la somma di due parole binarie a 4-bit ottenendo risultati varianti tra 0 e 30 o, se sommerete anche il bit di riporto tra 0 e 31. Prima di iniziare, tuttavia, ricordate i seguenti importanti avvertimenti:

- *Se eseguite operazioni puramente aritmetiche, osservate il risultato sia sul display a LED a sette segmenti che sull'indicatore a LED E.*
- *Se eseguite operazioni puramente logiche, osservate il risultato sui quattro indicatori a LED da A a D.*
- *Se eseguite operazioni aritmetico/logiche, fate a vostro piacere.*

La somma di due numeri binari a 4-bit è un'operazione aritmetica, quindi il risultato sarà osservabile comodamente sul display a LED a sette segmenti e sull'indicatore a LED E (il bit di riporto). Controllate che l'ingresso di modo, M, cioé il pin 8, sia allo stato logico 0 (corrispondente quindi, ad operazioni aritmetiche) e che gli switch logici LKJI = 1001, corrispondenti cioé alla selezione dell'operazione F = A più B (ricordate, H = 1 logico ed L = logico).

Passo 4

Sarete in grado di eseguire la seguenti somme:

Parola binaria B	*Parola binaria A*	*Lettura del display a sette segmenti*	*Indicatore a LED E*	*A + B = F Equivalente decimale della somma binaria*
0000	0000	0	0	0 + 0 = 0
0001	0001	2	0	1 + 1 = 2
0010	0010	4	0	2 + 2 = 4
0100	0100	8	0	4 + 4 = 8
1000	1000	0	1	8 + 8 = 0 + 16

Notate che, quando sommate 8 più 8, ottenete una lettura del display di 0 più un bit di riporto. Il peso del bit di riporto è 16 in quanto esso è aggiunto nella posizione 16^1 nel numero esadecimale. Continuando, potrete realizzare le seguenti somme:

1001	0111	0	1	9 + 7 = 0 + 16
1100	1100	8	1	12 + 12 = 8 + 16
1001	1001	2	1	9 + 9 = 2 + 16
1111	1111	E	1	15 + 15 = 14 + 16

Notate che il simbolo, E , rappresenta il numero decimale 14 e che 16 + 14 = 30.

Se lo desiderate potete ora sommare il bit di riporto C_n sul pin 7 dell'integrato 74181. Quando premete il pulser, sommate 1 al risultato presente in quel momento. Queste prove dovrebbero convincervi che il circuito integrato è in grado di sommare due parole binarie a 4-bit più un bit di riporto.

Passo 5

Per poter sottrarre tra loro due numeri a 4-bit binari, dovete eseguire un piccolo cambiamento del circuito e modificare lo stato logico degli ingressi di selezione della funzione. Collegate il pin 1 dell'integrato 7404 all'uscita "1" del pulser e ponete gli switch logici LKJI = 0110, corrispondenti, cioé, all'operazione aritmetica F= A - B della tabella della verità.

Siete ora in grado di eseguire le seguenti sottrazioni:

Parola binaria B	*Parola binaria A*	*Lettura del display*	*Indicatore a LED E*	*A—B = F Equivalente decimale della sottrazione binaria*
0000	0000	0	1	0 - 0 = 0
0001	0100	3	1	4 - 1 = 3
0100	1000	4	1	8 - 4 = 4
1000	1111	7	1	15 - 8 = 7
1111	1000	9	0	8 - 15 = -7 = 9 - 16
0001	0000	blank	0	0 - 1 = -1 = 15 - 16
0010	0000	ㅌ	0	0 - 2 = -2 = 14 - 16
0011	0000	⊆	0	0 - 3 = -3 = 13 - 16
0110	0000	⊏	0	0 - 6 = -6 = 10 - 16
0111	0000	9	0	0 - 7 = -7 = 9 - 16
1000	0000	8	0	0 - 8 = -8 = 8 - 16
1111	0000	1	0	0 - 15 = -15 = 1 - 16

Se premete il pulser potrete osservare che l'ultimo valore indicato dal display a sette segmenti diventa 0, corrispondendo alla sottrazione di un bit di riporto dalla quantità F = A - B. Nella precedente tabella notate che la somma di F e l'indicazione del display a sette segmenti è sempre uguale a 16 (o a 0 con il bit di riporto nella posizione 16^1). Dovrebbe essere chiaro ora che il circuito integrato esegue effettivamente la sottrazione di una parola binaria a 4 bit da un'altra.

Passo 6

Nella restante parte di questo esperimento, eseguirete un certo numero di operazioni logiche. *Osservate i risultati sui quattro indicatori a LED da A a D.* Il display a sette segmenti non è più necessario, come nemmeno l'indicatore a LED E. Secondo la nostra esperienza, il display tende a creare confusione riguardo ai vari bit quando si eseguono operazioni logiche.

Ponete l'ingresso di controllo di modo, M, cioé il pin 8 all'1 logico. Da questo momento in poi, tutte le operazioni dell'integrato 74181 saranno delle operazioni logiche.

Passo 7

Uno dei migliori esperimenti che potete eseguire è quello di generare la tabella della verità per tutte e 16 le "funzioni logiche". Per far ciò dovrete porre gli switch logici da A ad H ai seguenti valori:

DCBA = 1010

HGFE = 1100

I quattro indicatori a LED rappresentano ora ciascuno l'uscita Q, secondo la seguente tabella,

B	A	Stato logico dell' indicatore a LED = Q
0	0	indicatore a LED A
0	1	indicatore a LED B
1	0	indicatore a LED C
1	1	indicatore a LED D

Passo 8

Siete ora in grado di realizzare la tabella della verità di ciascuna delle funzioni logiche indicate nella tabella della verità dell'integrato. Per aiutarvi nel vostro esperimento, riassumiamo alcune funzioni logiche e la corrispondente disposizione degli ingressi di selezione, che sono connessi agli switch logici da I ad L. Ricordate, switch logico I = ingresso SO, switch logico J = ingresso S1, switch logico K = ingresso S2, switch logico L = ingresso S3.

Switch Logici				
L	K	J	I	*Operazione Logica*
0	0	0	0	Negazione degli ingressi A
0	0	0	1	Gate NOR positivo a due ingressi
0	1	0	0	Gate NAND positivo a due ingressi
0	1	0	1	Negazione degli ingressi B
0	1	1	0	Exclusive-OR a due ingressi
1	0	0	1	Exclusive-OR a due ingressi negato
1	0	1	1	Gate AND positivo a due igressi
1	1	1	0	Gate OR positivo a due ingressi

Abbiamo provato tutte queste operazioni. Il 74181 lavora esattamente come previsto. Controllate voi stessi.

Passo 9

Ora voi potete pensare di eseguire le operazioni aritmetico/logiche indicate quando M = O. Avrete probabilmente difficoltà a prevedere il valore di F. Queste operazioni combinate non sono usate comunemente.

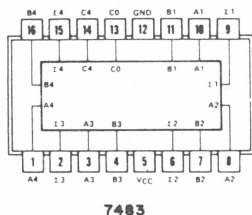
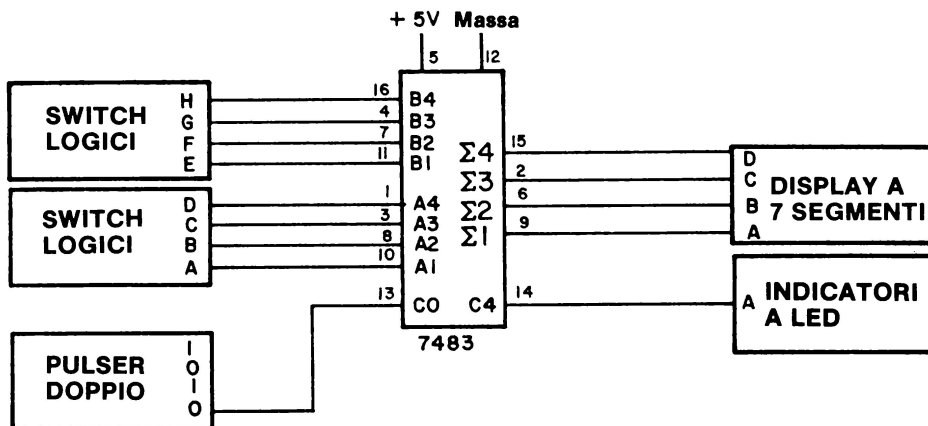
Domande

1. Come interpretate le operazioni aritmetico/logiche? Per esempio, cosa significa l'espressione F = A più AB?

ESPERIMENTO N. 2

Scopo

Questo esperimento dimostra il funzionamento dell'integrato 7483, sommatore binario a 4-bit.

Configurazione dei pin del circuito integrato

Schema del circuito

Passo 1

Collegate il semplice circuito come indicato. Ponete i due gruppi di switch logici ad HGFE = 0000 e DCBA = 0000. Applicate tensione al breadboard. Dovrete osservare sul display a LED a sette segmenti uno 0 e l'indicatore a LED dovrà essere spento. Se ciò non avviene controllate il vostro circuito.

Passo 2

Sommerete ora due numeri binari più un bit di riporto C_0, onde ottenere un risultato più un bit di riporto C_2. Ricordate che ora state eseguendo una semplice addizione binaria. Eseguite le addizioni mostrate nelle colonne di sinistra della seguente tabella.

Numero binario B	*Numero binario A*	*Bit di riporto*	*Risultato* Σ	*Bit di riporto riporto*	*Display a sette segmenti ed indicatore a LED*
HGFE	DCBA	C_0	$\Sigma_4\Sigma_3\Sigma_2\Sigma_1$	C_2	*Equivalente decimale della somma binaria*
0000	0000	0	0000	0	$0+0+0=0$
0001	0001	0	0010	0	$1+1+0=2$
0010	0001	0	0011	0	$2+1+0=3$
0011	0001	0	0100	0	$3+1+0=4$
0100	0100	0	1000	0	$4+4+0=8$
0110	0110	0	1100	0	$6+6+0=12$
0111	0111	0	1110	0	$7+7+0=14$
1000	0111	0	1111	0	$8+7+0=15$

Potete sommare due numeri di valore tale per cui la somma sia minore od uguale al numero decimale 15 e quindi non vedrete apparire uno stato logico 1 sul bit di riporto C_2. Tuttavia quando voi superate o semplicemente raggiungete 16, C_2 si porrà allo stato logico 1. Ciò è mostrato dalla seguente addizione,

1000	1000	0	0000	1	$8+8+0=0+16$

Potete ora osservare come il display a LED a sette segmenti sia tornato ad indicare 0. Il bit di riporto, C_2, indica che il numero decimale 16 dovrà essere sommato ad ogni numero che ora appare sul display. Quindi,

1010	1010	0	0100	1	$10+10+0=4+16$
1111	1000	0	0111	1	$15+8+0=7+16$
1111	1111	0	1110	1	$15+15+0=14+16$

Ricordate che il simbolo, , è la rappresentazione medinate il display a sette segmenti del numero 14. Finalmente, potete sommare anche il bit di riporto C_0.

0000	0000	1	0001	0	$0+0+1=1$
1111	0000	1	0000	1	$15+0+1=0+16$
1111	1111	1	1111	1	$15+15+1=15+16$

Abbiamo realizzato gli esperimenti indicati onde potervi guidare nell'uso del sommatore 7483. Speriamo che ora voi siate convinti che il circuito integrato sia in grado di realizzare una effettiva somma binaria e che vi abbia fornito risultati identici a quelli da voi previsti sulla base di semplici addizioni decimali.

L'integrato 7483 è molto semplice e quanto abbiamo qui indicato è tutto ciò che gli si può chiedere.

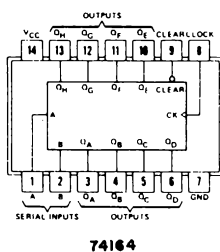
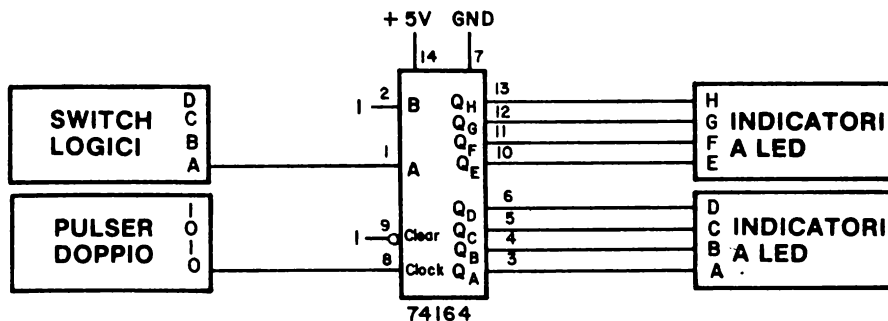
Domande

1. Spiegate come potete sommare due numeri binari ad 8-bit utilizzando due integrati 7483.

ESPERIMENTO N. 3

Scopo

Questo esperimento consente la prova del funzionamento di un semplice shift register serial-in parallel - out (SIPO), il circuito integrato 74164.

Configurazione dei pin del circuito integrato

Schema del circuito

Passo 1

Collegate il circuito come indicato. Per eseguire l'esperimento sono necessari otto indicatori a LED. Il pin 9 è l'ingresso di CLEAR; uno 0 logico su questo pin azzererà tutti i flip-flop dello shift register e, di conseguenza, lo spegnimento di tutti e otto gli indicatori a LED.

Passo 2

Applicate tensione al breadboard e ponete allo stato logico 0, per un istante il pin 9. Ponete lo switch logico A allo stato logico 1 e premete e rilasciate il pulser otto volte. Tutti e otto gli indicatori a LED dovranno accendersi. Ponete ora lo switch logico A allo stato logico 0 e generate otto impulsi di clock. Cosa avviene? Scrivete la vostra risposta nello spazio seguente.

Passo 3

Azzerate lo shift register. Ponete lo switch logico A allo stato logico 1 e quindi generate un solo impulso di clock. Riportate lo switch logico allo 0 logico ed applicate otto impulsi di clock. Nello spazio seguente dite cosa osservate.

In quale direzione i dati dello shift register viaggiano, da Q_A a Q_H o da Q_H a Q_A?

Passo 4

I pin 1 e 2 sono due ingressi di un NAND positivo a due ingressi. Cosa succede se il pin 2 è allo stato logico 0, cioé è possibile per noi introdurre uno stato logico 1 nello shift register?

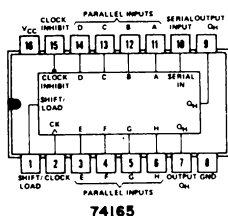
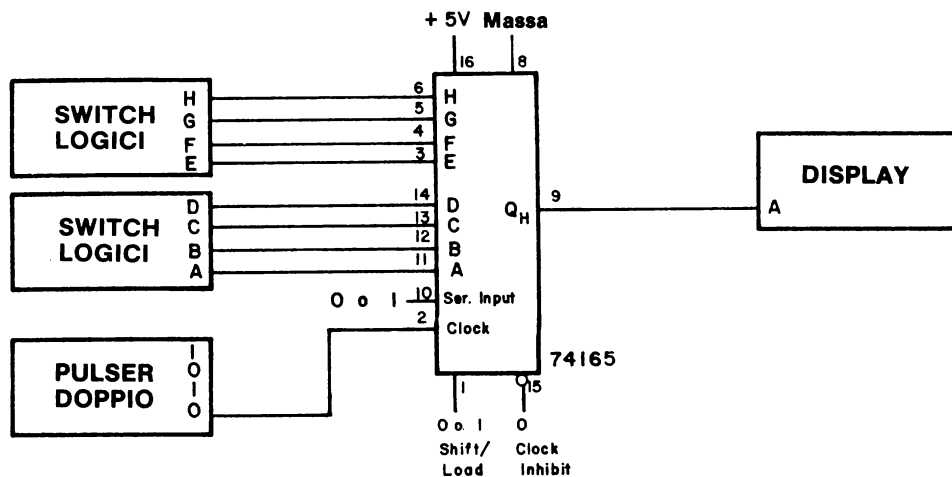
Passo 5

Quando lo shift register acquisisce una nuova informazione, sul fronte positivo o su quello negativo dell'impulso di clock? Quando lo shift register trasferisce internamente un'informazione, sul fronte positivo o su quello negativo dell'impulso di clock? Eseguite e rispondete a queste due domande scrivendo la vostra risposta nello spazio seguente.

ESPERIMENTO N. 4

Scopo

Questo esperimento prova il funzionamento dello shift register 74165 parallel-in serial-out (PISO) o serial-in serial-out (SISO).

Configurazione dei pin del circuito integrato

Schema del circuito

Passo 1

Collegate il circuito come indicato. In questo caso sono necessari otto switch logici. Il pin 15 è l'ingresso di CLOCK INHIBIT; quando è allo stato logico 1, l'ingresso di CLOCK, cioé il pin 2, è inibito e lo shift register non sposta i dati. I dati possono essere introdotti

in modo parallelo tramite gli ingressi ABCDEFGH, od in modo seriale tramite l'ingresso seriale (pin 10). Il pin 1, l'ingresso di SHIFT/LOAD, controlla se i dati debbano essere caricati in modo parallelo oppure serialmente:

Pin 1	*Azione*
0 logico	I dati vengono caricati nello shift register tramite gli ingressi ABCDEFGH
1 logico	I dati sono spostati serialmente nello shift register ad ogni colpo di clock, se il clock stesso è abilitato

Passo 2

Applicate tensione al breadboard e ponete gli switch logici ABCDEFGH = 00000000. Ponete il pin 15 ed il pin 10 allo stato logico 0. Applicate dieci impulsi di clock mediante il pulser onde azzerare lo shift register.

Ponete ora il pin 10, l'ingresso seriale, all'1 logico. Ad ogni impulso di clock, viene introdotto nello shift register un bit, in questo caso un 1 logico, nel flip-flop A. Sul fronte positivo dell'ottavo impulso di clock, il display andrà allo stato logico 1 e vi rimarrà finché il pin 10 resta allo stato logico 1. Realizzate questo esperimento e controllate se siete in grado di ottenere un eguale risultato.

Passo 3

Azzerate lo shift register ponendo il pin 10 allo stato logico 0 e quindi applicando 10 impulsi di clock sull'ingresso di CLOCK (pin 2). Ponete il pin 10 all'1 logico, applicate un solo impulso di clock, ponete ora il pin 10 allo 0 logico ed applicate sette altri impulsi di clock. Il display dovrà porsi allo stato logico 1 al settimo impulso, quindi ritornare allo 0 logico al seguente impulso di clock. Provate anche questo esperimento.

Così, avete provato che l'integrato 74165 può operare come shift register serial-in serial-o out (SISO).

Passo 4

Azzerate ancora una volta il registro. Ponete lo switch logico A allo stato logico 1. Ponete a massa per un istante il pin 1, quindi riportatelo all'1 logico. Avete così caricato un 1 logico nel flip-flop A dello shift register. Per controllare che ciò sia avvenuto, applicate sette impulsi di clock ed osservate che il display si porti allo stato logico 1 in coincidenza col fronte positivo del settimo impulso di clock. Riportate lo switch logico A allo 0 logico, ma ponete lo switch C all'1 logico.

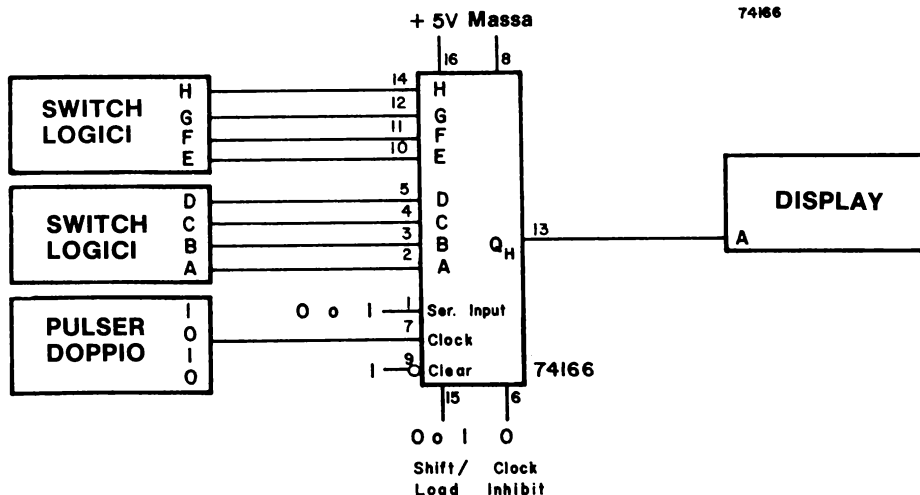
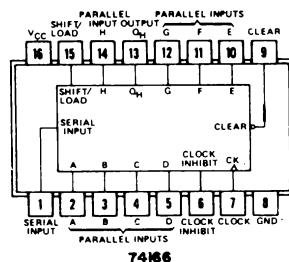
Caricate i dati nel registro applicando un impulso negativo al pin 1, cioé all'ingresso di SHIFT/LOAD. Assicuratevi di aver riportato il pin 1 all'1 logico prima di eseguire delle operazioni di shift. Applicate ora cinque impulsi di clock. Il display dovrà indicare un 1 logico in coincidenza del fronte positivo del quinto impulso, e ritornate a 0 col fronte

positivo del sesto impulso di clock.

Avete ora provato come sia possibile caricare in modo parallelo lo shift register 74165. Ricordatevi che l'unica uscita possibile di questo shift register è l'uscita seriale. Provate a caricare varie parole ad 8-bit mediante gli ingressi ABCDEFGH. Eseguite un'operazione di shift su di esse mediante otto impulsi di clock. Non dovreste avere molte difficoltà nell'usare questo chip.

Se collegate l'uscita Q_H, cioé il pin 9, all'ingresso seriale, cioé il pin 10, create uno *shift register circolare*. Caricatelo con varie parole di 8-bit. Nello spazio seguente, spiegate con parole vostre che cosa realizza detto shift circolare.

Passo 5

Lo shift register 74166 è per molti aspetti identico al 74165. L'unica differenza tra i due, a parte la disposizione dei pin, è la presenza di un ingresso di CLEAR nell'integrato 74166. Dimostreremo ora che l'integrato 74166 opera nello stesso modo dell'integrato 74165, provato nei precedenti passi. Qui di seguito vi forniamo la disposizione dei pin e lo schema elettrico del circuito.

Domande

1. Nel seguente spazio, disegnate un circuito che utilizzi più shift register per creare uno shift register a 24-bit parallel-in serial-out. Indicate la sigle dei chip che utilizzate, come pure il numero dei pin.

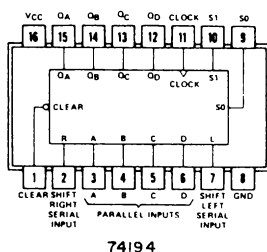
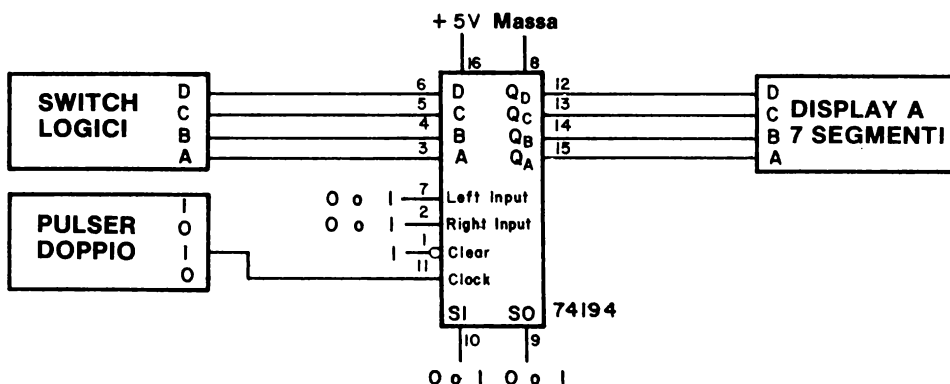
2. Nello spazio seguente, disegnate un circuito che utilizzi più shift register per creare uno shif register a 24-bit serial-in parallel-out. Indicate la sigla dei chip che utilizzate, come pure il numero dei pin.

ESPERIMENTO N. 5

Scopo

Questo esperimento prova il funzionamento dello shift register 74194 sul quale si possono eseguire le operazioni di load, shift right, shift left, oppure INHIBIT. Tutte le quattro uscite di questo shift register bidirezionale a 4-bit possono essere osservate contemporaneamente.

Configurazioni dei pin dei circuiti integrati

74194

Schema del circuito

Passo 1

Collegate il circuito rappresentato nello schema precedente. Questo shift register a 4-bit è più maneggevole degli shift register ad 8-bit da 74164 a 74166, sono infatti necessari solamente quattro switch logici e quattro indicatori a LED come dispositivi di input/output.

Passo 2

Prima di procedere con gli esperimenti, vogliamo descrivere in dettaglio gli ingressi dei dati e quelli di controllo. Essi sono i seguenti:

INGRESSI DEI DATI:

- Ingressi paralleli A, B, C e D, cioé i pin 3, 4, 5 e 6 rispettivamente. Con una opportuna configurazione sugli ingressi di controllo, i dati sono posti direttamente nei quattro flip-flop dello shift register.

INGRESSI DI CONTROLLO:

- Ingresso di CLEAR, pin 1. Questo ingresso azzera tutti e quattro i flip-flop e provoca che le quattro uscite da Q_A a Q_D si portino allo 0 logico.
- Ingresso di CLOCK, pin 11. Questo ingresso opera come clock sia nel caso di caricamento parallelo dei dati nello shift register, che nel caso di shift di dati entro il registro.
- INGRESSO SERIALE DI SHIFT LEFT, pin 7. Quando gli ingressi di modo S_0 ed S_1 sono rispettivamente allo 0 ed all'1 logico, i dati presenti sul pin 7, verranno introdotti serialmente nello shift register quando viene applicato l'impulso di clock.
- INGRESSO SERIALE DI SHIFT RIGHT, pin 2. Quando gli ingressi di modo S_0 ed S_1 sono rispettivamente all'1 ed allo 0 logico, i dati presenti sul pin 2 verranno introdotti serialmente nello shift register quando viene applicato l'impulso di clock.
- INGRESSI DI MODO S_0 ed S_1, pin 9 e 10. Si può scrivere una breve tabella della verità per questi due ingressi molto importanti:

S_1	S_0	*Azione*
0	0	L'ingresso di clock è disabilitato. Non avviene nulla.
0	1	Si ha uno shift right sincrono e nuovi dati vengono introdotti dall'ingresso di shift right.
1	0	Si ha uno shift left sincrono e nuovi dati vengono introdotti dall'ingresso di shift left.
1	1	I dati presenti sugli ingressi ABCD sono caricati in modo parallelo e sincrono nello shift register.

Si possono riassumere le caratteristiche dell'integrato 74194 indicando che esso ha

quattro modi di funzionamento, cioé,

Caricamento parallelo
Shift right (in direzione da Q_A verso Q_D)
Shift left (in direzione da Q_D verso Q_A)
Inibizione del clock.

Siamo ora pronti ad eseguire alcuni esperimenti utilizzando questo chip.

Passo 3

Per caricare in modo parallelo lo shift register, ponete $S_0 = S_1 = 1$ e CLEAR = 1. Ponete DCBA = 0111 e premete e rilasciate il pulser. Sul display a LED a sette segmenti dovrà apparire il numero decimale 7. Ponete DCBA = 1000, premete e rilasciate il pulser una seconda volta. Sul display dovrà apparire il numero 8. Ripetete queste operazioni per altri ingressi a 4-bit quali 0001, 0011, 0101, ecc. ed osservate che lo shift register acquisisce i dati sul fronte positivo dell'impulso di clock.

Passo 4

Ponete CLEAR = 0 e controllate che tale operazione ponga a 0 il contenuto dello shift register e causi quindi la rappresentazione del numero 0 sul display a sette segmenti. Potete quindi caricare dati in modo parallelo dagli ingressi ABCD e quindi azzerarli.

Passo 5

Ponete $S_0 = 0$ ed $S_1 = 1$ e quindi preparate lo shift register per l'operazione di shift left. I dati entreranno nello shift tramite il pin 7, ingresso seriale di shift left. Azzerate il registro, ponete il pin 7 all'1 Logico, quindi premete e rilasciate quattro volte il pulser. Dovete osservare i seguenti numeri e simboli apparire sequenzialmente sul display:

8, ⊔ , ⊑ , blank

Azzerate il registro ed applicate di nuovo quattro impulsi di clock. Dovrete osservate lo stesso risultato. Nello spazio seguente spiegate perché osservate tali uscite.

Passo 6

Preparate lo shift register per le operazioni di shift right ponendo $S_0 = 1$ ed $S_1 = 0$. Ponete il pin 2, l'ingresso seriale di shift left, all'1 logico. Azzerate il registro, quindi applicate quattro impulsi di clock. Notate che il display cambia sul fronte positivo degli impulsi di clock. Dovrete osservare i seguenti numeri apparire sequenzialmente sul display:

1 , 3 , blank , 0 , 0 , ecc.

Azzerate il registro ed applicate quattro ulteriori impulsi di clock. Dovrete osservare lo stesso risultato. Spiegate perché questi numeri sono diversi da quelli apparsi nel caso di shift left. Usate lo spazio seguente per le vostre risposte.

Passo 7

Gli ingressi di shift left o shift right non devono rimanere allo stesso stato logico per tutti e quattro gli impulsi di clock. Essi possono cambiar stato dopo ogni impulso di clock. Con il registro posto per le operazioni di shift right, caricate un songolo bit allo stato logico 1 nel registro ed osservatelo "viaggiare" con l'aiuto di alcuni impulsi di clock. Dovrete osservare sul display i seguenti numeri, nella sequenza data:

1 , 2 , 4 , 8 , 0 , 0 , ecc.

Questo è tutto, per quanto riguarda questo circuito integrato. Potete caricare in parallelo le informazioni, eseguire su di esse delle operazioni di shift right o delle operazioni di shift left, o, se $S_0 = S_1 = 0$, inibire il registro. Giocate con questo chip finché conoscerete perfettamente queste operazioni.

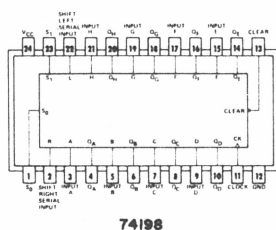
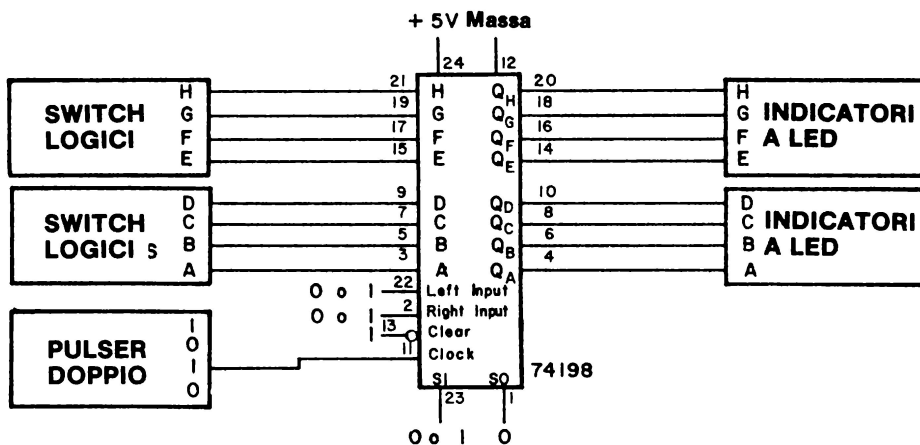
Domande

1. Potete suggerire perché è comodo avere uno shift register con le possibilità sia di shift left sia di shift right? Fatelo nello spazio seguente.

ESPERIMENTO N. 6

Scopo

Questo esperimento prova il funzionamento dello shift register ad 8-bit 74198, avente 24-pin, che può essere caricato in parallelo, sul quale si possono eseguire operazioni di shift left, shift right e inhibit. Tutte e otto le uscite dello shift register possono essere osservate contemporaneamente. Il chip assomiglia considerevolmente al circuito integrato 74194, ma possiede 4-bit in più.

Configurazioni dei pin dei circuiti integrati

Schema del circuito

Passo 1

Collegate il circuito rappresentato nello schema elettrico. Notate che il circuito integrato 74198 è decisamente simile al circuito integrato 74194; la differenza principale tra i due è che il 74198 possiede quattro ingressi aggiuntivi e quattro uscite aggiuntive, tutti necessari ad uno shift register completo ad 8-bit. I due chip possono essere confrontati come segue:

	74194	*74198*
Numero di ingressi paralleli dei dati	4	8
Numero di uscite parallele dei dati	4	8
Ingresso di CLEAR?	sì	sì
Ingresso di CLOCK?	sì	sì
INGRESSO SERIALE DI SHIFT LEFT?	sì	sì
INGRESSO SERIALE DI SHIFT RIGHT?	sì	sì
Due ingressi di MODO, S_0 ed S_1?	sì	sì
Collegamenti di GROUND e +5V?	sì	sì
Numero dei pin	16	24

Per quanto riguarda il circuito integrato 74198:

- L'ingresso di CLEAR è il pin 13. Quando è allo stato logico 0, tutte e otto le uscite sono allo 0 logico.
- L'ingresso di CLOCK è il pin 11. L'ingresso di clock è inibito quando $S_0 = S_1 = 0$.
- L'INGRESSO SERIALE DI SHIFT LEFT è il pin 22. Quando gli ingressi di modo sono $S_0 = 0$ ed $S_1 = 1$, i dati presenti su questo pin vengono introdotti serialmente nello shift register ad ogni impulso di clock.
- L'INGRESSO SERIALE DI SHIFT RIGHT è il pin 2. Quando $S_0 = 1$ ed $S_1 = 0$, i dati presenti su questo pin vengono introdotti serialmente nello shift register ad ogni impulso di clock.
- GLI INGRESSI DI MODO S_0 ed S_1, pin 1 e 23 rispettivamente, determinano se deve avvenire un caricamento parallelo del registro (entrambi gli ingressi di modo all'1 logico), se si deve eseguire un'operazione di shift left sui dati (in direzione Q_H verso Q_A), se si deve eseguire un'operazione di shift right sui dati (in direzione Q_A verso Q_H), o se viene inibito il clock. Si può così riassumere la funzione di questi due importanti ingressi,

S_1	S_0	
0	0	Il clock è inibito. Non avviene nulla.
0	1	Si ha uno shift right sincrono e nuovi dati vengono introdotti dall'ingresso di shift right.

1	0	Si ha uno shift left sincrono e nuovi dati vengono introdotti dall'ingresso di shift left.
1	1	I dati presenti sugli ingressi ABCDEFGH sono caricati in modo parallelo e sincrono nello shift register.

Passo 2

Applicate tensione al breadboard. Il primo esperimento che eseguirete è il caricamento parallelo del registro e il successivo azzeramento dell'informazione caricata. Ponete $S_0 = S_1 = 1$ e CLEAR = 1. Ponete gli otto switch logici ad HGFEDCBA = 10000001. Se qualche indicatore a LED è acceso, azzerate il registro ponendo per un istante a massa il pin 13, l'ingresso cioé di CLEAR; fatto ciò riponete l'ingresso di CLEAR all'1 logico.

Applicate al registro un singolo impulso di clock. Dovrete osservare che le uscite A ed H siano allo stato logico 1, cioé gli indicatori a LED A ed H dovranno accendersi.

Azzerate il registro applicando un impulso di clock negativo al pin 13. Per impulso di clock negativo intendiamo che voi dovete porre momentaneamente a massa il pin 13 e quindi riportarlo all'1 logico. Applicate ora un impulso di CLOCK al pin 11. Dovrete di nuovo osservare che si accendono solo gli indicatori a LED A ed H.

Se avete eseguito correttamente queste operazioni, avete dimostrato come sia possibile caricare in modo parallelo lo shift register 74198 e quindi azzerarlo.

Passo 3

Eseguiremo ora delle operazioni di shift left. Caricate in modo parallelo HGFEDCBA = 10000001 nello shift register. Ponete ora $S_0 = 0$ (lasciate S_1 all'1 logico). Se lo shift register è collegato in modo corretto, ed avete posto a massa gli ingressi esatti, dovrete osservare, dopo aver applicato un impulso di clock al registro, che i dati si muovano da Q_H verso Q_A. Vi consigliamo di porre i pin 2 e 22 entrambi allo 0 logico di modo che in questo passo e nei successivi "viaggi" lungo lo shift register un solo bit sia allo stato logico 1. Fortuanamente voi avete posto a massa gli ingressi giusti. Applicate sette o otto impulsi di clock allo shift register 74198 ed osservate un bit di dati "viaggiare" da Q_H verso Q_A.

Passo 4

Eseguiamo ora delle operazioni di shift right. Ponete il pin 2 allo 0 logico, se non lo avete già fatto. Ponete $S_0 = 1$ ed $S_1 = 1$ e caricate in modo parallelo HGFEDCBA = 10000001 nello shift register. Ponete ora S_1 allo stato logico 0. Applicate otto impulsi di clock al pin 11. Dovrete osservare un singolo bit all'1 logico "viaggiare" da Q_A verso Q_H e quindi perdersi.

Passo 5

Ponete $S_0 = S_1 = 0$ ed applicate degli impulsi di clock con varie configurazioni degli ingressi di dati paralleli e degli ingressi seriali. Dovrete osservare che non avviene nulla. L'ingresso di CLOCK è inibito in quanto gli ingressi di modo sono stati posti nella configurazione $S_0 = S_1 = 0$.

Passo 6

Gli ingressi seriali di shift left e di shift right possono essere modificati ad ogni impulso di clock mentre si introducono dei dati seriali nello shift register. Ora che abbiamo imparato come caricare in modo parallelo dei dati, eseguire su di essi delle operazioni di shift left o di shift right ed azzerare il registro, giocate con questo chip finché potete dire di conoscere perfettamente come esso opera.

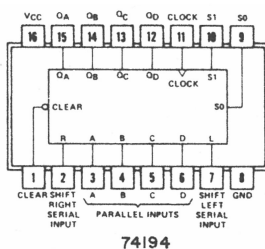
Domande

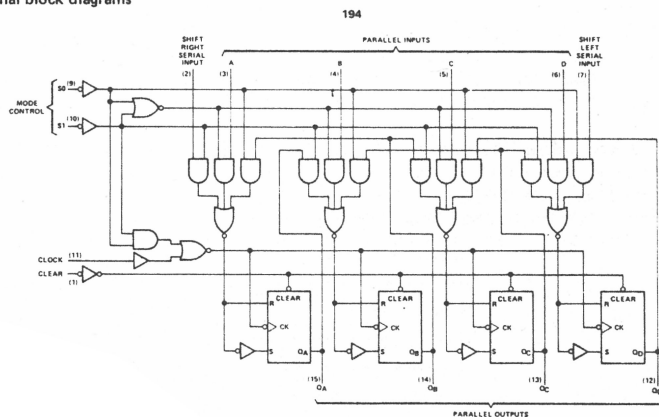
1. Un trasmettitore radio invia attraverso l'aria delle onde elettromagnetiche che sono ricevute da stazioni individuali chiamate "radio", che sono poste nelle case, uffici, automobili, ecc. Un trasmettitore televisivo funziona in modo simile. Un segnale televisivo può anche essere trasmesso mediante fili, ed in questo caso si ha la "TV via cavo". Possono dei dati digitali essere trasmessi? La trasmissione può aver luogo attraverso l'aria o lungo dei fili?

ESPERIMENTO N. 7

Scopo

Questo esperimento consente di costruire un trasmettitore ed un ricevitore che possano scambiare tra loro dei dati digitali in modo seriale. Saranno usati, a questo scopo, due shift register universali a 4-bit 74194. Questo è un esperimento semplice, ma estremamente interessante e quindi vi incoraggiamo ad eseguirlo.

Configurazione dei pin del circuito integrato

Schema a blocchi del circuito integrato

Forniamo qui sotto uno schema a blocchi, concesso gentilmente dalla Texas Instruments Incorporated, onde aiutarvi nella comprensione del significato delle operazioni di "shift left" e di "shift right". Notate che l'ingresso seriale di shift left è il pin 7, mentre l'ingresso seriale di shift right è il pin 2. I flip-flop tipo D, costituenti lo shift register, sono rappresentati in basso a destra.

Discussione dell'esperimento

Per molti aspetti, è difficile apprezzare il valore dell'elettronica digitale quando si lavora solamente con gate e flip-flop. L'utilità dell'elettronica digitale risulta evidente solamente quando si desidera realizzare qualcosa di difficile, come trasmettere dei dati da un satellite in orbita attorno a Venere, Marte o Giove. Non è possibile trasmettere le informazione tramite dei fili anche sottili collegati con le sonde spaziali. Bisogna quindi utilizzare la stessa tecnica che si serve delle radiazioni elettromagnetiche ad alta frequenza per collegare un trasmettitore centrale a casa vostra. La trasmissione dei dati per milioni di miglia è però anche in questo caso abbastanza difficile da compiere, ed è stato scoperto che dati possono essere trasmessi con maggior sicurezza se sono trasmessi sotto forma *digitale piuttosto che analogica.*

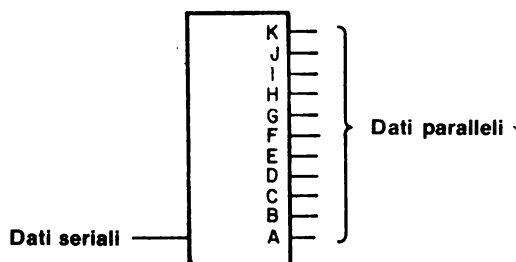
Consideriamo uno strumento - un rivelatore di radiazioni, un misuratore si campo magnetico, un particolare contatore - presente in una sonda spaziale. L'uscita elettrica dello strumento, altamente miniaturizzato e costoso, consiste frequentemente in una tensione che varia nel tempo e la cui ampiezza è in qualche modo proporzionale alla grandezza fisica misurata, cioé è un segnale elettrico analogico. Analizziamo ora cosa può succedere a questa tensione analogica mentre viene preparata ad essere trasmessa alla terra:

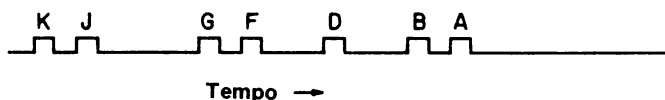
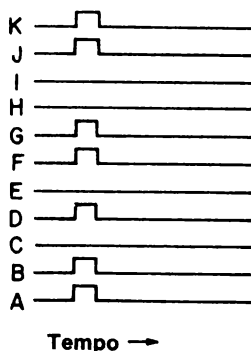
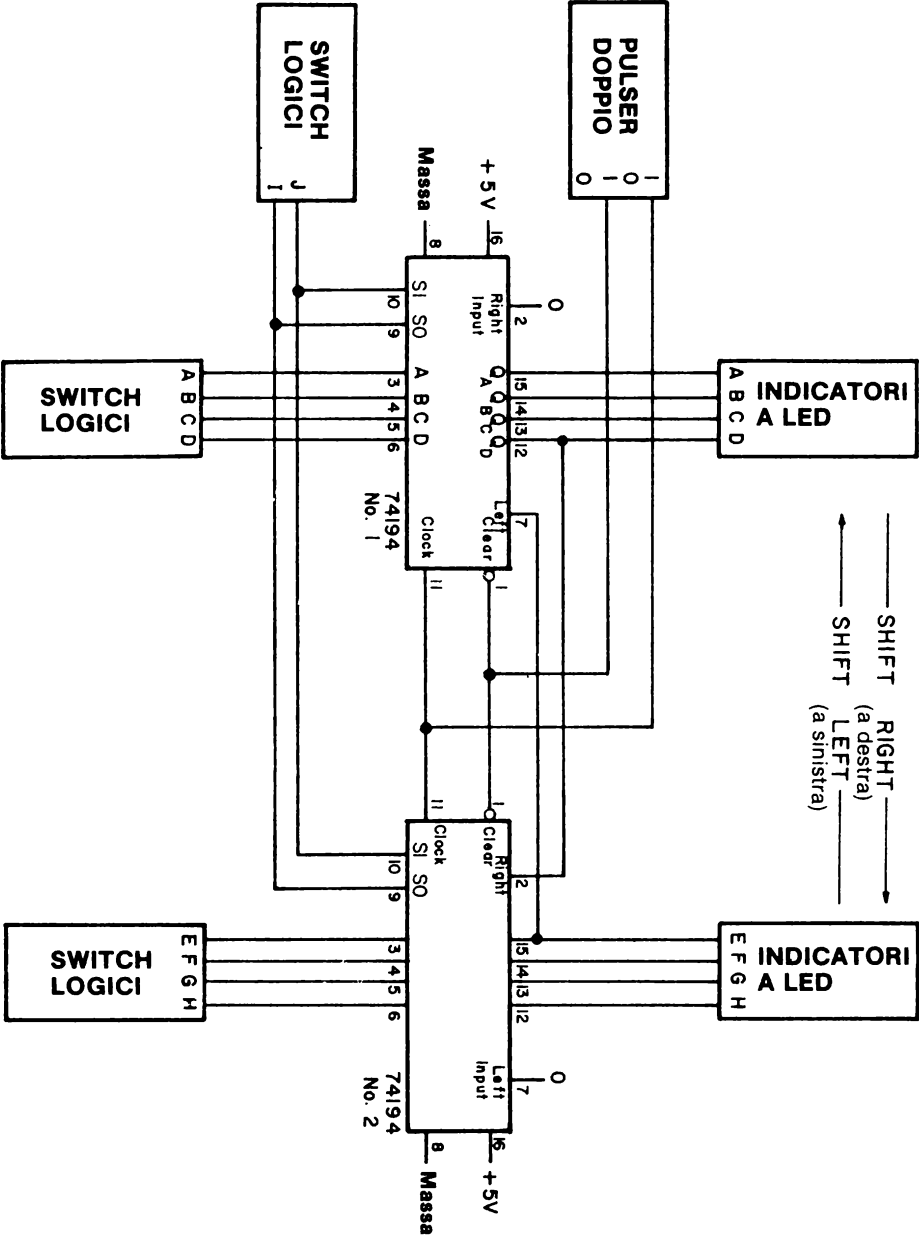
- La tensione può essere convertita in forma digitale utilizzando un *convertitore 7 millivolt può essere codificato mediante la notazione binaria 100000001, tenendo presente che il numero si riferisce ad una tensione espressa in termini di mV.*

- La tensione in uscita dallo strumento varia nel tempo, e può avere qualsiasi valore compreso tra 0 mV e 511 mV, o 111111111 secondo la notazione binaria. Un punto importante è che tali dati digitali sono disponibili in forma parallela ad ogni istante, cioé tutti i nove bit sono allo stato logico caratteristico della tensione analogica, praticamente, ad ogni istante.

- Supponendo di voler leggere i dati ogni dieci minuti, dobbiamo avere la possibilità di memorizzare la tensione analogica finché non si possano trasmettere tali dati alla terra. La memorizzazione di dati analogici è abbastanza scomoda, mentre la memorizzazione di dati digitali è abbastanza facile e poco costosa. Mediante l'uso di un circuito integrato speciale, quale un registro *first-in first-out* (FIFO), si può realizzare tale memorizzazione. Ogni dieci minuti, un impulso digitale provoca la memorizzazione dei nove bit di informazione nel FIFO. Questo tipo di operazione può continuare per ore prima che avvenga la decisione di interrogare la memoria FIFO e di rileggere i dati in essa memorizzati. Per vostra conoscenza, memorie FIFO non sono usate nelle sonde spaziali, ma esse illustrano molto bene l'importanza di una acquisizione periodica di dati e della loro memorizzazione.

- Infine un impulso viene trasmesso *dalla* terra, il quale avvisa che la sonda spaziale può inviare certe informazioni alla terra. I circuiti elettronici della sonda spaziale devono convertire i dati memorizzati in una serie di stati logici 0 ed 1, che sono trasmessi mediante onde elettromagnetiche alla terra come sequenza di "boops" e "beeps". In altre parole *i dati sono trasmessi serialmente.*

Lo scopo della descrizione delle possibili operazioni di una sonda spaziale è quello di sensibilizzarvi nella destinzione tra trasmissione di dati sottoforma *seriale e parallela*. Secondo l'Oxford English Dictionary, il termine trasmissione è definito come la convenzione o passaggio attraverso un mezzo, quale luce, calore, suono, ecc. Nel nostro caso concerne il "trasporto" di segnali elettrici digitali da un punto ad un altro. Come mostrato qui sotto, tale trasmissione può avvenire sia in modo parallelo che in modo seriale. Per esempio, se assumiamo che gli stati logici dei pin da A a K di un dispositivo digitale mostrato qui sotto,

siano ABCDEFGHIJK = 11010110011, è possibile, applicando un singolo impulso di clock al dispositivo, trasmettere tutti gli undici bit di informazione simultaneamente, cioé in parallelo, a un qualsiasi altro dispositivo digitale o ad un calcolatore. La trasmissione dei dati può avvenire, in alcuni casi, in meno di un microsecondo.

La stessa cosa non può essere detta per l'ingresso dei dati seriali del dispositivo. Per trasmettere gli undici bit della parola ABCDEFGHIJK = 11010110011 serialmente, saranno necessari undici impulsi di clock ed un tempo che è almeno undici volte più grande di quello necessario per una trasmissione parallela dei dati. L'ingresso seriale del dispositivo apparirà come segue,

in contrasto con le seguenti uscite parallele del dispositivo,

Schema del circuito

Come prima cosa, è chiaro che l'uso della trasmissione di dati in modo seriale è inefficiente ed inferiore alla trasmissione parallela. In certe applicazioni, tale conclusione è corretta. Ma in molte applicazioni, specialmente nei laboratori di ricerca e nell'industria, non è necessaria una trasmissione di dati super-veloce e si può facilmente tollerare il fatto che la trasmissione seriale di dati sia 25 o 100 volte più lenta della trasmissione parallela. Il punto importante qui, è che il filo di rame è abbastanza costoso: un conduttore a 100 fili può costare $ 1 per circa 30 cm, mentra un cavo composto da una coppia di fili schermati costa circa $ 0,03 per 30 cm. Se si devono trasmettere dati ad una distanza di circa 1600 m (1 miglio) il costo sarà di $ 5280 nel caso del cavo a 100 conduttori e solo $ 150 per realizzare la stessa operazione con un cavo a due fili. Se non è necessaria una trasmissione di dati molto veloce è una follia spendere denaro per i cavi piuttosto che per la strumentazione elettronica. La discussione potrebbe continuare ma è sufficiente dire che esistono delle buone ragioni per voler trasmettere dati in modo seriale. In questo esperimento costruirete un semplice circuito che vi permetterà di trasmettere dati serialmente ed in modo *sincrono*. Per "sincrono" intendiamo che sia il *trasmettitore* che il *ricevitore* sono comandati dal medesimo segnale di clock.

Passo 1

Studiate attentamente lo schema elettrico del circuito. Dovreste conoscere molto bene il circuito integrato 74194 grazie all'esperimento N. 5. A seconda della posizione degli switch logici I e J, entrambi i circuiti integrati 74194 possono essere un "trasmettitore" od un "ricevitore". In altre parole, i dati digitali possono esere trasmessi verso destra o verso sinistra. Gli studenti possono unirsi in gruppi di due, onde avere complessivamente un numero sufficiente di indicatori a LED e switch logici. In caso di difficoltà, ricordate che un filo collegato a +5V fornisce un 1 logico, mentre un filo connesso a massa è un buon 0 logico.

Un collegamento è particolarmente importante, quello tra il pulsante di CLOCK ed il pin 11 dei due circuiti integrati 74194. *Questo collegamento deve essere realizzato con l'uscita "1" del pulsante in modo tale che lo stato logico dell'uscita, quando il pulser non è premuto, sia 1.* Solamente con lo stato logico 1 applicato ai due ingressi di clock è possibile cambiare lo stato logico degli switch S0 ed S1 (I e J) senza causare qualche cambiamento nello stato dei due shift register. Se il pin 11 è allo 0 logico, abbiamo osservato che portando S0 ed S1 allo 0 logico si provoca uno o più impulsi di clock che azzerano totalmente o parzialmente i registri.

Passo 2

Collegate il circuito come mostrato. Applicate tensione al breadboard. Azzerate gli shift register premendo e rilasciando il pulsante di CLEAR. Tutti e otto gli indicatori a LED dovranno essere spenti.

Ponete gli switch logici I e J a IJ = 11 e gli switch logici da A ad H ad ABCDEFGH = 11111111. Premete e rilasciate il pulsante di clock. Dovrete osservare ora che tutti gli indicatori a LED sono accesi. Avete caricato in modo parallelo entrambi i registri.

Passo 3

Azzerate gli shift register. Notate che:

S_1	S_0	*Azione*
0	0	Il clock è disabilitato. Non avviene nulla.
0	1	Si ha uno shift right dei dati ad ogni impulso di clock.
1	0	Si ha uno shift left dei dati ad ogni impulso di clock.
1	1	I dati sono caricati in modo parallelo nei due shift register.

Eseguite ora le seguenti operazioni:

- Caricate in modo parallelo la parola binaria ABCDEFGH = 10000000 negli shift register. Soltanto un indicatore a LED dovrà essere acceso, quello collegato all'uscita Q_A. Per fare ciò dovrete aver posto gli switch logici IJ a 11.
- Ponete gli switch logici IJ = 10, configurazione che corrisponde ad un'operazione di shift right.
- Premete e rilasciate il pulser di clock otto volte. Dovrete osservare che un singolo bit posto all'1 logico sarà trasmesso verso destra atrraverso il chip 74194 N. 1 e quindi trasmesso al chip 74194 N. 2, dove si sposterà verso destra fino ad uscirne. Se osserverete questo risultato, vorrà dire che avete trasmesso con successo dei dati dal "trasmettitore" (chip 74194 N. 1) al "ricevitore" (chip 74194 N. 2).

Passo 4

Azzerate i registri ponendo IJ = 00 e premendo e rilasciando il pulser di CLEAR. Riponete gli switch logici I ed J a IJ = 11 e caricate la parola ABCDEFGH = 00000001 negli shift register. Ricordate, per caricare dei dati dovrete premere e rilasciare il pulser di clock una volta. Ponete ora gli switch logici I ed J a IJ = 01, configurazione che corrisponde ad una operazione di shift left. Premete e rilasciate il pulser di clock otto volte. Dovrete osservare che il bit posto all'1 logico è trasmesso dal chip 74194 N. 2 al chip 74194 N. 1 e quindi fatto uscire serialmente dal circuito integrato N. 1.

Potete ora "giocare" con questo circuito trasmettendo e ricevendo differenti parole binarie a 4-bit. Ricordate che una volta parola di 4-bit sia stata caricata in modo parallelo entro il trasmettitore, *sono necessari quattro impulsi di clock per trasmettere l'intera parola nel ricevitore. Quattro ulteriori impulsi di clock sono necessari per trasmettere serialmente in uscita dal ricevitore la parola ricevuta.*

Domande

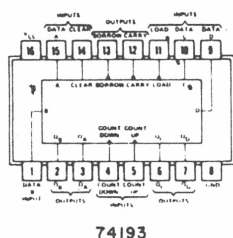
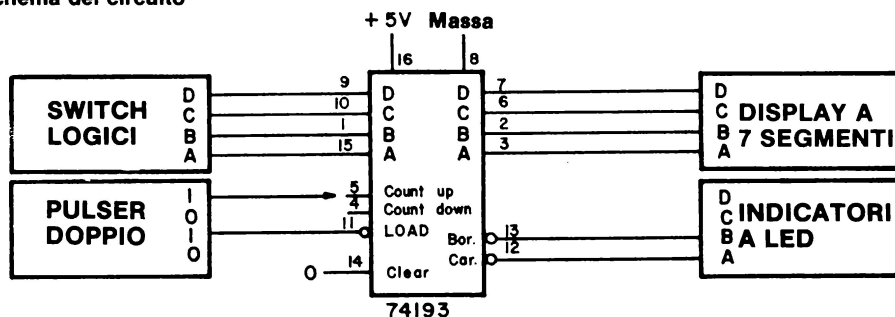
1. Quale parola binaria a 4-bit è stata trasmessa nel passo 3? Quale parola binaria a 4-b bit è stata trasmessa nel passo 4? Potete assumere che gli switch logici D ed H rappresentano, rispettivamente, i bit meno significativi delle parole a 4-bit caricate nei circuiti integrati 74194 N. 1 e N. 2.

ESPERIMENTO N. 8

Scopo

Questo esperimento prova il funzionamento del contatore sincrono up/down a 4-bit 74193.

Configurazione dei pin del circuito integrato

74193

Schema del circuito

Nota: Quando il pin 4 è utilizzato come ingresso di clock, il pin 5 deve essere disabilitato collegandolo allo stato logico 1. Quando il pin 5 è utilizzato come ingresso di clock, il pin 4 deve essere disabilitato collegandolo allo stato logico 1.

Passo 1

Collegate il precedente circuito. Applicate tensione al breadboard. Azzerate il contatore applicando al pin 14, l'ingresso di CLEAR, allo stato logico 1, riportandolo quindi allo stato logico 0. Il display a LED a sette segmenti dovrà indicare il numero decimale 0. Gli indicatori a LED A e B dovranno essere spenti.

Passo 2

Ponete gli switch logici a DCBA = 0111. Premete e rilasciate il pulser di LOAD. Dovrete ora osservare sul display a sette segmenti il numero decimale 7. Avete appena caricato in

modo parallelo il contatore.

Ponete gli switch logici a DCBA = 0011. Premete e rilasciate il pulser di LOAD ancora una volta. Quale numero decimale apparirà sul display a sette segmenti?

Caricate le seguenti parole a 4-bit nel contatore e scrivete nello spazio seguente il numero che appare sul display:

D	*C*	*B*	*A*	*Numero decimale*
0	1	1	1	7
0	0	1	1	
0	0	0	1	
1	0	0	1	
1	0	0	1	
0	1	1	0	
0	1	0	1	
1	1	0	0	
1	1	1	0	
1	1	0	1	
1	1	1	1	
0	1	0	0	
0	0	1	0	

Potete convincervi che è possibile caricare qualsiasi parola binaria a quattro bit compresa tra 0000 e 1111 nel contatore 74193.

Passo 3

Ponete DCBA = 0111 nel contatore. Collagate il pulser di clock al pin 5 dall'integrato 74193. Sarete ora in grado di contare in incremento "up" ogni volta che premete e rilasciate il pulser di clock. Premete e rilasciate il pulser alcune volte e controllate che ciò avvenga.

Collegate ora il pulser di CLOCK al pin 4 del circuito integrato 74193. Caricate DCBA = 0111. Premete e rilasciate il pulser di clock varie volte e osservate che ora contate in sottrazione "down".

Provate a caricare varie parole binarie e contate sia in "up" che in "down". Potrete osservare che il contatore 74193 è molto più potente del contatore binario 7493.

Passo 4

Dovrete ora comprendere come operano le uscite di BORROW e di CARRY, cioé rispettivamente i pin 13 e 12. Ponete gli switch logici DCBA a 0000 e caricate il numero decimale 0 nel contatore. Collegate il pulser di CLOCK al pin 5, corrispondente ad un conteggio "up". Premete e rilasciate ora, ripetutamente, il pulser di CLOCK finché osservate che l'uscita di CARRY, cioé l'indicatore a LED A si porti allo stato logico 0. Tra quali due letture del display a LED a sette segmenti avviene che l'indicatore a LED A si porta allo stato logico 0?

Se avete eseguito questo esperimento in modo corretto, dovrete osservare che l'indicatore a LED A si porta allo 0 logico durante la transizione tra il blank del display ed

il numero decimale 0. Sulla base di questa osservazione, spiegate nello spazio seguente perché chiamiamo questa uscita un'uscita di CARRY (riporto).

Passo 5

Ponete gli switch logici DCBA a 1111, equivalente al numero decimale 15 (Blank del display) e caricate questo valore nel contatore. Collegate il pulser di CLOCK al pin 4, corrispondente ad un conteggio "down". Premete e rilasciate ora ripetutamente il pulser di CLOCK finché osservate che l'uscita di BORROW, cioé l'indicatore a LED B, si porti allo stato logico 0. Tra quali due letture del display a LED a sette segmenti avviene che l'indicatore a LED B si porta allo stato logico 0?

Nello spazio seguente, spiegate perché il pin 13 del circuito integrato 74193 è chiamato uscita di BORROW.

Domande

1. Nel Capitolo 5, avete costruito un sequenziale programmabile utilizzando i circuiti integrati 7490 e 7442. Nello spazio seguente, disegnate un circuito per un sequenziatore programmabile utilizzando un circuito integrato 74193 ed uno o più circuiti integrati della serie 7400 opportunamente scelti.

APPENDICE

PRINCIPALI COMPONENTI UTILIZZATI NEI BUGBOOK I E II

ELENCO DEI CIRCUITI INTEGRATI

Qui di seguito sono elencati i circuiti integrati che abbiamo usato e/o descritto nel Capitolo dall'1 al 10.

7400	1-33, 2-28, 2-E2, 2-E7, 4-E5, 4-E16, 4-E37
7401	1-34, 7-16, 7-E22
7402	1-33, 2-29, 2-E15, 2-E20, 3-E20
7403	1-34, 7-16
7404	1-33, 3-12, 3-E15, 5-E12, 5-E25, 6-E28, 6-E38, 7-E10, 9-E21, 10-E2
7405	1-34, 7-17, 7-E10, 7-E12, 7-E15, 7-E19
7408	1-33, 2-23, 2-27, 2-E1
7409	1-34, 7-18, 7-E25
7410	1-34, 3-13, 3-E6
74H11	1-33, 3-15, 3-E2
7412	1-34
7413	1-34, 10-18
7414	1-34, 10-18
74H15	1-33, 7-18, 7-E25
7420	1-34, 3-13, 3-E9, 3-E12
74H21	1-34, 3-E15
7422	1-33, 7-19, 7-E25
7427	1-34, 3-16, 3-E15
7430	1-34, 3-14, 3-E15
7432	1-33, 2-29, 2-E11, 3-E20
7442	1-35, 5-16, 5-E2, 5-E5, 5-E8, 5-E12, 5-E15, 6-E28, 6-E38, 8-E27, 9-E15, 9-E18, 9-E21
7447	1-33, 5-23, 6-E12, 6-E33, 6-E38, 9-E29

ELENCO DEI DISPLAY

Il **dr. Peter R. Rony** è professore presso il Dipartimento di Ingegneria Chimica del Virginia Polytechnic Institute & State University (USA). L'elettronica digitale ed i microcomputer giocheranno un ruolo molto importante nei controlli di processo, soggetto questo di considerevole interesse per l'ingegneria chimica. Il dr. Rony è coautore di molti altri Bugbooks e di una pubblicazione mensile, denominata Columns, riguardante l'interfacciamento dei microcomputer, che appare su *American Laboratory, Computer Design, Ham Radio Magazine,* in Usa, *Electroniker* in Germania e *Elettronica Oggi* in Italia.

Mr. David G. Larsen è un istruttore del Dipartimento di Ingegneria Chimica del Virginia Polytechnic Institute & State University dove svolge attività didattica a vari livelli nel campo dell'elettronica analogica e digitale. È coautore di altri Bugbook e di una pubblicazione mensile, denominata Columns, riguardante l'interfacciamento dei microcomputer. Con il dr. Rony cura una serie di corsi sui microcomputer, sotto gli auspici della Extension Division della suddetta Università. Questi corsi sono particolarmente apprezzati e seguiti da professionisti di ogni parte del mondo.

L. 18.000

(16.980)

Edizione italiana del "the BUGBOOK II"

JACKSON
ITALIANA
EDITRICE

P.R.RONY
D.G.LARSEN

il BUGBOOK II

ESPERIMENTI SU CIRCUITI LOGICI E DI MEMORIA
UTILIZZANTI CIRCUITI INTEGRATI TTL

8